

1. a) Indica en qué ciclo de reloj se realiza cada una de las etapas de ejecución para las instrucciones siguientes. Utiliza llamadas en la tabla para explicar separadamente las dependencias que motivan cualquier retraso que se produzca en la temporización. [2 puntos]

#		issue	exec	write	commit	comentario	ROB
1	LD F2, 0(R1)	1	2-3	4	5		1
2	LD F4, 0(R2)	2	3-4	5	6		2
3	MUL F10, F2, F4	3	6-12	13	14	Dependencia LDE	3
4	LD F6, 0(R3)	4	5-6	7	15		4
5	LD F8, 0(R4)	5	6-7	8	16		5
6	MUL F12, F8, F6	6	9-15	16	17	Dependencia LDE	6
7	ADD F12, F12, F4	7	17-19	20	21	Dependencia LDE	7
8	ADD F12, F12, F4	8	21-23	24	25	Dependencia LDE	8
9	ADD F12, F12, F10	21	25-27	28	29	ER ocupada	1
10	SUB F14, F2, F6	25	26-28	29	30	ER ocupada	2
11	ADD F12, F12, F14	29	30-32	33	34	ER ocupada	3
12	SD 0(R1), F12	30	----	33	35	Dependencia LDE	4
13	SD 0(R2), F14	31	----	31	36		5

- b) Indica los valores que va tomando el campo de marca (tag) del registro F12 especificando en qué ciclos de reloj se producen los cambios [1 punto]

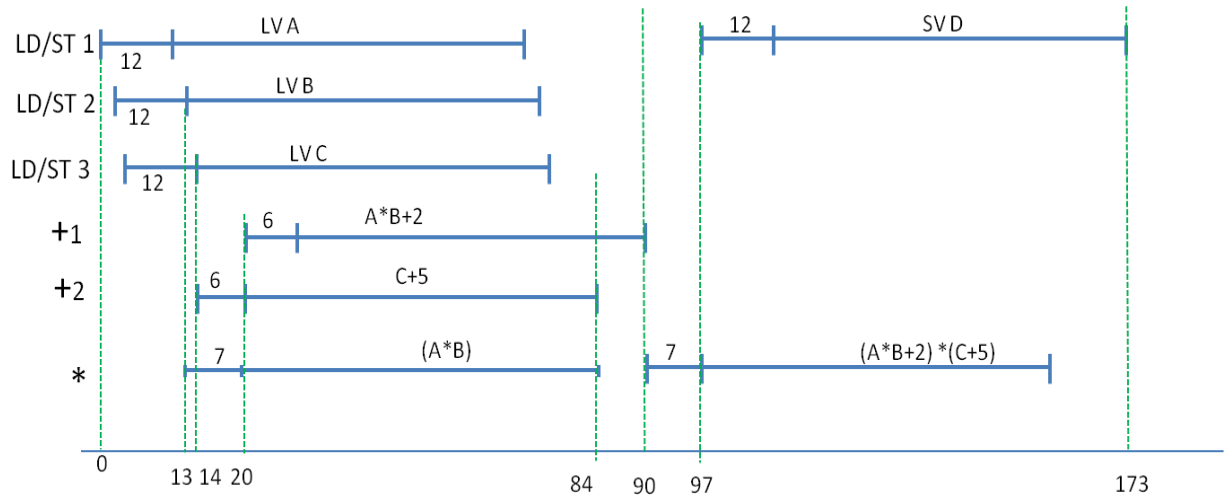
Ciclo	Qi
1	--
6	ROB6
7	ROB7
8	ROB8
21	ROB1
29	ROB3
34	--

- c) ¿Sería ventajoso, desde el punto de vista del tiempo de ejecución, cambiar el registro de destino en alguna o varias de las instrucciones 6 a 9? Justifica tu respuesta [0.5 puntos]

No es necesario, el renombramiento se realiza con las etiquetas del ROB

2.

a) (2 puntos)



$$T_{\text{chime}} = 2; \quad T_{\text{start}} = 173 - (64 \times 2) = 45 \quad (\text{Nota.- } T_b \text{ es igual a } 12+1+7+6+7+12); \quad T_{\text{loop}} = 15$$

$$T_n = \lceil n/MVL \rceil \times (T_{\text{loop}} + T_{\text{start}}) + n \times T_{\text{chime}}; \quad T_{500} = \lceil 500/64 \rceil \times (15 + 45) + 500 \times 2 =$$

$$= 8 \times 60 + 1000 = 1480 \text{ ciclos} = 1480 \times 0.25 \text{ ns} = \mathbf{370 \text{ ns}}$$

b) (1,5 puntos)

$$\text{Rendimiento} = (4 \text{ ops en PF} \times 500) / (370 \times 10^{-9} \text{ s}) \approx \mathbf{5405 \text{ MFLOPS}}$$

Rendimiento asintótico: Cuando $n \rightarrow \infty$ $T_n = (n/64) (15+45) + 2n = 2,9375 n$ ciclos

$$R = (N^\circ \text{ op PF}) / (2,9375 n) \text{ FLOP/ciclo} = 4n / 2,9375n = 1,36 \text{ FLOP/ciclo}$$

$$\text{Pasamos a MFLOPS: } R = (1,36 \text{ FLOP/ciclo}) / (0,25 \times 10^{-9} \text{ s/ciclo}) = \mathbf{5440 \text{ MFLOPS}}$$

Por tanto el rendimiento alcanzado supone un $(5404/5440) \times 100 \approx \mathbf{99,35\%}$ del rendimiento asintótico.

3. (1 punto cada apartado)

a) La memoria principal es de 256 KB (2^{18} bytes), y el tamaño de bloque 64 (2^6) bytes, por tanto el número de bloques de la memoria es $2^{18}/2^6 = 4096$ bloques.

$$TD = 4096 * (128 \text{ bits} + 1) = 528.384 \text{ bits} = 66048 \text{ bytes}$$

b) En este caso, al tener un tamaño de bloque del doble que el anterior tendremos la mitad de bloques en memoria, esto es, $2^{18}/2^7 = 2048$ bloques

$$TD = 2048 * (128 \text{ bits} + 1) = 264.192 \text{ bits} = 33024 \text{ bytes}$$

c) Como hay 2^7 procesadores, el tamaño de los punteros es 7 bits

$$TD = 4096 * (8 * 7 \text{ bits} + 1) = 233.472 \text{ bits} = 29184 \text{ bytes}$$