



**UNIVERSIDAD DE ALCALÁ. E.P.S.
DEPARTAMENTO DE ELECTRÓNICA.**



ASIGNATURA:	ELECTRÓNICA DIGITAL (1^{er} Parcial)	FECHA:	Noviembre 2011
APELLIDOS		Nº Lista	
NOMBRE:		D.N.I.	

AVISO: Todas las respuestas han de estar convenientemente justificadas. Aquellas respuestas cuya justificación no se considere suficientemente detallada serán valoradas como erróneas.

1	2	T
---	---	---

Cuestión 1 (7.5 puntos).

Se desea realizar un circuito que convierta un número de tres bits (A2,A1,A0) codificado en Magnitud y Signo (**M y S**) a un número de tres bits (B2,B1,B0) codificado en complemento a dos (**C2**), según se indica en la Tabla 1, donde los bits de la izquierda de cada número, son los de mayor peso. En la tabla se representa también el código del número en decimal (+3, +2..., -3) aunque no es necesaria esta información.

Nota.- Para el problema que nos ocupa, el número 0 se representa en Magnitud y Signo únicamente con la combinación 000 (no se hace uso de la combinación 100 para representar el número 0; en otras palabras; no es posible tener la combinación 100 a la entrada)

	M y S			C2		
	A2	A1	A0	B2	B1	B0
+3	0	1	1	0	1	1
+2	0	1	0	0	1	0
+1	0	0	1	0	0	1
0	0	0	0	0	0	0
-1	1	0	1	1	1	1
-2	1	1	0	1	1	0
-3	1	1	1	1	0	1

Tabla 1

Se pide:

- 1) Diseñar el circuito utilizando únicamente puertas NAND (de cualquier número de entradas). **Denote a la salida de cada puerta (NAND) la función realizada.**

A2 _____

B2 _____

A1 _____

B1 _____

A0 _____

B0 _____

- 2) Diseñar el circuito del enunciado (cuya Tabla 1 se vuelve a mostrar, para su comodidad, a la derecha), a partir únicamente de un 74LS138 y un 74LS148 (cuyas hojas de características se adjuntan) y complete la siguiente tabla que resume parte del diseño.

Circuito 74LS138	Se conecta a: (por ejemplo a Vcc, a entrada X de tal dispositivo...)
Salida Yo	
Salida Y1	
Salida Y2	
Salida Y3	
Salida Y4	
Salida Y5	
Salida Y6	
Salida Y7	

	M y S			C2		
	A2	A1	A0	B2	B1	B0
+3	0	1	1	0	1	1
+2	0	1	0	0	1	0
+1	0	0	1	0	0	1
0	0	0	0	0	0	0
-1	1	0	1	1	1	1
-2	1	1	0	1	1	0
-3	1	1	1	1	0	1

Tabla 1

Nota.- Lleve todos los pines que considere necesarios, a los niveles adecuados e indique claramente dónde introduce A2, A1, A0 y donde obtiene B2, B1, B0.

¡Cuidado!.- Preste especial atención a si las entradas y salidas de los Circuitos Integrados son activas a nivel bajo o a nivel alto.

A2 _____

B2 _____

A1 _____

B1 _____

A0 _____

B0 _____

Cuestión 2 (7.5 puntos).

Se desea realizar un circuito digital combinacional para la visualización del piso en un ascensor en un display. Para ello se cuenta con un 74LS148 y un 74LS47 cuyas hojas de características se adjuntan al final del documento.

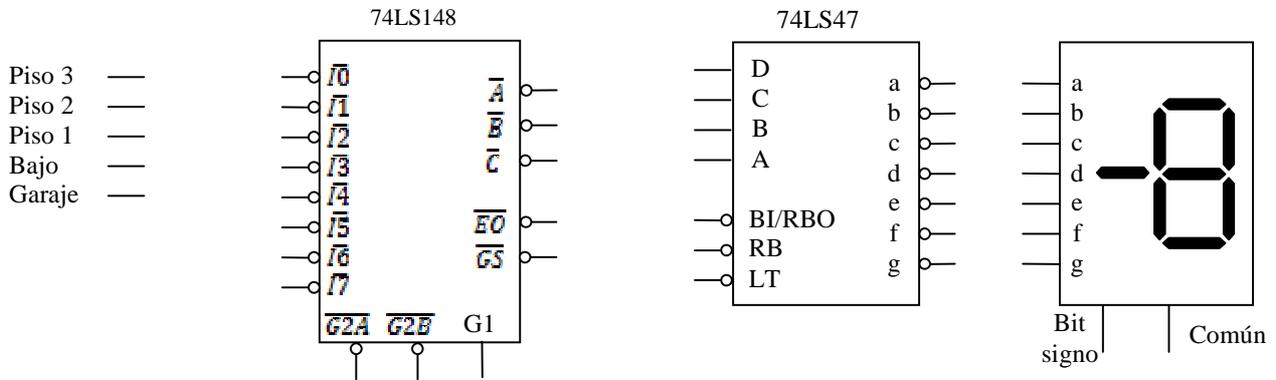


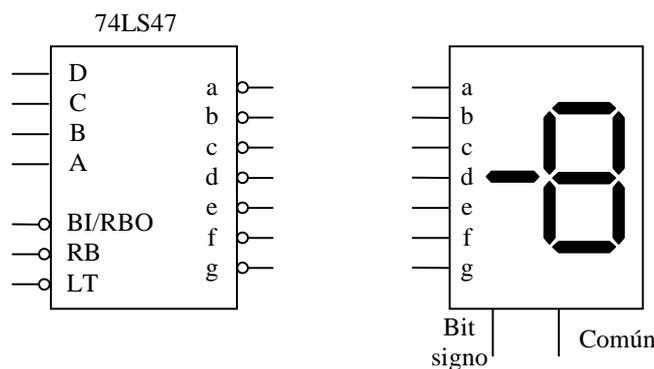
Figura 1.

- El edificio consta de 4 plantas (incluyendo la planta baja) y garaje en la planta -1. Cuando el ascensor alcanza un piso se activa con un nivel bajo la entrada correspondiente (piso 3, piso 2, piso 1, bajo y garaje), y permanece a nivel bajo hasta alcanzar otro piso.
- En caso de que el ascensor se encuentre entre la planta baja, y la planta 3, se visualizará en el display el número de planta (0, 1, 2 o 3) mientras que, si el ascensor se encuentra en el garaje, el número a visualizar debe ser -1.

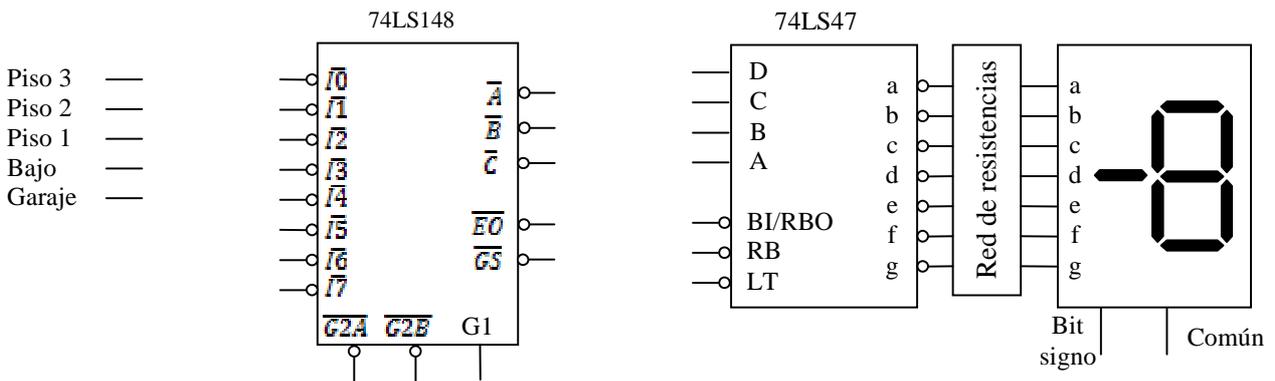
Se pide:

- 1) Dado el driver elegido, justifique el tipo de display a utilizar. Realice las conexiones necesarias entre el driver y display, y conecte el terminal común del mismo.

Nota.- No es necesario dar valores a las resistencias.



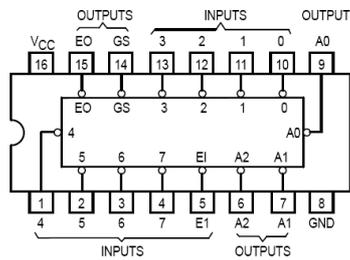
- 2) Considerando que no es posible que dos entradas se activen de forma simultánea, realice las conexiones para que el circuito funcione de la forma descrita, utilizando una única puerta de 2 entradas. Justifique su respuesta.



- 3) Si el ascensor se encuentra fuera de servicio, todas las entradas permanecerán inactivas. En este caso, el display debe apagarse para informar a los posibles usuarios de la situación. Añada las conexiones necesarias al esquema del apartado 2, para que el circuito tenga el comportamiento deseado.

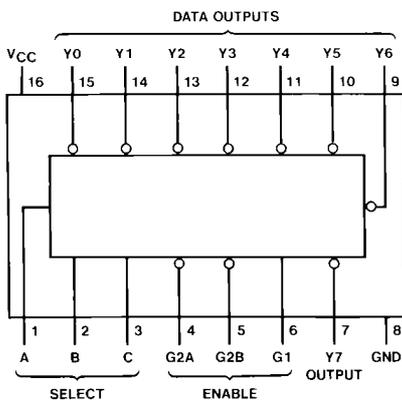
Nota.- No se permite añadir nuevos componentes para la realización de las conexiones en este apartado.

74LS148 8:3 Priority Encoder



INPUTS								OUTPUTS					
Ei	0	1	2	3	4	5	6	7	A2	A1	A0	GS	EO
H	X	X	X	X	X	X	X	X	H	H	H	H	H
L	H	H	H	H	H	H	H	H	H	H	H	L	L
L	X	X	X	X	X	X	X	L	L	L	L	L	H
L	X	X	X	X	X	X	L	H	L	L	H	L	H
L	X	X	X	X	X	L	H	H	L	H	L	L	H
L	X	X	X	X	L	H	H	H	L	H	H	L	H
L	X	X	X	L	H	H	H	H	H	L	L	L	H
L	X	L	H	H	H	H	H	H	H	H	L	L	H
L	L	H	H	H	H	H	H	H	H	H	H	L	H

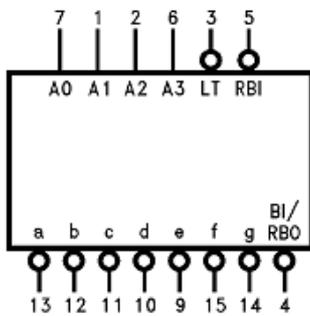
74LS138 3:8 Decoders/Demultiplexers



Inputs			Outputs							
Enable		Select								
G1	G2 (Note 1)	C B A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	H	X X X	H	H	H	H	H	H	H	H
L	X	X X X	H	H	H	H	H	H	H	H
H	L	L L L	L	L	L	L	L	L	L	L
H	L	L L H	L	L	L	L	L	L	L	L
H	L	L H L	L	L	L	L	L	L	L	L
H	L	L H H	L	L	L	L	L	L	L	L
H	L	H L L	L	L	L	L	L	L	L	L
H	L	H L H	L	L	L	L	L	L	L	L
H	L	H H L	L	L	L	L	L	L	L	L
H	L	H H H	L	L	L	L	L	L	L	L

Note 1: G2 = G2A + G2B

74LS47 BCD-to-seven-segment decoders/drivers



'46A, '47A, 'LS47 FUNCTION TABLE (T1)

DECIMAL OR FUNCTION	INPUTS				BI/RBO†	OUTPUTS							NOTE		
	LT	RBI	D	C B A		a	b	c	d	e	f	g			
0	H	H	L	L	L	L	H	ON	ON	ON	ON	ON	ON	OFF	OFF
1	H	X	L	L	L	H	H	OFF	ON	ON	OFF	OFF	OFF	OFF	OFF
2	H	X	L	L	H	L	H	ON	ON	OFF	ON	ON	ON	OFF	ON
3	H	X	L	L	H	H	H	ON	ON	ON	ON	OFF	OFF	OFF	ON
4	H	X	L	H	L	L	L	H	OFF	ON	ON	OFF	OFF	ON	ON
5	H	X	L	H	L	H	H	ON	OFF	ON	ON	ON	ON	ON	ON
6	H	X	L	H	H	L	L	H	OFF	OFF	ON	ON	ON	ON	ON
7	H	X	L	H	H	H	H	ON	ON	ON	OFF	OFF	OFF	OFF	ON
8	H	X	H	L	L	L	L	H	ON	ON	ON	ON	ON	ON	ON
9	H	X	H	L	L	H	H	ON	ON	ON	OFF	OFF	ON	ON	ON
10	H	X	H	L	H	L	H	H	OFF	OFF	OFF	ON	ON	OFF	ON
11	H	X	H	L	H	H	H	H	OFF	OFF	ON	ON	OFF	OFF	ON
12	H	X	H	H	L	L	L	H	OFF	ON	OFF	OFF	OFF	ON	ON
13	H	X	H	H	L	H	H	H	ON	OFF	OFF	ON	OFF	ON	ON
14	H	X	H	H	H	L	H	H	OFF	OFF	OFF	ON	ON	ON	ON
15	H	X	H	H	H	H	H	H	OFF	OFF	OFF	OFF	OFF	OFF	OFF
BI	X	X	X	X	X	X	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF
RBI	H	L	L	L	L	L	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF
LT	L	X	X	X	X	X	H	ON	ON	ON	ON	ON	ON	ON	ON

H = high level, L = low level, X = irrelevant