



EXAMEN FINAL DE FUNDAMENTOS DE COMPUTADORES

CURSO 2015-16, CONVOCATORIA DE JUNIO, 16 DE JUNIO 2016

EJERCICIOS DEL PRIMER CUATRIMESTRE

1. **(1 punto)** Dados los siguientes números: $A = -(545)_8$ y $B = -(242)_8$
 - a) **(0,2 puntos)** Expréselos en representación en complemento a 2 con 10 bits.
 - b) **(0,2 puntos)** Indique en decimal el rango representable en complemento a 2 con 10 bits.
 - c) **(0,6 puntos)** Calcule $(-A+B)$ y $(A-B)$ en representación en complemento a 2 con 10 bits e indique en cada caso si hay acarreo y/o desbordamiento, además del resultado obtenido en decimal.
2. **(1 punto)** Usando el menor número de biestables D y multiplexores 2 a 1, diseñe un circuito secuencial que retrase los datos que llegan por una entrada serie un número de ciclos seleccionable durante la operación del mismo. El circuito tiene una entrada de datos de 1 bit (X), una entrada de control de 2 bits (S), una salida de datos de 1 bit (Z) y se comporta según la siguiente expresión:
$$Z(t) = \begin{cases} X(t) & \text{cuando } S(t) = "00" \\ X(t - 1) & \text{cuando } S(t) = "01" \\ X(t - 2) & \text{cuando } S(t) = "10" \\ X(t - 3) & \text{cuando } S(t) = "11" \end{cases}$$
3. **(2,5 puntos)** Se desea diseñar un circuito secuencial para controlar la intermitencia de los pilotos laterales de un automóvil. El circuito dispondrá de dos entradas binarias (i y d), dos salidas también binarias (I y D) y un reloj de 1 Hz. La salida I controlará el encendido (valor 1) y apagado (valor 0) del intermitente izquierdo. La salida D controlará el encendido (valor 1) y apagado (valor 0) del intermitente derecho. El circuito se comportará de la siguiente manera:
 - Si $(i,d) = (0,0)$ no se encenderá ninguno de los intermitentes.
 - Si $(i,d) = (0,1)$ cíclicamente se encenderá D durante 1 segundo y se apagará durante 1 segundo (I permanecerá apagado).
 - Si $(i,d) = (1,0)$ cíclicamente se encenderá I durante 1 segundo y se apagará durante 1 segundo (D permanecerá apagado).
 - Si $(i,d) = (1,1)$ cíclicamente se encenderán D e I durante 1 segundo y se apagarán durante 1 segundo.

Se pide:

- a) **(1 punto)** Especificar el sistema mediante un diagrama de estados de tipo Mealy.
- b) **(0,5 puntos)** Obtener las tablas de transición y de salida del sistema.
- c) **(1,5 puntos)** Implementar el sistema con biestables D y el menor número de puertas.



UNIVERSIDAD COMPLUTENSE
MADRID

Ejercicios del ALUMNO

FC - Julio - 2016

(1)

APELLIDOS	
NOMBRE	D.N.I. n.º
ASIGNATURA	GRUPO
CURSO	N.º DE MATRICULA
FECHA	

$$[2] -(545)_8$$

dese cuenta q. el número esta expresado en octal
magnitud y signo, estable la magnitud a su vez expresada en octal.

procedemos con los mismos pasos de siempre.

1º calculamos la magnitud en binario

$$|-(545)_8| = 545_8 = 101100101_2$$

recorda q. la forma de transformar una cifra octal en un binario puro es sustituir cada dígito octal por su representación binaria con 3 bits

2º añadimos el signo positivo.

$$0101100101\text{ C}_2, \text{C}_3, \text{C}_4$$

recorda q. la representación de los números negativos coincide para C_5, C_2 , y H.S. .

3º como el n.º q. queremos representar en C_2 es negativo nos q. cambie el signo:
aplicando la op. calculo de signo de complemento a dos:

(2)

para ello. invertimos todos los bits y sumamos 1

0101100101

f

1010011010

+ 1

$$\boxed{1010011011_{C_2} = -(545)_8}$$

El otro número es el $-(242)_8$, igual q. antes
dado que está expresa en magnitud y signo
estando a su vez la magnitud expresa en
extal. Siguiendo los mismos pasos se obtiene

$$\boxed{1101011110_{C_2} = -(248)_8}$$

Como los 2 ultimos tienen el mismo nº de bits no
hay q. hacer nada más.

En el caso de q. uno de los 2 nº tuviera más
bits q. otro habría q. aplicar la operación
extensión de signo al nº de menor tamaño.

La operación extensión de signo por complemento
a 2 consiste en repetir el bit de signo tantas
veces como sea necesario.

El bit de signo es el q. está más a la izquierda

[15] El rango representado en C2 es

(3)

$[-(2^{\text{un}}), + (2^{\text{un}})]$ como $\text{u}=40$ el
rango es $[-512, +511]$

[16] calcular $-A+B$)

conocemos $A = 1010011011_{C2}$

conocemos $B = 110101110_{C2}$

para realizar $-A+B$ tenemos q. calculo el
valor de $-A$. \Rightarrow operación cambio de signo

$$1010011011 \rightarrow \begin{array}{r} 0101100100 \\ + 1 \\ \hline 0101100101 = -A \end{array}$$

$$\Rightarrow -A+B = \begin{array}{r} \overset{1111}{0101100101} \\ 1101011110 \\ \hline 1001100011 \end{array}$$

\rightarrow tiene acarreo \rightarrow el resultado tiene 1 bit más
que los operandos.

- no tiene desbordamiento \rightarrow la suma de n n°
positivos o n° negativos nunca da desbordamiento

1c) A - B

(4)

En C2 NUNCA se realizan directamente restas.
las restas se convierten en sumas

$$A - B = A + (-B)$$

A lo conocemos

B lo conocemos

$-B \rightarrow$ NO lo conocemos, tenemos q. calcularlo
aplicando la operación cambio de signo.

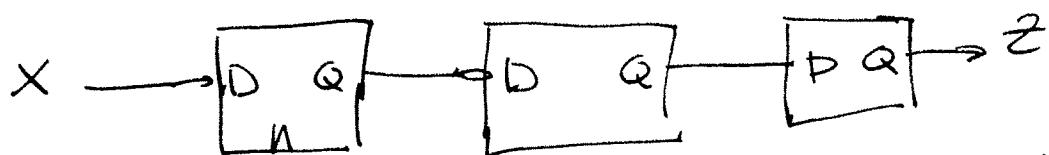
$$B = 1101011110_2 = \begin{array}{r} 001010001 \\ \hline 0010100010_2 \end{array}$$

$$A + (-B) = \begin{array}{r} 1010011011 \\ 0010100010 \\ \hline 110111101_2 \end{array}$$

No hay acarreo ni desborde aritmético.

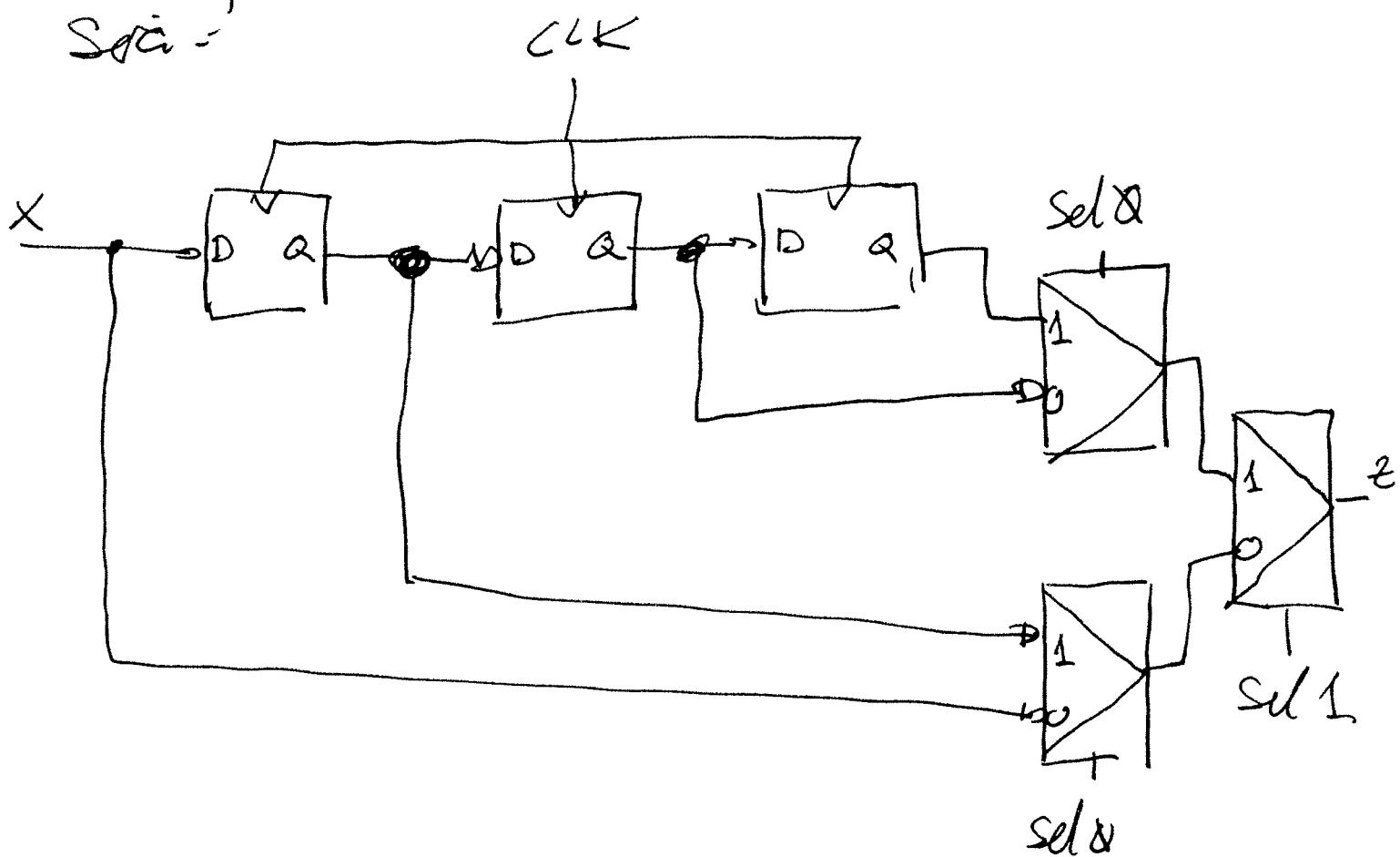
(5)

(2) NO siempre q. el circuito es secuencial
 hay q. definir su diagrama de estados.
 En este caso vamos a utilizar las características de los registradores de desplazamiento.
 q. de los mux para implementar el circuito
~~tenemos~~ recordar q. en un reg. de desplazamiento



El dato q. entra por X toda 3 ciclos en
 salir por Z. Visto esto la implementación

Sería -



(6)

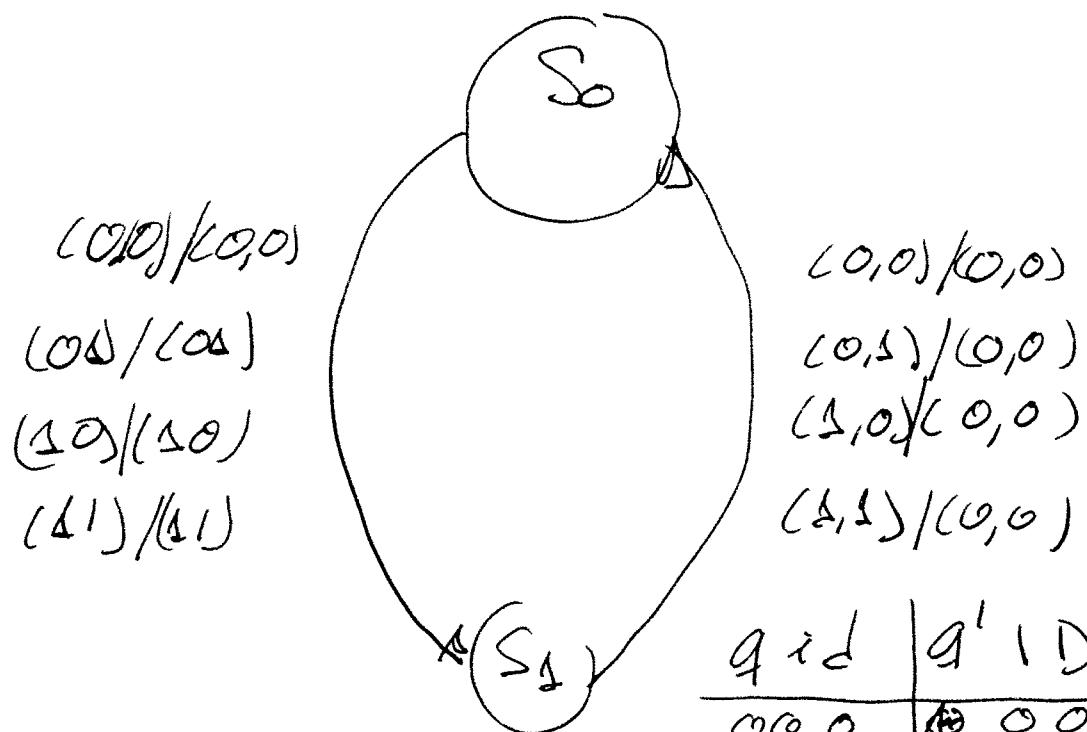
③ se definen 2 estados:

$s_0 \rightarrow$ en este estado cuando las entradas i/d están activas las salidas también están activas

s_1 - En este estado independientemente de como estén las entradas, las salidas están inactivas.

recuerda q. El Mealy la salida depende del estado y de la entrada.

$(q,d) / (q,D)$



$q id$	$q' ID$
00 0	0 0 0
00 1	0 1
01 0	1 0
01 1	1 1
10 0	0 0 0
10 1	0 0 0
11 0	0 0 0
11 1	0 0 0

S	q
s_0	0
s_1	1

como el enunciado indica q. hay q. utiliz d unho n° de portas lógicas \Rightarrow mapas K.

I_{id}
q

0	0	(1)	1
0	0	0	0

$\overbrace{\quad\quad\quad}^d i$

$$I = \bar{q} \cdot i$$

D

D

0	(1)	1	0
0	0	0	0

$\overbrace{\quad\quad\quad}^d i$

$$D = \bar{q} \cdot d$$

5 q' directamente se ve que $q' = \bar{q}$

