

Sistemas Operativos Avanzados

Ejercicios del tema 1: Gestión de memoria

UAH. Departamento de Automática. ATC-SOL
<http://atc1.aut.uah.es>

Ejercicio 1

Sea un sistema con gestión de memoria segmentada y capacidad máxima de direccionamiento, virtual y real, de 4 GB. El número de segmento se indica con 16 bits.

1. ¿Cuál ese tamaño de una dirección virtual? ¿Y de una dirección física en memoria principal?
2. ¿Cuál es el número de bits en el campo desplazamiento? ¿Cuál es el formato de una dirección virtual?
3. ¿Cuál el número máximo de segmentos que puede tener un proceso?
4. ¿Cuál es el tamaño máximo de un segmento?
5. ¿Cuál es el formato de una entrada en la tabla de segmentos?

SOLUCIÓN:

1. El espacio de direccionamiento virtual es de $4 \text{ GB} = 2^{32}$ bytes. Por tanto, la dirección virtual tendrá 32 bits, formada por los campos: número de segmento y desplazamiento (en ese segmento).
El espacio de direccionamiento real es de $4 \text{ GB} = 2^{32}$ bytes. Por tanto, una dirección física tendrá 32 bits.
2. Si el campo segmento es de 16 bits y una dirección de memoria virtual tiene 32 bits, el desplazamiento también tendrá 16 bits.
El formato de una dirección virtual es: Segmento (16 bits) | Desplazamiento (16 bits).
3. El campo segmento permite seleccionar el número de segmento. Con 16 bits pueden direccionarse 2^{16} segmentos.
Por tanto, el número máximo de segmentos que puede tener un proceso es de 64 Ksegmentos.
4. El tamaño máximo de segmento vendrá dado por el desplazamiento que se pueda realizar dentro de este. Con los 16 bits del campo desplazamiento, podemos desplazarnos entre 2^{16} posiciones de memoria.
Si estas posiciones son de tamaño byte, el tamaño máximo de un segmento es de 64 Kbytes.

5. Una entrada en la tabla de segmentos está formada por un campo base, que identifica la posición en memoria principal donde comienza a almacenarse un segmento, y un campo límite, que indica el tamaño de dicho segmento.

Por tanto, la base de un segmento identificará una dirección de memoria principal, con 32 bits. Y el límite tendrá tantas líneas como pueda requerir un segmento de tamaño máximo, 16 bits.

El formato de una entrada en la tabla de segmentos es: Base (32 bits) | Límite (16 bits).

Ejercicio 2

Sea un sistema con gestión de memoria segmentada y capacidad máxima de direccionamiento, virtual y real, de 16 MB. El número de segmento se indica con 8 bits.

1. ¿Cuál es el número de bits en el campo desplazamiento? ¿Y el formato de una dirección virtual? Indique también el formato de una dirección en memoria principal.
2. ¿Cuál el número máximo de segmentos que puede tener un proceso?
3. ¿Cuál es el tamaño máximo de un segmento?
4. ¿Cuál es el formato de una entrada en la tabla de segmentos?

SOLUCIÓN:

1. Para calcular el número de bits del campo desplazamiento, necesitamos conocer el número de bits de una dirección virtual (ya conocemos el número de bits que requiere la identificación de un segmento).

El espacio de memoria virtual es de $16 \text{ MB} = 2^{24}$ bytes.

Si el segmento se identifica con 8 bits, entonces el campo desplazamiento tiene 16 bits.

El formato de una dirección virtual es: Segmento (8 bits) | Desplazamiento (16 bits).

La memoria principal es de $16 \text{ MB} = 2^{24}$ bytes. Por tanto, una dirección de memoria principal tiene 24 bits.

2. El número máximo de segmentos que puede tener un proceso es $2^8 = 256$ segmentos.
3. El tamaño máximo de un segmento es $2^{16} = 64 \text{ KB}$ (suponiendo direccionamiento a nivel de byte).
4. La base de un segmento identifica una dirección de memoria principal, con 24 bits. Y el límite tendrá tantas líneas como pueda requerir un segmento de tamaño máximo, 16 bits.

El formato de una entrada en la tabla de segmentos es: Base (24 bits) | Límite (16 bits).

Ejercicio 3

Sea un sistema con gestión de memoria paginada. La capacidad máxima de direccionamiento virtual es de 4 GB y la memoria principal es de 256 MB. El desplazamiento dentro de una página y de un marco se realiza con 12 bits.

1. ¿Cuál es el tamaño de una página? ¿Y de un marco?
2. Indique el formato de una dirección de memoria virtual y de memoria principal.
3. ¿Cuál sería el número máximo de páginas que puede tener un proceso?
4. ¿Cuál sería el formato de una entrada en la tabla de páginas?
5. Indique la problemática que se plantea con respecto al tamaño de la tabla de páginas y proporcione una solución.
6. Según la solución del apartado anterior, diseñe una arquitectura para el nuevo sistema de gestión de memoria. Respete el tamaño del campo desplazamiento.

SOLUCIÓN:

1. En ambos casos el campo desplazamiento es de 12 bits, con los que se pueden direccionar 2^{12} posiciones de memoria = 4 KB, suponiendo direccionamiento a nivel de byte.
2. Antes de dar respuesta a la cuestión planteada es necesario establecer el tamaño de las direcciones de memoria virtual y de memoria principal.
El tamaño de la memoria virtual para un proceso es de 4 GB = 2^{32} bytes/proceso.
El tamaño de la memoria principal para todos los procesos en el sistema es de 256 MB = 2^{28} bytes.
Si en ambos casos el campo desplazamiento es de 12 bits, el formato es:
Formato de una dirección de memoria virtual: Página (20 bits) | Desplazamiento (12 bits).
Formato de una dirección de memoria principal: Marco (16 bits) | Desplazamiento (12 bits).
3. El número máximo de páginas que puede tener un proceso vendrá dado por la capacidad de direccionamiento del campo P de una dirección virtual. Con 20 bits pueden identificarse 2^{20} páginas.
Por tanto el número máximo de páginas que puede tener un proceso es 1 Mpáginas.
4. La tabla de páginas contiene los marcos de memoria principal, 16 bits, que identifican la parte alta de una dirección de memoria.
El formato de una entrada en la tabla de páginas consta al menos del campo Marco (16 bits).
5. Consultar bibliografía sobre el esquema de memoria virtual con paginación paginada.
La tabla de páginas podría tener un tamaño de: 2^{20} entradas (referenciadas por las páginas del proceso) multiplicado por el tamaño de cada entrada, al menos 16 bits (2 bytes). Esto da un valor de, al menos, $2^{20} * 2 \text{ bytes} = 2 \text{ MB}$.

6. En el caso de modificar la arquitectura para utilizar un esquema de paginación paginada, la dirección virtual estaría formada por los campos:

Directorio (x bits) | Página (y bits) | Desplazamiento (12 bits), donde $x+y = 20$ bits.

Además se tendría un tabla de directorio por proceso que apuntaría a tablas de páginas con el siguiente formato:

Formato tabla de directorio: Dir. TMP (28 bits).

Formato tabla de páginas: Marco (16 bits).

Ejercicio 4

En el sistema del Ejercicio 1 se ejecuta el proceso P1. La unidad de gestión de memoria utiliza la tabla de segmentos mostrada en la tabla 1, donde se referencia para cada segmento de memoria virtual, la dirección de inicio en memoria principal y el límite de cada segmento.

Tabla 1: Tabla de segmentos del proceso P1.

Segmento	Base _{HEX}	Límite _{HEX}
0	0F00 0000	FFFF
1	0000 7980	0600
2	0600 2000	0700
3	0300 0000	FFFF
4	0301 0000	C000

Según esta información, responda a las siguientes cuestiones:

1. Dibuje el mapa del espacio de direccionamiento virtual y físico del proceso P1.
2. ¿Cuál es la correspondencia entre la dirección de un segmento de memoria virtual y una dirección memoria principal?
3. ¿Qué direcciones de memoria principal se corresponden las siguientes referencias a direcciones virtuales?
 - a) 0x0004 0202
 - b) 0x0004 D898
 - c) 0x0003 000A
 - d) 0x0000 0509
 - e) 0x0001 06FF
 - f) 0x0002 0701
 - g) 0x0005 0001

SOLUCIÓN:

1. Consultar bibliografía sobre el esquema de segmentación de memoria.
2. Consultar bibliografía sobre el esquema de segmentación de memoria.
3. a) 0x0004 0202
 Segmento: 0x4 < RLTS: 0x5.
 La base del segmento es: 0x0301 0000 y el límite 0xC000.

Desplazamiento: $0x0202 < \text{límite del segmento}$.

Se suma la base del segmento con el desplazamiento para obtener la dirección en memoria principal: $0x0301\ 0000 + 0202 = 0x0301\ 0202$.

b) $0x0004\ D898$

Segmento: $0x4 < \text{RLTS: } 0x5$.

La base del segmento es: $0x0301\ 0000$ y el límite $0xC000$.

Desplazamiento: $0xD898 < \text{límite del segmento}$ es FALSO.

Se produce una excepción por intento de acceso a una zona de memoria fuera de sus límites.

c) $0x0003\ 000A$

Segmento: $0x3 < \text{RLTS: } 0x5$.

La base del segmento es: $0x0300\ 0000$ y el límite $0xFFFF$.

Desplazamiento: $0x000A < \text{límite del segmento}$.

Se suma la base del segmento con el desplazamiento para obtener la dirección en memoria principal: $0x0300\ 0000 + 000A = 0x0300\ 000A$.

d) $0x0000\ 0509$

La base del segmento es: $0x0F00\ 0000$ y el límite $0xFFFF$.

Desplazamiento: $0x0509 < \text{límite del segmento}$.

Se suma la base del segmento con el desplazamiento para obtener la dirección en memoria principal: $0x0F00\ 0000 + 0509 = 0x0F00\ 0509$.

e) $0x0001\ 06FF$

Segmento: $0x1 < \text{RLTS: } 0x5$.

La base del segmento es: $0x0000\ 7980$ y el límite $0x0600$.

Desplazamiento: $0x06FF < \text{límite del segmento}$ es FALSO.

Se produce una excepción por intento de acceso a una zona de memoria fuera de los límites del segmento.

f) $0x0002\ 0701$

Segmento: $0x2 < \text{RLTS: } 0x5$.

La base del segmento es: $0x0600\ 2000$ y el límite $0x0700$.

Desplazamiento: $0x0701 < \text{límite del segmento}$ es FALSO.

Se produce una excepción por intento de acceso a una zona de memoria fuera de los límites del segmento.

g) $0x0005\ 0001$

Segmento: $0x5 < \text{RLTS: } 0x5$. es FALSO.

Se produce una excepción por intento de acceso a una zona de memoria fuera de los límites del espacio de direccionamiento virtual asignado al proceso.

Ejercicio 5

Siguiendo la arquitectura de la memoria virtual planteada en el ejercicio 3, se rediseña la tabla del mapa de páginas (TMP) añadiendo un conjunto de bits que indican, si dicha página está presente en memoria (bit P), si ha sido modificada (bit M), si ha sido referenciada (R), si es compartida con otro proceso (bit S), si es de lectura (bit R), si es de escritura (bit W) o si es de ejecutable (X).

A continuación se muestra la tabla de páginas del proceso P1 (ver tabla 2).

Tabla 2: Tabla del mapa de páginas del proceso P1.

Página	-PMR	SRWX _{BIN}	Marco _{HEX}
0	0000	0111	000A
1	0000	1000	0006
2	0100	1110	0007
3	0000	0110	0007
4	0000	0000	0007
5	0100	1101	0006
6	0000	1001	000A
7	0100	0110	000A

Según esta información, responda a las siguientes cuestiones:

- ¿Qué páginas de memoria virtual están ubicadas en marcos de memoria física? ¿Cuál es la correspondencia?
- ¿Qué direcciones de memoria física se corresponden las siguientes referencias a direcciones virtuales?
 - 0x0000 0202
 - 0x0000 2898
 - 0x0000 500A
 - 0x0000 7509
 - 0x0000 66FF
 - 0x0000 8701
- El proceso P2 comparte su página 2, que es de datos, y su página 3, que es de código, con el proceso P1. ¿Cuál sería el contenido de las entradas 2 y 3 de la tabla del mapa de páginas del proceso P2?

SOLUCIÓN:

- En memoria principal están ubicadas las páginas cuyo bit de presencia es 1. Estas son, la página 2 ubicada en el marco 0x0007, la página 4 ubicada en el marco 0x0006 y la página 7 ubicada en el marco 0x000A.
- 0x0000 0202
 Página: 0x0 < RLTP: 0x8 es FALSO.
 La entrada 0 de la tabla de páginas tiene el bit P (presencia) = 0.
 Se genera una excepción, fallo de página, ya que la página referenciada no se encuentra ubicada en ningún marco de memoria principal.
 - 0x0000 2898
 Página: 0x2 < RLTP: 0x8.
 La entrada 2 de la tabla de páginas tiene el bit P (presencia) = 1. El marco de página es: 0x0007.
 Desplazamiento: 0x898.
 Se concatena el marco de página con el desplazamiento para obtener la dirección en memoria principal: 0x000 7898.

- c) 0x0000 500A
Página: 0x5 < RLTP: 0x8.
La entrada 5 de la tabla de páginas tiene el bit P (presencia) = 1. El marco de página es: 0x0006.
Desplazamiento: 0x00A.
Se concatena el marco de página con el desplazamiento para obtener la dirección en memoria principal: 0x000 600A.
- d) 0x0000 7509
Página: 0x7 < RLTP: 0x8.
La entrada 7 de la tabla de páginas tiene el bit P (presencia) = 1. El marco de página es: 0x000A.
Desplazamiento: 0x509.
Se concatena el marco de página con el desplazamiento para obtener la dirección en memoria principal: 0x000 A509.
- e) 0x0000 66FF
Página: 0x6 < RLTP: 0x8.
La entrada 6 de la tabla de páginas tiene el bit P (presencia) = 0.
Se genera una excepción, fallo de página, ya que la página referenciada no se encuentra ubicada en ningún marco de memoria principal.
- f) 0x0000 8701
Página: 0x8 < RLTP: 0x8 es FALSO.
Se genera una excepción por intento de acceso a una zona de memoria fuera de los límites del espacio de direccionamiento virtual asignado al proceso.
3. Las entradas 2 y 3 de la tabla del mapa de páginas del proceso P2 son:
- | | | |
|---|-----------|--|
| 2 | 0100 1110 | 0007, coincide con la página de datos compartida con el proceso P1. |
| 3 | 0100 1101 | 0006, coincide con la página de código compartida con el proceso P1. |