



Problemas de Electrónica Digital (Tema 1, enunciados)

Electrónica Digital

Universidad de Alcalá

(12/09/2013)

Índice

Ejercicios del Tema 1	2
Cuestión 1	2
Cuestión 2	4
Cuestión 3	5
Cuestión 4	6
Cuestión 5	7
Cuestión 6	8
Cuestión 7	9

Ejercicios del Tema 1

Cuestión 1

En un determinado comercio se ha decidido clasificar los productos mediante unas etiquetas sencillas como la mostrada en la Figura 1.1.

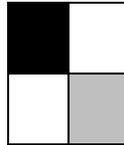


Figura 1.1

Para leer de manera automática estas etiquetas se utiliza un sistema de visión artificial que entrega 4 bits por cada columna: I[3:0] para la información relativa a los dos cuadros que componen la columna izquierda de la etiqueta y D[3:0] para codificar la información contenida en la columna derecha. Los cuadros pueden estar en blanco o bien coloreados en negro o gris. Tal y como se muestra en la siguiente tabla, los dos bits más significativos de cada columna indican si hay cuadros coloreados (negro o gris sin especificar su color).

Número de bit		Significado para la columna I (izda) o D (dcha)
I3 / D3	I2 / D2	
0	0	Ambos cuadros en blanco
0	1	Cuadro superior coloreado e inferior blanco
1	0	Cuadro superior blanco e inferior coloreado
1	1	Ambos cuadros coloreados

Tabla 1.1

Serán etiquetas válidas para este comercio aquellas que cumplan simultáneamente los siguientes requisitos:

- Al menos un cuadro de la etiqueta tiene que estar coloreado.
- Nunca los dos cuadros inferiores podrán estar coloreados en una etiqueta.

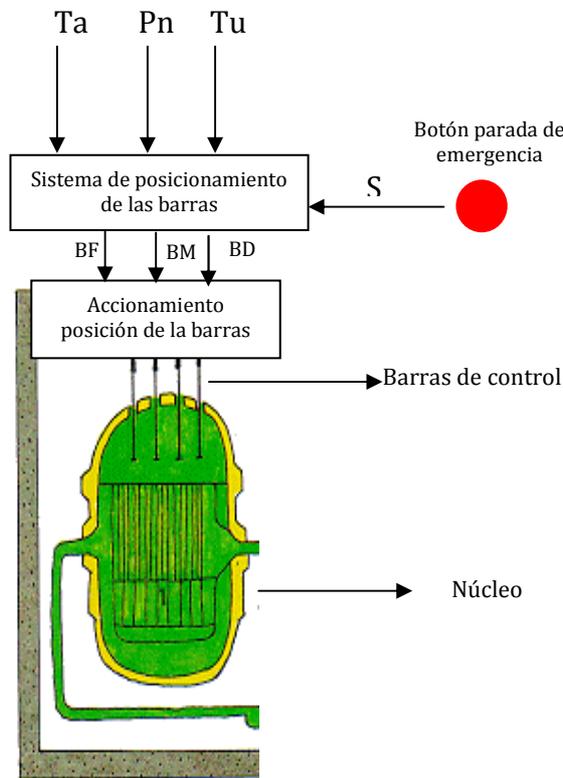
1) Ignorando en este apartado el significado de los bits menos significativos de los códigos de cada columna, diseñe con la información reflejada en la Tabla 1.1 un circuito que compruebe la validez de las etiquetas y genere una señal de salida 'EtVal' que se active a nivel bajo cuando la etiqueta sea válida según las normas descritas. Utilice únicamente puertas lógicas básicas.

- 2) Para aplicaciones posteriores un poco más avanzadas, es necesario poder detectar algunas características de las combinaciones de colores utilizadas en las etiquetas. Para ello, los dos bits menos significativos del código de cada columna facilitan información sobre el color de los cuadros coloreados. Centrándonos en la columna izquierda, la información de estos bits I1 e I0 sería la siguiente:
- I1 representa el color del cuadro superior de la columna izquierda. En caso de que el código de los bits I3 e I2 indique que este cuadro está coloreado (con los códigos 01 y 11 como hemos descrito en la Tabla 1.1), este bit valdrá 1 si su color es negro y 0 si es gris. Si los bits I3 e I2 indican que este cuadro está en blanco (códigos 00 y 10), el valor de este bit será siempre 0.
 - I0 representa el color del cuadro inferior de la columna izquierda. Al igual que para I1, en el caso de que el código de los bits I3 e I2 indique que este cuadro está coloreado (códigos 10 y 11 de la Tabla 1.1), este bit valdrá 1 si su color es negro y 0 si es gris. Si los bits I3 e I2 indican que este cuadro está en blanco (códigos 00 y 01), el valor de este bit será siempre 0.

Trabajando únicamente con la información de la columna izquierda I[3..0], plantee la tabla de verdad y obtenga las ecuaciones lógicas de dos señales 'Neg' y 'Gri' que se activen a nivel alto cuando en dicha columna haya al menos un cuadro negro en el caso de 'Neg' y cuando haya al menos un cuadro coloreado en gris en el caso de 'Gri'. Utilice aquellas combinaciones de valores de entrada que estime imposibles para simplificar al máximo las ecuaciones. NO dibuje el circuito.

Cuestión 2

Se quiere diseñar el sistema de posicionamiento de las barras de control de un reactor nuclear. En función de las señales recibidas de tres sensores, uno de Temperatura (Ta), otro de producción de neutrones (Pn) y otro de demanda de turbina (Tu) y con las especificaciones que se indican posteriormente, debe generarse el código de posición de las barras: BF BM BD, según la tabla 1. Existe además un sistema de parada de emergencia (S) accionado manualmente por el operador.



BF	BM	BD	Posición de las barras
0	1	1	Fuera del núcleo
1	0	1	En medio del núcleo
1	1	0	Dentro del núcleo

Tabla 1

Figura 1.

Especificaciones del sistema:

- Si ninguno de los sensores están activos (todos a nivel bajo) las barras están fuera del núcleo.
- Si se activan a nivel alto los sensores Ta y Pn a la vez, las barras se posicionan dentro del núcleo.
- Cuando se activa a nivel alto uno de los sensores (Ta o Pn) las barras deben posicionarse en mitad del núcleo.
- Si la turbina demanda energía (Tu = 1) las barras deben salir del núcleo. La turbina no puede demandar energía si alguno de los otros dos sensores están activos.
- En el caso de que el operador accione el sistema de parada de emergencia, produce una señal a nivel alto que hace que se ignoren el resto de señales y posiciona las barras dentro del núcleo.

Se pide:

- 1) Completar la tabla de verdad que codifica el sistema descrito para el control de la posición de las barras.
- 2) Implementar el circuito correspondiente a la señal BM con puertas NAND como máximo de 3 entradas.

Cuestión 3

En una empresa hay 5 compresores de aire acondicionado de distintas potencias y localizaciones, para usar según distintas necesidades. Cada compresor tiene un consumo distinto, como se indica a continuación: A= 15, B=12, C=10, D=9, E=5 KW hora.

Cada uno de ellos se encuentra alimentado independientemente y podrían funcionar todos a la vez. Sin embargo, es necesario diseñar un sistema de protección que limite la potencia consumida y bloquee el funcionamiento cuando la potencia conjunta supere los 30KW hora.

Sabiendo que cada compresor tiene una señal digital de salida asociada que entrega un '1' cuando está en funcionamiento, encuentre la función lógica, activa a nivel alto, que rige el sistema limitador de potencia y simplifique su diseño para que sea lo más sencillo posible con un solo tipo de puertas.

Nota.- Para hacer un mapa de Karnaugh de 5 variables realice un mapa de 16 celdas con la variable de mayor peso igual a 1 y otro mapa de 16 celdas con la variable de mayor peso a 0. Al simplificar puede agrupar también, en potencias de dos, los grupos que ocupen iguales posiciones en ambos mapas de 16 casillas.

Cuestión 4

El circuito de la figura 1 está realizado con puertas de la familia 4011B alimentadas a 5V. La salida de dicho circuito está conectada a un sistema digital con una capacidad de entrada $C_{in}=40pF$. Sabiendo que cada entrada de las puertas XOR y NAND tiene una capacidad de entrada: $C_{in_{XOR}}=20pF$ y $C_{in_{NAND}}=15pF$, respectivamente, se pide:

1. Calcule, a partir de la característica *tiempo de propagación-capacidad de carga* de la figura 2, el tiempo de propagación de cada una de las puertas que forman el circuito.

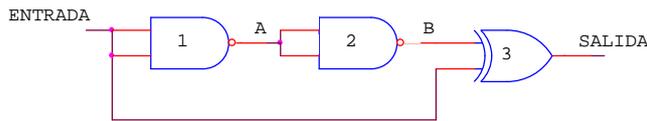


Figura 1

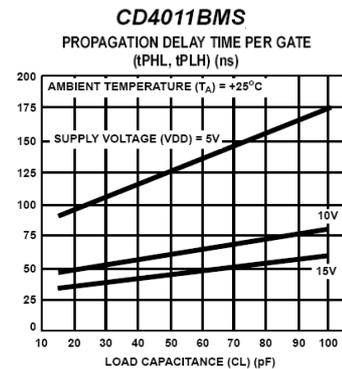
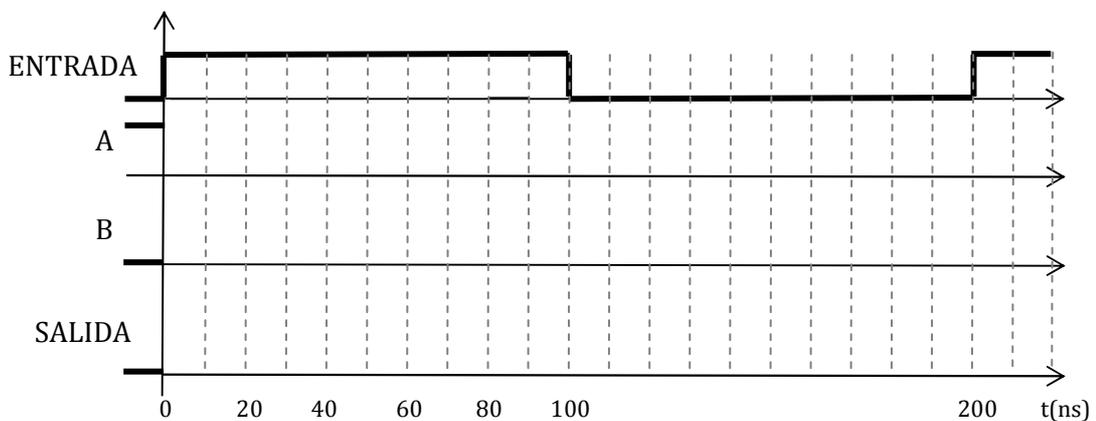


Figura 2

2. En el circuito de la figura 1, suponiendo que las puertas tuvieran unos tiempos de propagación de $t_{p1}=t_{p2}=30ns$ y $t_{p3}=10ns$, represente en el siguiente cronograma la evolución temporal de la salida a partir de la señal de entrada.



Cuestión 5

A partir de las características eléctricas de las familias lógicas TTL estándar y LVT, proporcionadas en la siguiente tabla, se pide:

Fam.	V_{IHmin}	V_{ILmax}	V_{OHmin}	V_{OLmax}	I_{IHmax}	I_{ILmax}	I_{OHmax}	I_{OLmax}
TTL std	2V	0,8V	2,4V	0,4V	40 μ A	-1,6mA	-0,4mA	16mA
LVT	2V	0,8V	2,1V	0,5V	1 μ A	-5 μ A	-32mA	64mA

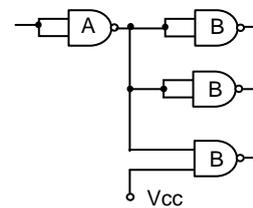
1. Determine la compatibilidad en tensiones y corrientes de la familia LVT atacando a la familia TTL estándar.

2. ¿Cuántas entradas de la familia LVT se pueden conectar a una salida de la familia TTL estándar, de manera que el circuito funcione correctamente?

Cuestión 6

Se dispone de dos familias lógicas: A y B. **Complete la tabla** con los valores más ajustados posible, para que la conexión mostrada en la figura, sea posible y mantenga los siguientes márgenes de ruido: $NM_H=0.5\text{ V}$; $NM_L=0.2\text{ V}$. En caso de que el valor del parámetro no influya en la conexión, márquese con un “*”.

FAM	V_{OHmin}	V_{iHmin}	V_{OLmax}	V_{iLmax}	I_{OHmax}	I_{iHmax}	I_{OLmax}	I_{iLmax}
A			1V	0.8V			20mA	10mA
B	3V	2V			$8\mu\text{A}$	$2\mu\text{A}$		



Cuestión 7

En el circuito de la figura 1.1 se introduce una señal de entrada como la mostrada en la gráfica. A partir de los datos eléctricos de cada una de las puertas lógicas, represente las formas de onda de salida sin tener en cuenta los tiempos de propagación.

Datos:

CMOS: Alimentación $V_{DD}=6V$,

$$V_{ILmax} = 3V = V_{IHmin}$$

$$V_{OL} = 0V$$

$$V_{OH} = 6V$$

TTL: $V_{ILmax} = 1V$

$$V_{IHmin} = 3V$$

$$V_{OL} = 2V$$

$$V_{OH} = 4V$$

Zona de transición de niveles lineal

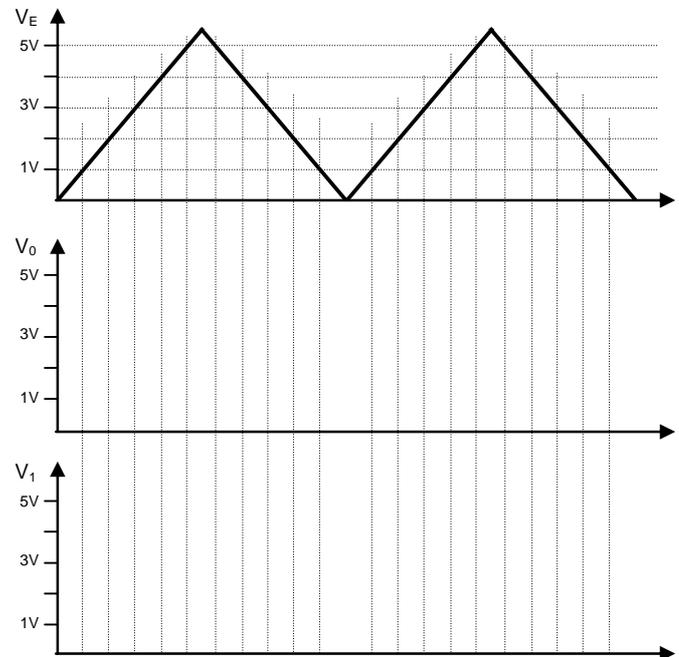
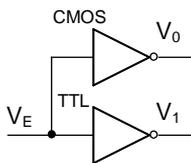


Figura 1.1. Circuito de puertas digitales.