



## PEC2 - Segunda prueba de evaluación continuada

### Presentación

Después de conocer los sistemas de representación de la información, esta PEC se focaliza en los circuitos lógicos combinacionales. Las funciones lógicas nos permiten describir la funcionalidad de un circuito y mediante las puertas lógicas y los bloques combinacionales podemos implementarlas en un circuito. Todo esto, no se podría hacer sin conocer mecanismos de minimización, como los mapas de Karnaugh, que nos permiten reducir las dimensiones del circuito que se ha de implementar.

### Competencias

- Conocer y saber aplicar el álgebra de Boole para la manipulación de funciones lógicas.
- Tener nociones tecnológicas de los circuitos digitales y entender la relación entre los circuitos digitales y las funciones lógicas.
- Conocer y saber utilizar las puertas lógicas y los módulos combinacionales en el diseño de circuitos lógicos.

### Objetivos

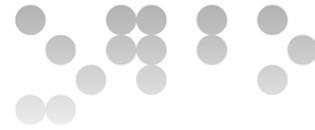
- Saber aplicar las operaciones básicas y los axiomas del álgebra de Boole.
- Saber representar las funciones lógicas mediante tablas de verdad.
- Saber representar las funciones lógicas mediante expresiones algebraicas.
- Saber analizar un circuito combinacional.
- Saber realizar un cronograma a partir de un circuito digital combinacional.
- Saber sintetizar una función a dos niveles.
- Saber diseñar un circuito combinacional sencillo a partir de los bloques combinacionales descritos en los materiales.

### Recursos

Los recursos que se recomienda usar por esta PEC son los siguientes:

**Básicos:** El módulo 3 de los materiales.

**Complementarios:** KeMap, VerilCIRC, VerilChart y el Wiki de la asignatura. También tenéis disponible el servicio PyPAC para obtener beneficios en la asignatura por la realización de ejercicios en VerilUOC.



## Criterios de valoración

- Razonad la respuesta en todos los ejercicios. Las respuestas sin justificación no obtendrán puntuación.
- La valoración de cada apartado se indica en los enunciados correspondientes.

## Formato y fecha de entrega

- Para dudas y aclaraciones sobre el enunciado, dirigíos al consultor responsable de vuestra aula.
- Hay que entregar la solución en un fichero PDF usando una de las plantillas entregadas conjuntamente con este enunciado.
- Hay que hacer la entrega a través de la aplicación de **Entrega y registro de EC** del apartado Evaluación de vuestra aula.
- La fecha límite de entrega es el **5 de Abril** (a las 24 horas).

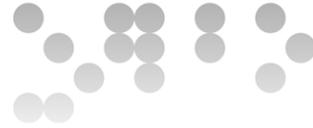
## Enunciado

### Ejercicio 1 [35%]

Dada la tabla de verdad siguiente:

a	b	c	d	$f_1$	$f_2$
0	0	0	0	0	1
0	0	0	1	0	x
0	0	1	0	0	x
0	0	1	1	0	1
0	1	0	0	0	0
0	1	0	1	1	x
0	1	1	0	1	0
0	1	1	1	1	1
1	0	0	0	0	0
1	0	0	1	0	1
1	0	1	0	0	0
1	0	1	1	0	1
1	1	0	0	1	0
1	1	0	1	1	0
1	1	1	0	0	0
1	1	1	1	1	0

- a) [5%] Expresad la función  $f_1$  en forma de suma de minterminos.



- b) [15%] Sintetizad de forma mínima a dos niveles la expresión de la función  $f_2$  mediante el método de Karnaugh, e implementad el resultado con puertas lógicas.

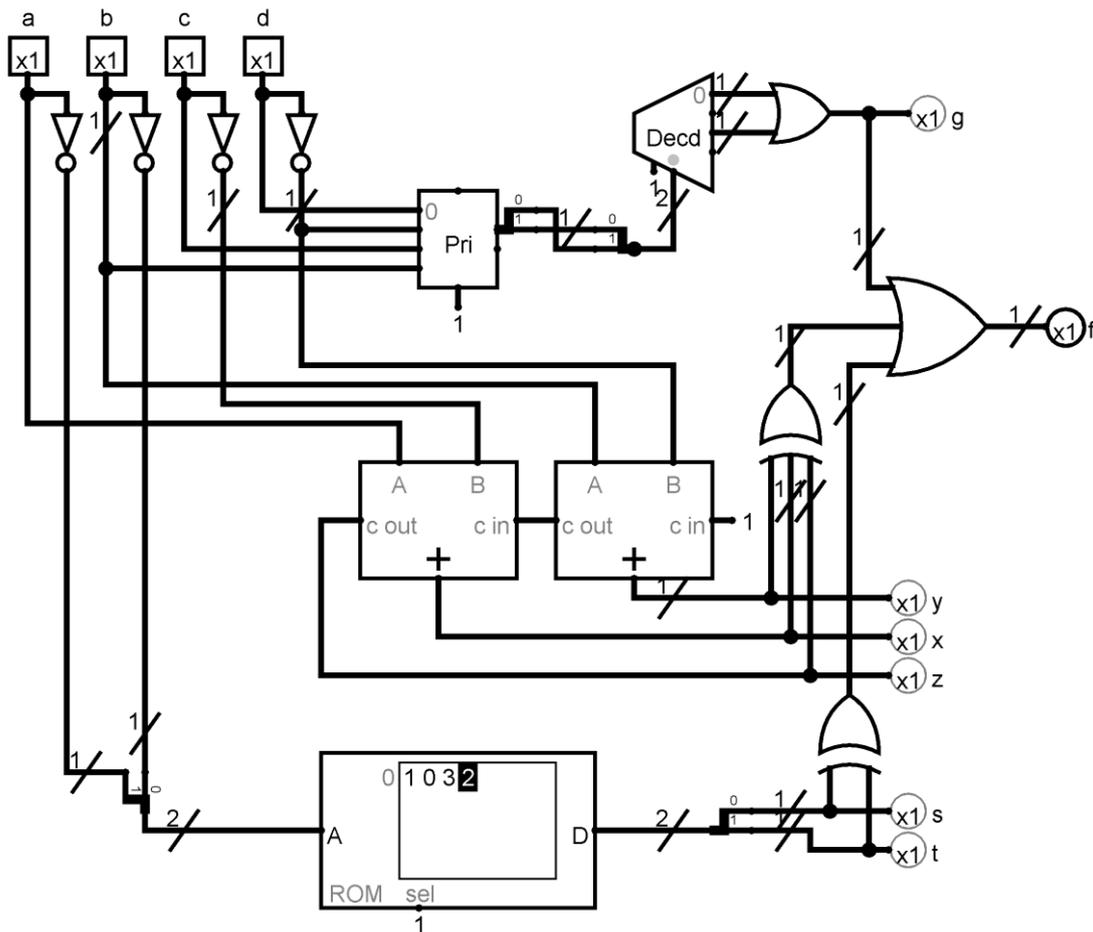
**NOTA:** Tenéis disponible el ejercicio en VeriCIRC y en KeMAP para verificarlo. En cuanto al mapa de Karnaugh, para evitar un mal uso de KeMAP, en caso de que se hagan más de 5 intentos, la nota del ejercicio se reducirá al 50%. Os recomendamos hacer pruebas con KeMAP con otros ejercicios antes de hacer los de la PEC. En el caso de VeriCIRC para los circuitos, no hay límite en el número de intentos.

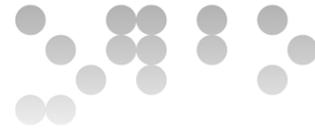
- c) [15%] Diseñad a nivel de bloques un circuito que implemente  $f_1$ . Hay que construir el circuito utilizando el mínimo número de bloques combinatoriales posible, pero sin usar ninguna memoria ROM.

**NOTA:** Tenéis disponible el ejercicio en VeriCIRC, sin límite en el número de intentos.

## Ejercicio 2 [20%]

Dado el circuito combinatorial siguiente:





Completad la tabla de verdad que se da a continuación:

a	b	c	d	g	z	x	y	t	s	f
0	0	0	0							
0	0	0	1							
0	0	1	0							
0	0	1	1							
0	1	0	0							
0	1	0	1							
0	1	1	0							
0	1	1	1							
1	0	0	0							
1	0	0	1							
1	0	1	0							
1	0	1	1							
1	1	0	0							
1	1	0	1							
1	1	1	0							
1	1	1	1							

**NOTA:** Tenéis disponible el ejercicio en VerilChart. En este caso, no hay límite en el número de intentos.

### Ejercicio 3 [35%]

Diseñad un circuito que sume dos números naturales,  $A$  y  $B$  de 5 bits. En caso de que el resultado,  $R$ , sea menor que 3 o mayor que 9, el circuito debe responder con 3 o 9, respectivamente.

- [5%] ¿Cuál es el rango de valores de los números  $A$  y  $B$ ? Determinad el número mínimo de bits que debe tener la señal  $R$ .
- [10%] Implementad a nivel de bloques, pero sin usar memorias ROM, un circuito que haga la suma de  $A$  y  $B$  sin que se produzca nunca desbordamiento y dé el resultado en la salida  $S$ . Indicad el ancho de los buses que usáis.
- [10%] Diseñad a nivel de bloques, pero sin usar memorias ROM, un circuito que determine si un número natural representado por la señal  $N$  de 6 bits está dentro del rango de valores determinado por las señales  $RMAX$  y  $RMIN$  también de 6 bits o no. Los nombres de las señales de salida son *less*, *in* y *greater* y toman, respectivamente, el valor 1 según se cumpla que  $N < RMIN$ ,  $RMIN \leq N \leq RMAX$  o  $RMAX < N$ . Como no podemos garantizar que  $RMIN \leq RMAX$ , en el caso de que  $RMIN > RMAX$  las tres señales de salida valdrán 0. Indicad el ancho de los buses que usáis.



- d) [10%] Aprovechad los circuitos anteriores para diseñar el circuito que se pide en el enunciado del ejercicio, donde  $R$  debe tener el ancho mínimo para representar el resultado.

**NOTA:** Tenéis disponible los apartados *b)*, *c)* y *d)* en VerilCIRC. En el caso del apartado *d)*, tened en cuenta que VerilUOC no permite crear subcircuitos. Por tanto, para utilizar los bloques de los apartados anteriores tendréis que copiarlos en el nuevo circuito.

## Ejercicio 4 [10%]

**Nota importante:** Las dos preguntas de este apartado las encontraréis en el aula dentro de la actividad PEC2. Hay que responderlas en los enlaces que se habilitarán en el aula.

**PEC2**

 Baixa en PDF
  Imprimeix
  Completada!

Inici: <b>17/03/17</b>	Lliurament: <b>05/04/17</b>	Solució: <b>12/04/17</b>	Qualificació: <b>13/04/17</b>
---------------------------	--------------------------------	-----------------------------	----------------------------------

> [Descripción](#)

> [Objetivos y competencias](#)

> [Materiales y fuentes de información](#)

v [Pregunta 4 \[10%\]](#) 

En esta sección, durante el transcurso de la PEC2 se mostrarán dos preguntas. Estas preguntas se tendrán que responder en el enlace que se proporcionará en esta sección.

**NOTA IMPORTANTE:** No se permite resolver estas preguntas en el documento de la PEC. En el caso de no no firmar el consentimiento informado o no hacer las actividades de registro (enrollment), realizaréis las actividades sin ningún instrumento TeSLA activado.