

### **A.5.1. BIESTABLES**

Simulación de los siguientes circuitos biestables:

- A.5.1.1 Circuito R-S Básico con puertas lógicas (NOR) (Pag. 426, fig. 8.11).
- A.5.1.2 Circuito R-S sincronizado a nivel y controlado por las señales de preset y clear (Pag. 438, fig. 8.17).
- A.5.1.3 Biestable J-K integrado SN7473.
- A.5.1.4 Biestable D a partir del J-K integrado SN7473. Además de comprobar su funcionamiento a través del cronograma debe observar que realiza la función de retardo (Pag. 450, fig. 8.27).
- A.5.1.5 Biestable T a partir del J-K integrado SN7473 (fig. 8.25).