

A.3. Actividades de Simulación asociadas al tema 3: Lógica Combinacional (II): Ruta de Datos

Ya hemos visto las operaciones aritmético-lógicas, los comparadores y la estructura interna de una ALU. En este tema estudiaremos las funciones de ruta de datos en lógica no programable. Estos circuitos son los encargados de guiar, de forma controlada, el tráfico de señales (datos e instrucciones) entre los distintos puntos de un sistema de cálculo. Esencialmente son los multiplexos y demultiplexos que están basados en la apertura y cierre de puertas bajo el control de los términos mínimos de un conjunto de variables de control.

A.3.1. Multiplexos (MUX)

Para ver con claridad el funcionamiento de los Multiplexos es conveniente que las frecuencias de los relojes de las señales de entrada sean muy diferentes entre sí y además sean de mayor frecuencia que las señales de control. Evidentemente, esto no es una necesidad para el buen funcionamiento del circuito sino que es una recomendación pedagógica.

Diseño y simulación de los siguientes circuitos:

A.3.1.1. MUX de 4 a 1 con puertas lógicas (Pag. 312, fig. 6.2).

A.3.1.2. MUX integrado de 4 a 1 (SN74153) .

A.3.1.3. Diseño de la función lógica de 5 variables

$$\bar{x}y + \bar{v}\bar{x}\bar{y}(\bar{u} + u\bar{z}) + \bar{u}\bar{v}x(\bar{y} + y\bar{z}) + uvxyz \text{ usando MUX de 4 a 1 (Pags. 315-318).}$$

A.3.2. Demultiplexos (DEMUX)

Diseño y simulación de los siguientes circuitos:

A.3.2.1. DEMUX de 1 a 4 con puertas lógicas.

A.3.2.2. DEMUX integrado de 4 a 16 (SN74154).

A.3.2.3. Codificador con prioridad

A.3.2.4. Codificador con 3 niveles de prioridad realizado con puertas lógicas (Pag. 327, fig. 6.16).