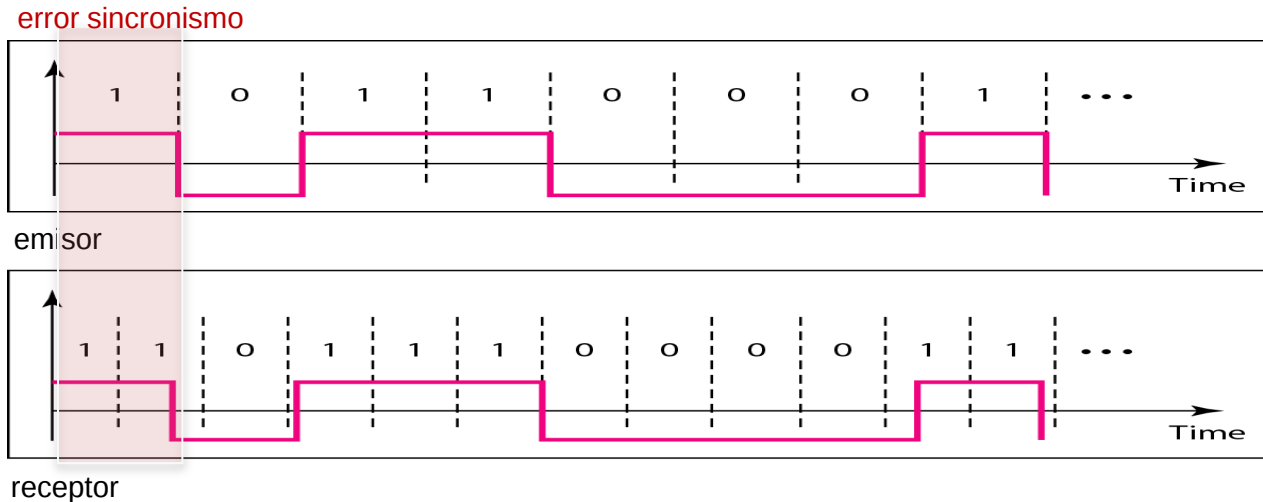


1.5 Técnicas de comunicaciones de datos

- 1.5.1 Sincronización. Transmisión síncrona y asíncrona
- 1.5.2 Control de errores
 - 1.5.2.1 Detección y retransmisión (ARQ)
 - 1.5.2.2 Corrección directa (FEC)

1.5.1 Sincronización



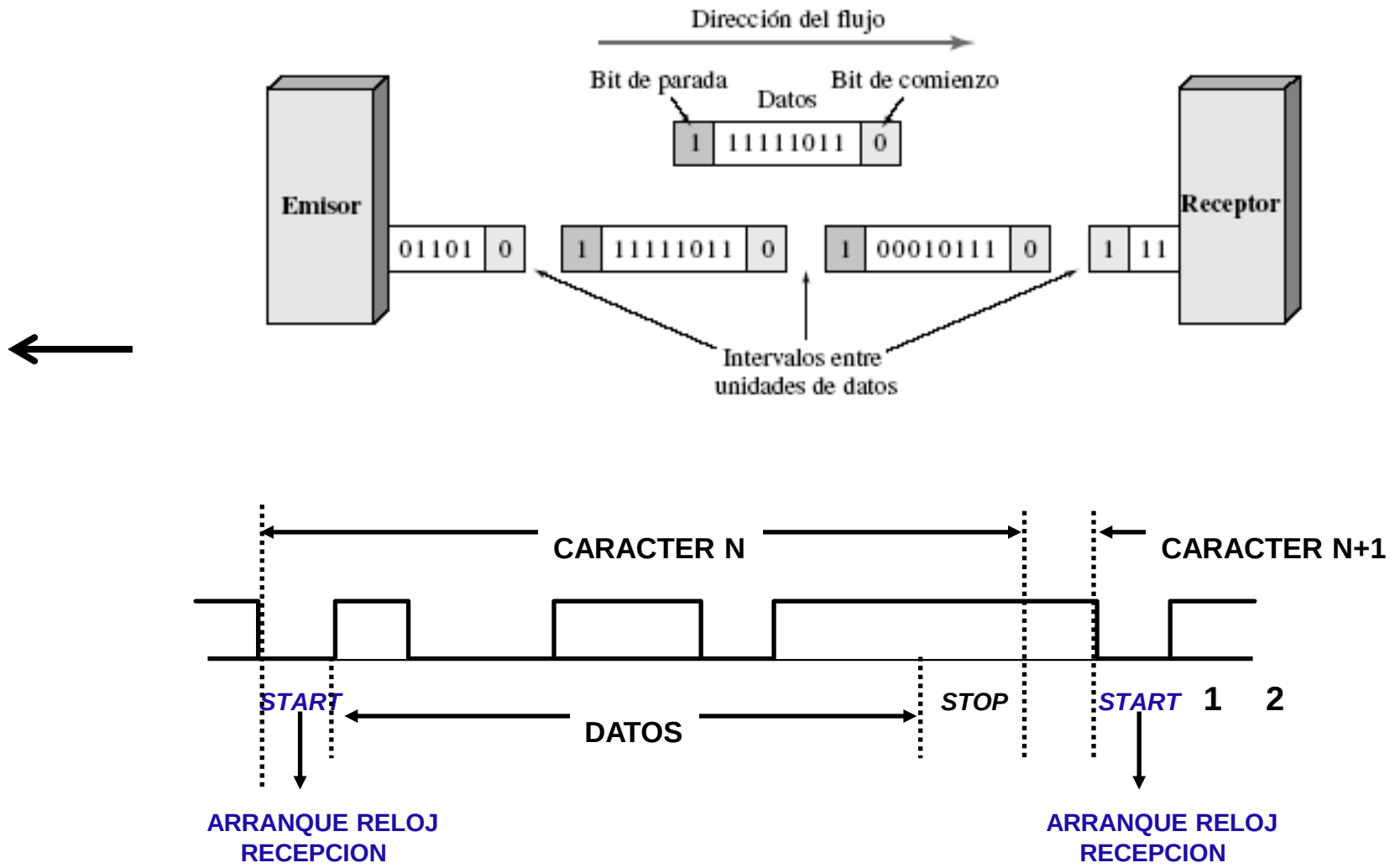
La **sincronización** consiste en permitir que los tiempos de funcionamiento de dos sistemas disjuntos lleven el mismo ritmo, de forma que puedan realizar tareas complementarias de forma coordinada simultánea. En éste proceso de sincronización se pueden distinguir:

Sincronización a nivel de bit: Debe reconocerse el comienzo y el fin de cada bit.

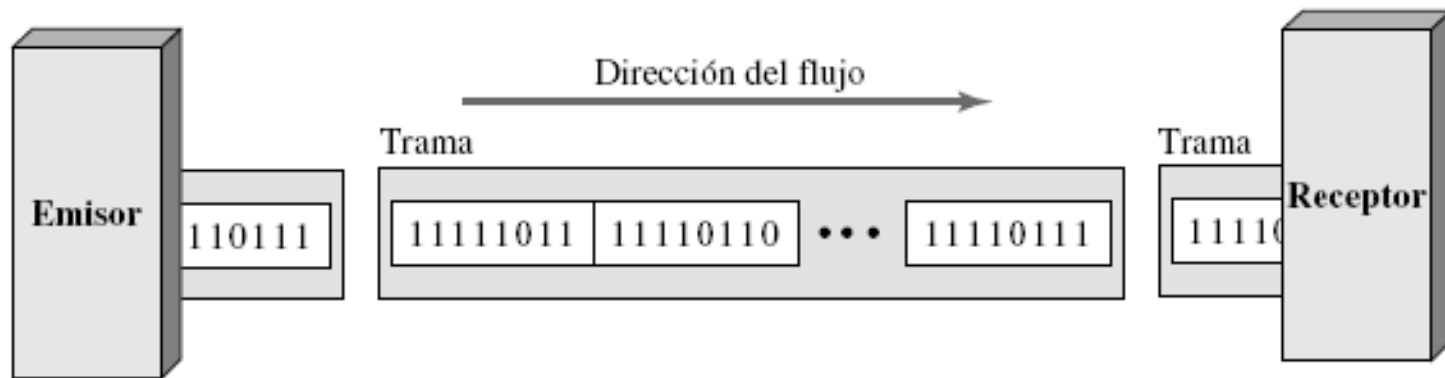
Sincronización a nivel de carácter o palabra: Debe reconocerse el comienzo y el final de cada unidad de información, como puede ser un carácter o una palabra transmitida.

En general, los diferentes tipos de sincronización pueden conseguirse de dos maneras diferentes:

Transmisión Asíncrona

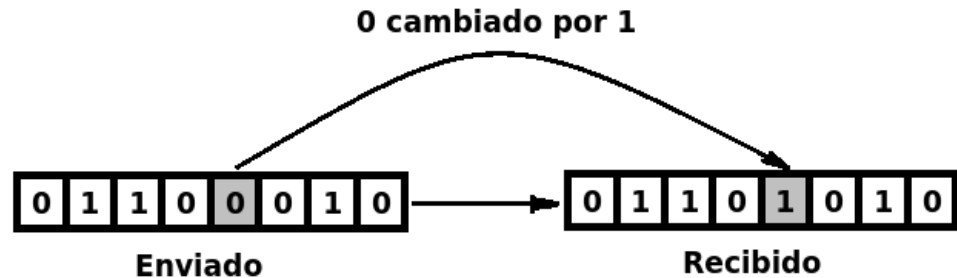


Transmisión Síncrona

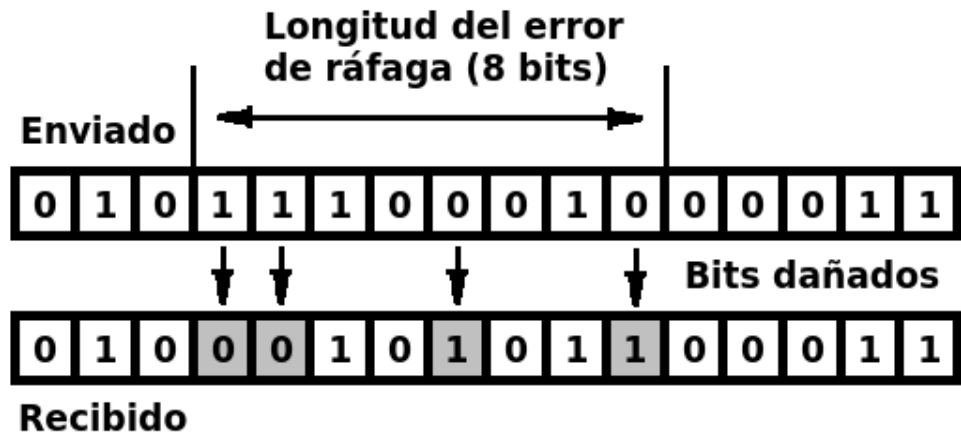


Control de Errores

Errores de bit



Errores de ráfagas



Control de Errores

Métodos

ARQ (*Automatic Repeat Request*)

- Sólo detectan errores de transmisión (bits cambiados)
- Requieren menos información adicional o redundancia
 - » *Códigos de paridad*
 - » *Polinómicos o CRC (Cyclic Redundancy Check)*
- Utilización en los protocolos de comunicaciones (TCP)

FEC (*Forward Error Correction*)

- Detectan y corrigen errores de transmisión (bits cambiados)
- Requieren mucha información adicional o redundancia
- Utilización en redes móviles (GSM, 3G)

Control de Errores

ARQ-Detección de Errores

- La protección de errores consiste en la adición de **redundancia** a los mensajes para detectar errores y la recuperación se realiza mediante retransmisión
- Técnicas de detección de errores:
 - **Comprobación de la paridad**
 - **Comprobación de redundancia cíclica (CRC)**

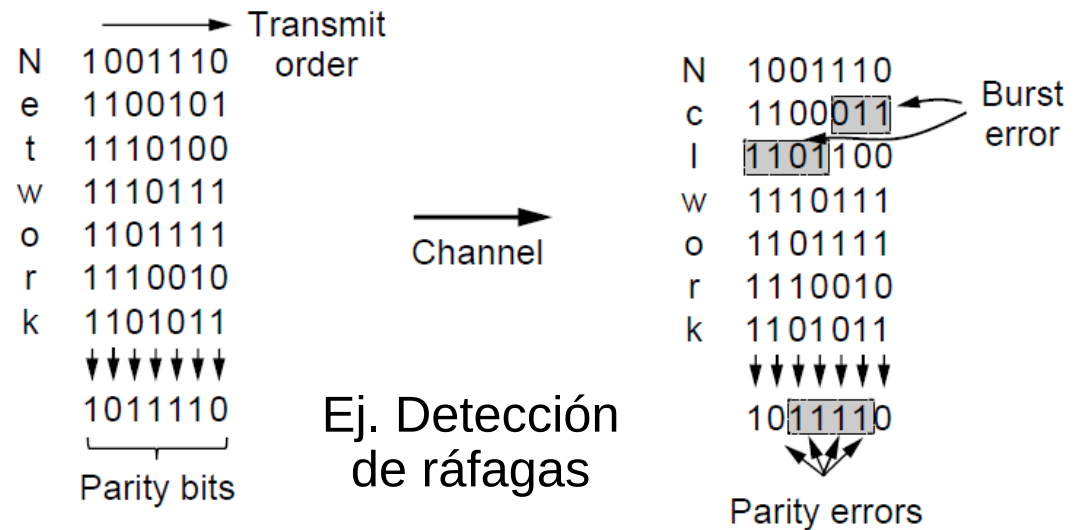
Control de Errores

Comprobación de la Paridad

- Añadir un bit de paridad al final del bloque de datos
 - **Paridad impar:** El valor del bit añadido se determina de modo que el número total de 1's sea impar
 - **Paridad par:** El valor del bit añadido se determina de modo que el número total de 1's sea par

- Errores detectados:

- Número impar de errores



[TANE11]

Control de Errores

CRC

- Dado un mensaje de m bits, el emisor genera una secuencia de r bits (SVT)
- La trama resultante ($m+r$ bits) será divisible por algún número determinado
- El receptor divide la trama por ese número y si no hay resto, se supone que no hay errores
- **Códigos polinómicos:**
 - Representa las rstras de bits como polinomios con coeficientes binarios
 - Las operaciones se realizan en módulo 2 (XOR)

Control de Errores

CRC

- Sea:
 - $M(x)$: mensaje original (m bits)
 - $G(x)$: polinomio generador de grado r ($r+1$ bits)
 - $T(x)$: mensaje a transmitir ($m+r$ bits)

- En emisión:

$$T(x) = M(x) \cdot x^r + R(x) \quad \text{siendo} \quad R(x) = \text{mod} \left(\frac{M(x) \cdot x^r}{G(x)} \right)$$

- En recepción:

$$R'(x) = \text{mod} \left(\frac{T(x)}{G(x)} \right)$$

Si $R'(x) = 0$, no hay errores

Si $R'(x) \neq 0$, hay errores

Control de Errores

CRC

■ Errores detectados:

- Errores de un único bit
- Errores dobles, siempre que $G(x)$ tenga al menos tres 1's
- Número impar de errores, siempre que $G(x)$ tenga el factor $(x+1)$
- Ráfagas de errores de longitud menor que la longitud de $G(x)$
- La mayoría de las ráfagas de longitud mayor

■ Polinomios generadores frecuentes:

- CRC-12: $x^{12} + x^{11} + x^3 + x^2 + x + 1$
- CRC-16: $x^{16} + x^{15} + x^2 + 1$
- CRC-CCITT: $x^{16} + x^{12} + x^5 + 1$
- CRC-32: $x^{32} + x^{26} + x^{23} + x^{22} + x^{16} + x^{12} + x^{11} + x^{10} + x^8 + x^7 + x^5 + x^4 + x^2 + x + 1$

Calcular la probabilidad de detectar una ráfaga de longitud 17 bits

Control de Errores CRC

$$M(X) = X^6 + X^3 + 1$$

$$G(X) = X^3 + X + 1$$

1001001000

1011

001000

1011

001110

1011

01010

1011

00010 = R(X)

1011

1010110

$$M(X) = 1001001$$

$$M(X) * X^3 = 1001001000$$

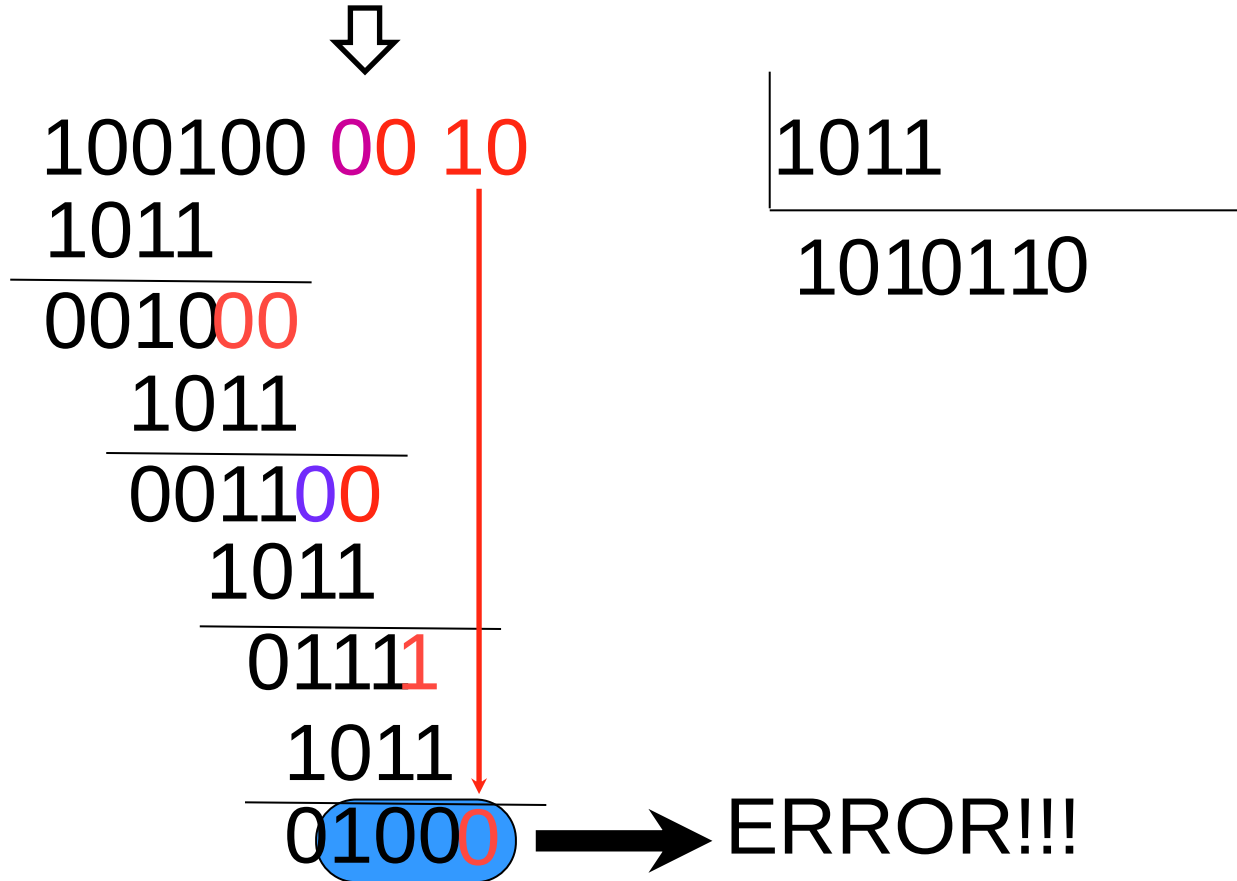
$$T(X) = 1001001010$$

Control de Errores CRC

$$\begin{array}{r}
 1001 \ 00 \ 10 \ 10 \\
 \underline{1011} \\
 001000 \\
 \underline{1011} \\
 001110 \\
 \underline{1011} \\
 01011 \\
 \underline{1011} \\
 00000
 \end{array}
 = R'(X) \longrightarrow \text{CORRECTO!!!}$$

The diagram illustrates the CRC division process. The dividend is 1001 00 10 10, and the divisor is 1011. The remainder is 00000, which is circled in blue and labeled as $R'(X)$. A red vertical line connects the last three bits of the dividend (101) to the first three bits of the remainder (000).

Control de Errores CRC



Control de Errores

FEC-Corrección de Errores

- La protección de errores consiste en la adición de **redundancia** a los mensajes para detectar y corregir errores
- Técnicas de corrección de errores:
 - **Códigos de la paridad**
 - **Códigos de Hamming**

Control de Errores

FEC (*Forward Error Correction*)

- Códigos de paridad

1	1	0	0	1	1	1	1	Row parities
1	0	1	1	1	0	1	1	
0	1	1	1	0	0	1	0	
0	1	0	1	0	0	1	1	
Column parities								
0	1	0	1	0	1	0	1	

a. Design of row and column parities

[Forouzan13]

FEC (Forward Error Correction)

1	1	0	0	1	1	1	1
1	0	1	1	1	0	1	1
0	1	1	1	0	0	1	0
0	1	0	1	0	0	1	1
0	1	0	1	0	1	0	1

b. One error affects two parities

1	1	0	0	1	1	1	1
1	0	1	1	1	0	1	1
0	1	1	1	0	0	1	0
0	1	0	1	0	0	1	1
0	1	0	1	0	1	0	1

c. Two errors affect two parities

1	1	0	0	1	1	1	1
1	0	1	1	1	0	1	1
0	1	1	1	0	0	1	0
0	1	0	1	0	0	1	1
0	1	0	1	0	1	0	1

d. Three errors affect four parities

1	1	0	0	1	1	1	1
1	0	1	1	1	0	1	1
0	1	1	1	0	0	1	0
0	1	0	1	0	0	1	1
0	1	0	1	0	1	0	1

e. Four errors cannot be detected

[Forouzan13]

Control de Errores

FEC (*Forward Error Correction*)

Detectan y corrigen errores de transmisión (bits cambiados)

Requieren mucha información adicional o redundancia

- La **distancia de Hamming** $d(v_1, v_2)$ de dos secuencias binarias v_1 y v_2 de r bits consiste en un valor numérico que indica el número de bits en los que v_1 y v_2 no coinciden
- **Mínima distancia de Hamming**
 - » se pueden detectar hasta t errores, siendo $t = d_{min} - 1$
 - » se pueden corregir hasta t errores, siempre que $d_{min} \geq 2t + 1$

Palabra	Código
000	000111
001	001100
010	010001
011	011010
100	100010
101	101001
110	110100
111	111111

d (mínima) = 3

Detecta hasta dos bits erróneos

Corrige 1