

Detección de conflictos en procesadores segmentados

Dado el siguiente código máquina que se ejecuta en un procesador secuencial:

```
1:          LD CX, 00h; Carga desde memoria [00h] en CX
2:          MOV CL, 3; Copiar el valor 3 en CL
3:          MOV AL, 2; Copiar el valor 2 en AL
4:          MOV AH, 5; Copiar el valor 5 en AH
5:          LD BX, 02h; Carga desde memoria [00h] en CX
6:          DEC BL; Decrementar BL
7:          JZ SALTO; Si cero, salta a "SALTO"
8:          INC AX; Incrementar AX
9:          ADD AX, 7; AX ← AX + 7
10:         SUB AX, BX; AX ← AX - BX
11: SALTO:  SUB CX, 5; CX ← CX - 5
12:         ADD DX, 5; DX ← DX + 5
```

Nota: Un registro AX se divide en parte alta (AH) y parte baja (AL).

Si este código se ejecutara en un procesador segmentado de 200 MHz con un pipeline de 4 etapas:

- Búsqueda: búsqueda de la instrucción.
- Decodificación: decodificar la instrucción.
- Ejecución: búsqueda de operandos y ejecución de la operación incluidas las operaciones aritmético lógicas.
- Almacenar resultados: Almacenar en el destino correspondiente (registro o memoria) los resultados obtenidos. También se prepara la siguiente instrucción.

Revise con atención el código mostrado y enumere los posibles conflictos que influirían en el rendimiento del pipeline, indicando para cada uno:

- a) Tipo de conflicto.
- b) Entre qué instrucciones se produce.

Describa al menos dos formas distintas de resolver cada tipo de conflicto, indicando cuál es la más óptima para cada caso.