

Sistemas Electrónicos Digitales

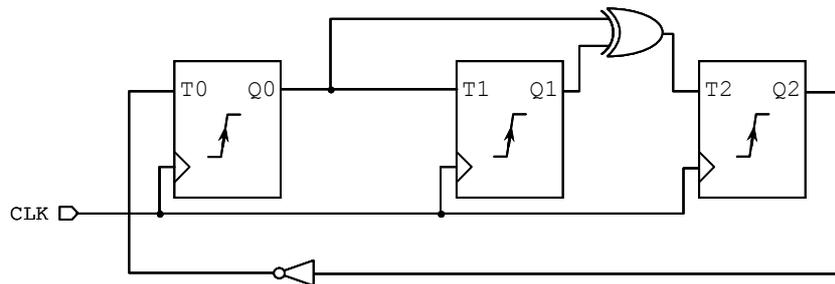
Tema 5. Ejercicios de análisis de circuitos con biestables

Marzo 2015

1. Para el siguiente contador suponiendo que el estado inicial es **000** ($Q_0=Q_1=Q_2=0$) Dibujar el cronograma durante los ciclos de reloj que sean necesarios para mostrar la secuencia completa. En el cronograma se deben incluir al menos las señales CLK, Q0, Q1 y Q2.

Indicar la secuencia de salida.

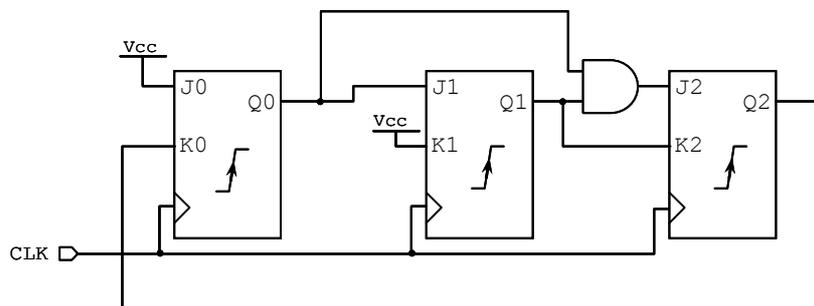
Nota: es muy importante indicar los pasos que indiquen cómo se ha obtenido la secuencia. Aunque la secuencia sea la correcta, no se contabilizarán los ejercicios que sólo dibujen las formas de onda sin explicar nada.



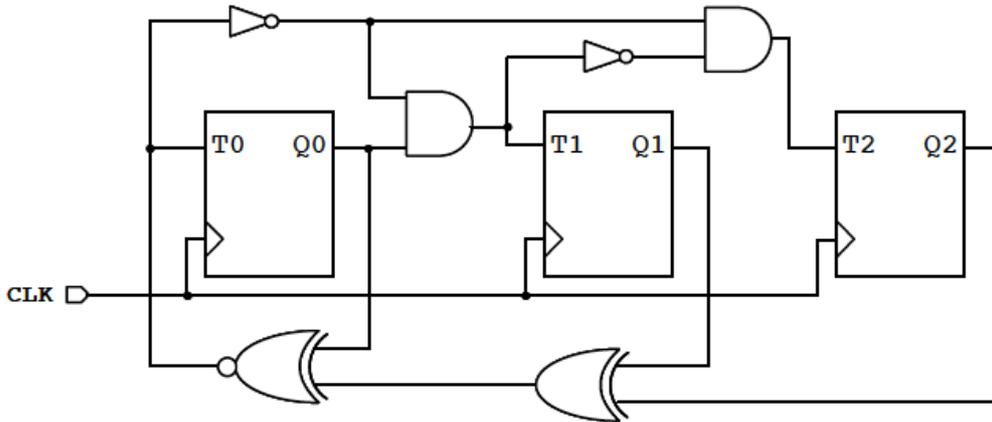
2. Para el siguiente contador suponiendo que el estado inicial es **000** ($Q_0=Q_1=Q_2=0$) Dibujar el cronograma durante los ciclos de reloj que sean necesarios para mostrar la secuencia completa. En el cronograma se deben incluir al menos las señales CLK, Q0, Q1 y Q2.

Indicar la secuencia de salida.

Nota: es muy importante indicar los pasos que indiquen cómo se ha obtenido la secuencia. Aunque la secuencia sea la correcta, no se contabilizarán los ejercicios que sólo dibujen las formas de onda sin explicar nada.



3. Indicar la secuencia del siguiente contador suponiendo que el estado inicial es:
 $Q_0 = Q_1 = Q_2 = 0$.
 Dibujar las formas de ondas para 9 ciclos de reloj
 ¿Con qué secuencia se corresponde?



4. Para el siguiente contador suponiendo que el estado inicial es **0000** ($Q_0 = Q_1 = Q_2 = Q_3 = 0$)
 Dibujar el cronograma durante los ciclos de reloj que sean necesarios para mostrar la secuencia completa. En el cronograma se deben incluir al menos las señales CLK, Q_0 , Q_1 , Q_2 y Q_3 .
 Indicar la secuencia de salida.

