

FUNDAMENTOS DE ELECTRÓNICA

Examen Primera Convocatoria. Parte 1 (2017-2018)

Apellidos, Nombre:

Compañía:

Sección AGM:

Grupo CUD:

Este examen consta de 8 ejercicios y un test de 20 cuestiones. **Los enunciados de los ejercicios y el test se le entregan por separado.** En estas hojas debe desarrollar las soluciones de los ejercicios 1, 2, 3 y 4. Lea atentamente las siguientes normas:

- Rellene sus datos personales
- **Estas hojas NO pueden ser desgrapadas**
- Compruebe que entrega todas las cuestiones y ejercicios resueltos
- **El examen deberá ser escrito a bolígrafo**
- **No usar bolígrafo rojo ni Tipp-Ex**
- Se puede utilizar calculadora pero debe ser NO programable
- Si necesita folios adicionales, pídselos al profesorado

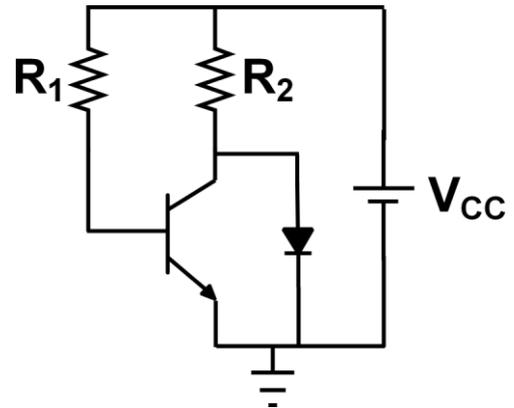
Ejercicio 1	Ejercicio 2	Ejercicio 3	Ejercicio 4	Nota Parte 1
/ 1	/ 1	/0.7	/ 0.3	/3

Nota Parte 1	Nota Parte 2	Nota Test	Nota
/3	/5	/2	/10

EJERCICIO 1 (1 punto)

Sea el siguiente circuito basado en un transistor NPN y un diodo LED.

$V_{CC} = 12\text{ V}$, $R_1 = 120\text{ k}\Omega$, $R_2 = 500\ \Omega$
 NPN: $V_{BE} = 0.6\text{ V}$ si la unión BE está en directa, $\beta = 60$
 Diodo LED: $V_\gamma = 2.5\text{ V}$, intensidad óptima 10 mA ,
 intensidad máxima 25 mA

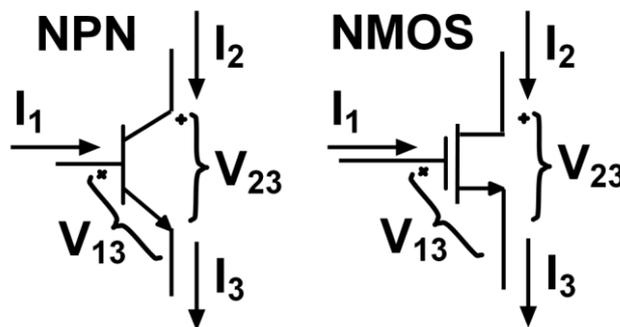


- a) Calcular el punto de polarización.
- b) Calcular el valor de R_1 que conlleva que el transistor esté en el límite entre activa y saturación.

EJERCICIO 2 (1 punto)

Durante una práctica, un alumno recibe un transistor NPN y otro NMOS, ambos indistinguibles a simple vista. Antes de identificarlos, realiza 5 medidas (A, B, C, D y E). Los parámetros β y W/L no varían durante las medidas, puesto que el alumno dispone de un único transistor NPN y de un único transistor NMOS. Se pierde gran parte del trabajo realizado en el laboratorio, quedando únicamente la siguiente información:

	I_1	I_2	I_3	V_{13}	V_{23}	Transistor	Región
A	$40\ \mu\text{A}$		6.16 mA		4.2 V		
B		5.76 mA		5.8 V	7.5 V		
C		11.6 mA	12 mA				
D		8.4 mA		0.7 V	2.8 V		
E	0		2.6 mA		2.2 V		



NPN: $V_{BE} = 0.7\text{ V}$ si la unión BE está en directa; NMOS: $V_{TH} = 1\text{ V}$, $K = 20\ \mu\text{A}/\text{V}^2$

- a) Deducir para cada fila de la tabla, si se trata del transistor NPN o NMOS.
- b) Calcular los parámetros β y W/L . Completar los datos de la tabla e indicar la región de operación del transistor para cada fila.

EJERCICIO 3 (0.7 puntos)

Sea la siguiente función lógica de 4 variables:

$$f(a, b, c, d) = \sum m(0,1,3,5,7,8,9,12,14)$$

Simplifique la función f como suma de productos y como producto de sumas mediante mapa de Karnaugh.

EJERCICIO 4 (0.3 puntos)

Sea la siguiente función lógica de 4 variables:

$$g(a, b, c, d) = a\bar{b}c + \bar{a}d + \overline{b + \bar{c} + d}$$

Implemente la función g con puertas lógicas respetando las siguientes restricciones:

- No utilice puertas NOT
- Utilice exclusivamente puertas de dos entradas

FORMULARIO

$$n_i = \sqrt{N_c N_v} e^{\frac{-E_g}{2kT}} \quad n_o = n_i e^{\frac{E_f - E_i}{kT}} \quad \sigma = q\mu_n n + q\mu_p p$$

$$g_m = \frac{I_{CQ}}{V_T} \quad V_T = 25.8mV \quad r_\pi = \frac{\beta_F}{g_m} \quad r_o = \frac{V_A}{I_{CQ}}$$

$$I_{DS} = \frac{K W}{2 L} (V_{GS} - V_{TH})^2 \quad I_{DS} = \frac{K W}{2 L} [2(V_{GS} - V_{TH})V_{DS} - V_{DS}^2]$$

$$g_m = \sqrt{2K \frac{W}{L} I_{DQ}} \quad g_{mb} = \chi g_m \quad r_o = \frac{V_A}{I_{DQ}}$$

$$A_V = \frac{R_{IN}}{R_{IN} + R_S} A_{V,MAX} \frac{R_L}{R_L + R_{OUT}}$$

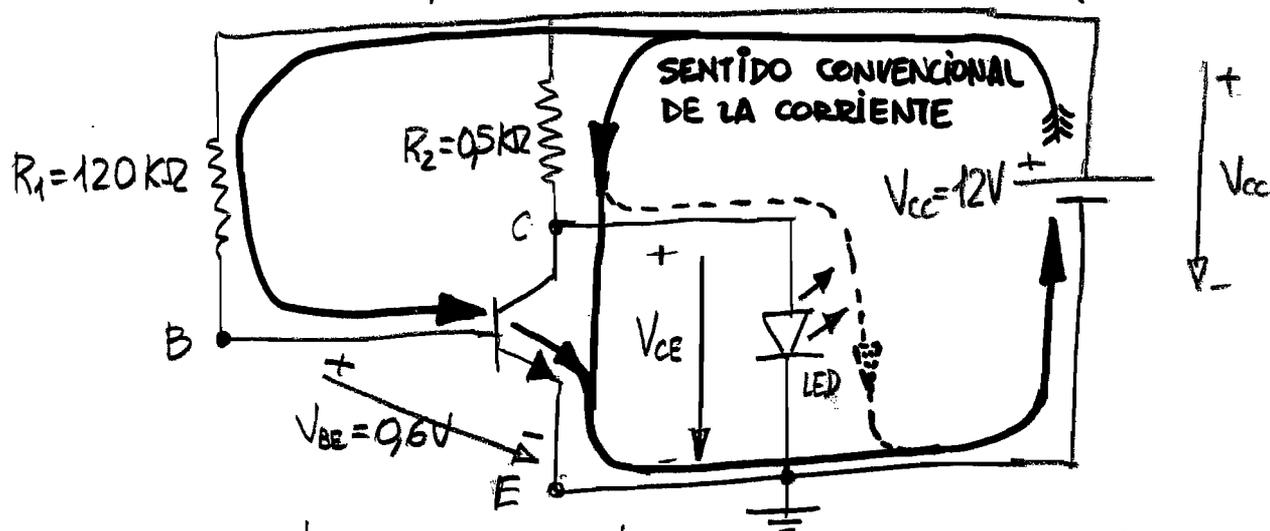
CLK	J	K	Q	\bar{Q}
0	-	-	Q	\bar{Q}
1	-	-	Q	\bar{Q}
↓	-	-	Q	\bar{Q}
↑	0	0	Q	\bar{Q}
↑	1	0	1	0
↑	0	1	0	1
↑	1	1	\bar{Q}	Q

Ejercicio 1

Ej. 1-1

Antes de empezar con la resolución del ejercicio, el estudiante debería invertir un par de minutos analizando cualitativamente el circuito. Aunque este análisis no se escribe durante el examen porque el tiempo es oro, lo añado aquí a modo de prólogo para que la resolución resulte más didáctica.

Para hacer suposiciones certeras sobre la zona de funcionamiento del transistor y del diodo led, se recomienda utilizar la técnica de imaginar cargas \oplus que salen del terminal + de la (única) fuente de alimentación del circuito y que regresan por todos los caminos posibles al terminal - de la fuente.



- * La unión BE estará en directa porque $0,6V \ll 12V$ (la diferencia entre estas tensiones caerá en R_1).
- * La tensión V_{CE} está limitada por la saturación del transistor ($V_{CE, \min} = V_{CE, \text{sat}} \approx 0,2V$) y por el encendido del led ($V_{CE, \max} = V_{\gamma} = 2,5V$). Por tanto el transistor puede estar en zona activa directa o en saturación.
- * El diodo LED estará apagado (OFF) cuando $V_{CE, \min} = V_{CE, \text{sat}} = 0,2V \leq V_{CE} < 2,5V = V_{\gamma} = V_{CE, \max}$

* El diodo LED estará encendido (ON) cuando $V_{CE} = 2,5V$

El enunciado indica que en el apartado **b)** el transistor estará en el límite entre zona activa directa y saturación, por lo que el diodo estará OFF. En el apartado **b)** también se tienen que cumplir las condiciones de saturación ($V_{CE} = 0,2V$) y activa ($I_C = \beta I_B$), ambas con la unión BE en directa ($V_{BE} = 0,6V$).

En el apartado **a)** se puede sospechar que el transistor no estará en saturación porque $R_1 \gg R_2 \Rightarrow I_B \downarrow$ y porque la ganancia del transistor es moderada ($\beta = 60 < \frac{R_1}{R_2}$).

Por tanto, voy a "apostar" (suponer) en el apartado **a)** a que el transistor está en zona activa directa y el led está ON. Con esta suposición podré calcular el punto de polarización y finalmente comprobaré si los resultados obtenidos ratifican mi suposición inicial. Si algún resultado los contradijera, habría que probar a resolver el circuito con el led OFF (con el transistor en activa o en saturación) y repetir las comprobaciones hasta encontrar una solución válida.

Por cierto, el circuito es suficientemente simple para admitir cualquier método de resolución (nudos, mallas, aplicación directa de las leyes de Kirchoff, ...). La elección es "a discreción".

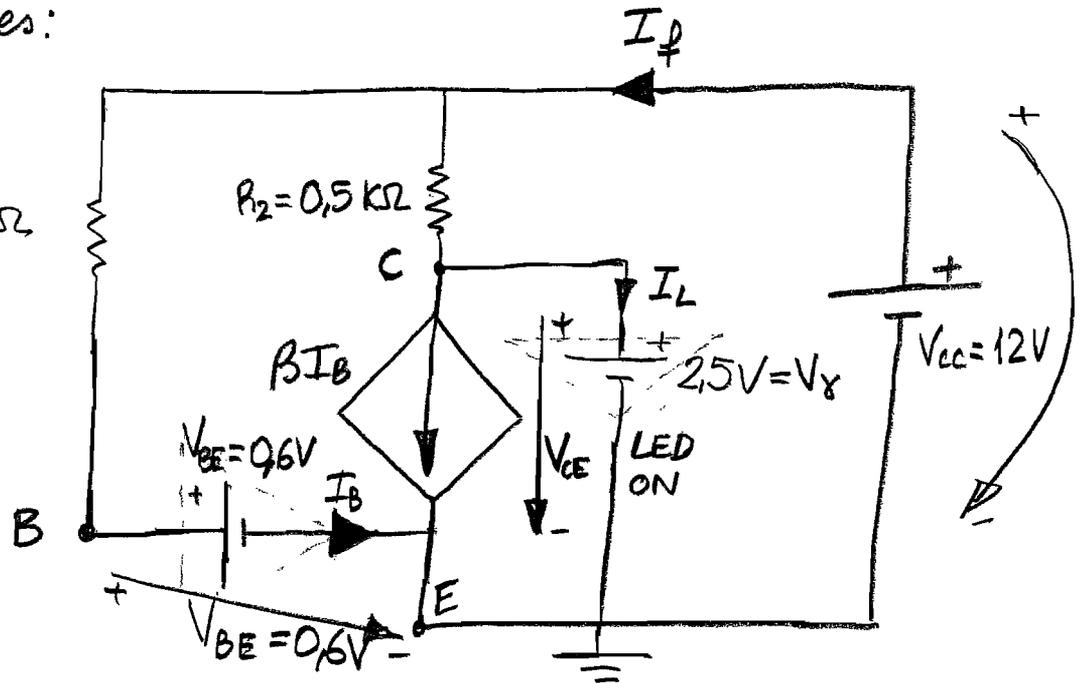
Una vez terminada la introducción, comienzo a responder lo que realmente pregunta el examen.

Resolución del ejercicio 1 del examen

a) Calcular el punto de polarización del circuito.

Supongo que el transistor está en zona activa directa y el diodo ON para resolver el circuito. Una vez resuelto, comprobaré la suposición y si no se cumpliera, probaría con otros estados de las componentes.

El modelo en gran señal, expresado con las unidades mA, kΩ y V es:



El circuito se puede resolver por nudos respecto a \perp , donde V_{cc} , V_{CE} y V_{BE} son las tensiones de los tres nudos respecto de la referencia \perp . I_f , I_B y I_L son las corrientes por las fuentes de tensión.

(Nudo +12V)	$\left[\begin{array}{ccc c} \frac{1}{R_1} + \frac{1}{R_2} & -\frac{1}{R_2} & -\frac{1}{R_1} & V_{cc} \\ -\frac{1}{R_2} & \frac{1}{R_2} & 0 & V_{CE} \\ -\frac{1}{R_1} & 0 & \frac{1}{R_1} & V_{BE} \end{array} \right]$	$=$	$\left[\begin{array}{c} + I_f \\ -I_L - \beta I_B \\ -I_B \end{array} \right]$
(Nudo C)			
(Nudo B)			

Ecuaciones adicionales debidas a las fuentes de tensión

$$V_{BE} = 0,6 \text{ V} \quad V_{CE} = 2,5 \text{ V} \quad V_{CC} = 12 \text{ V}$$

Sustituyendo los valores numéricos obtenemos el siguiente sistema de ecuaciones:

$$\textcircled{1} \left(\frac{1}{120} + \frac{1}{0,5} \right) 12 - \frac{2,5}{0,5} - \frac{0,6}{120} = I_f \Rightarrow I_f = 19,095 \text{ mA}$$

$$\textcircled{2} - \frac{12}{0,5} + \frac{2,5}{0,5} = -I_L - 60I_B \Rightarrow 19 = I_L + 60I_B$$

$$\textcircled{3} - \frac{12}{120} + \frac{0,6}{120} = -I_B \Rightarrow I_B = 0,095 \text{ mA}$$

$$\textcircled{2} + \textcircled{3} \Rightarrow I_L = 13,3 \text{ mA} \quad I_C = \beta I_B = 5,7 \text{ mA}$$

Polarización:

$$\begin{array}{l} V_{BE} = 0,6 \text{ V} \quad V_{CE} = 2,5 \text{ V} \\ I_B = 0,095 \text{ mA} \quad I_C = 5,7 \text{ mA} \\ I_L = 13,3 \text{ mA} \end{array}$$

Comprobación de la suposición realizada:

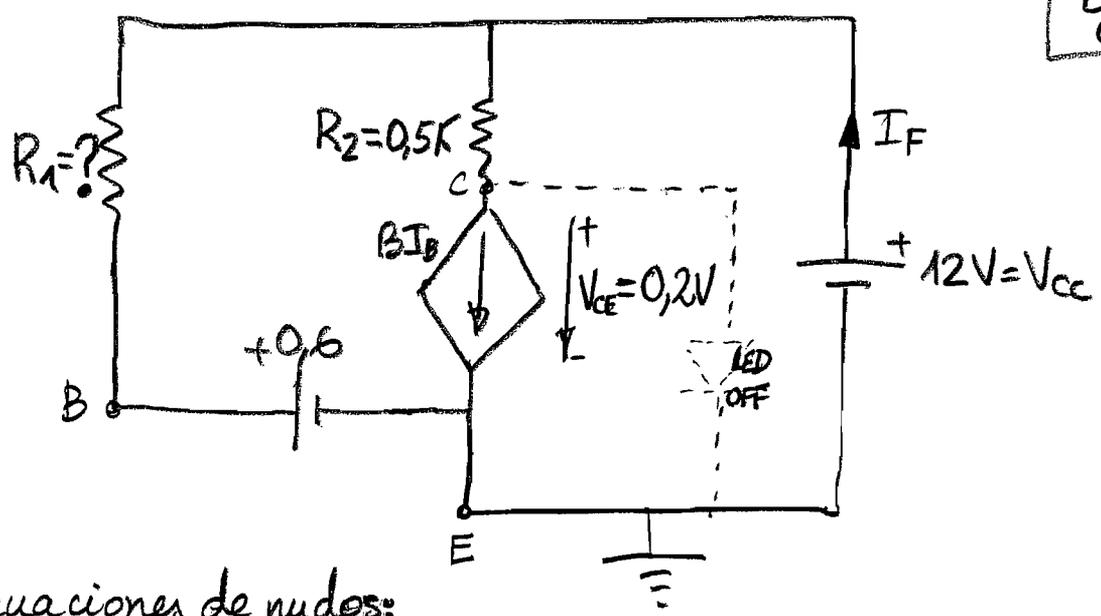
$$I_B > 0 \quad \checkmark \quad V_{CE} > 0,2 \text{ V} \quad \checkmark \quad 0 < I_L < I_{L \text{ max}} \quad \checkmark$$

SUPOSICIÓN OK \checkmark

b) Para saturar el transistor, hay que aumentar I_B hasta que $V_{CE} = 0,2 \text{ V} < 2,5 \text{ V} \Rightarrow$ el diodo LED se apagará (OFF, $I_L = 0$).

El nuevo circuito de polarización será el siguiente:

Ej. 1-5



Ecuaciones de nudos:

$$\begin{array}{l}
 \text{(Nudo +12V)} \\
 \text{(Nudo C)} \\
 \text{(Nudo B)}
 \end{array}
 \begin{bmatrix}
 \frac{1}{R_1} + \frac{1}{0,5} & -\frac{1}{0,5} & -\frac{1}{R_1} \\
 -\frac{1}{0,5} & \frac{1}{0,5} & 0 \\
 -\frac{1}{R_1} & 0 & \frac{1}{R_1}
 \end{bmatrix}
 \begin{bmatrix}
 V_{cc} \\
 V_{ce} \\
 V_{be}
 \end{bmatrix}
 =
 \begin{bmatrix}
 +I_f \\
 -\beta I_B \\
 -I_B
 \end{bmatrix}$$

Ecuaciones adicionales debidas a las fuentes de tensión:

$$V_{BE} = 0,6V \quad V_{CE} = 0,2V \text{ (trans. sat.)} \quad V_{cc} = 12V$$

$$\text{Nudo C} \Rightarrow -\frac{11,8}{0,5} = -60 I_B \Rightarrow I_B = 0,393 \text{ mA}$$

$$\text{Nudo B} \Rightarrow -\frac{11,4}{R_1} = -0,393 \hat{=} \Rightarrow \boxed{R_1 = 28,98 \text{ k}\Omega \approx 29 \text{ k}\Omega}$$

En este apartado no hace falta comprobar el estado de los componentes porque el propio enunciado del apartado lo indica.

Ejercicio 2

Ej. 2-1

El estudiante puede utilizar las siguientes estrategias para rellenar la tabla:

- * $I_1 + I_2 = I_3$ (Ley de Kirchhoff para las corrientes).
- * En un transistor MOS $I_1 \approx 0$ (aproximación vista en clase).
- * En un transistor ^{BJT} $V_{BE} = V_{13} = 0,7V$ si está en zona activa directa o en saturación. Es decir, en un transistor BJT $V_{13} = 0,7V$ si $I_1 > 0$ o $I_2 > 0$ o $I_3 > 0$.
- * Para que un transistor BJT esté en corte ($I_1 = I_2 = I_3 = 0$), ninguna unión debe estar en directa $\Rightarrow -0,2V \leq V_{12} < 0,7V$
- * En la región activa inversa de un transistor BJT es como si se intercambiase el colector y el emisor ($I_2 < 0$, $I_1 < 0$, $V_{23} < -0,2V$, $V_{12} = V_{13} - V_{23} = 0,7V$). Dado que no hay valores negativos en la tabla, la región activa inversa queda descartada.
- * Para que el transistor MOS no esté en corte es necesario que $V_{GS} > V_{TH}$. Es decir, si $I_2 > 0$ o $I_3 > 0$ en un trans. MOS $\Rightarrow V_{13} > 1V$
- * En un transistor MOS, si $V_{13} < 1V \Rightarrow I_1 = I_2 = 0$.
- * En un transistor BJT $V_{13} \leq 0,7V$.
- * En un transistor BJT en zona activa directa, $V_{13} = 0,7V$, $V_{23} > 0,2V$; $I_2 / I_1 = \beta$; $I_3 / I_1 = \beta + 1$; $I_1 > 0$; $I_2 > 0$; $I_3 > 0$
- * Cuando el BJT está saturado, cambia que $V_{23} \approx 0,2V$, $\frac{I_2}{I_1} < \beta$ y $\frac{I_3}{I_1} < \beta + 1$.

Solución Ejercicio 2:

	I_1	I_2	I_3	V_{13}	V_{23}	Transistor	Región
A	40 μ A	6,16 - 0,040 = 6,12 mA	6.16 mA	BJT DIRECTA → 0,7V	4.2 V	BJT NPN	ACTIVA DIRECTA
B	NMOS → 0	5.76 mA	NMOS → $I_3 = I_2$ 5,76 mA	5.8 V > 0,7 → NMOS	7.5 V	NMOS	$0 < V_{13} - 1 < V_{23}$ SATURACIÓN
C	$I_2 \neq I_3$ → BJT $I_3 - I_2 = 0,4$ mA	11.6 mA	12 mA	BJT → 0,7V	SATURACIÓN → ≈ 0,2V	BJT NPN	$I_2/I_1 > \beta$ → SATURACIÓN
D	$\frac{I_2}{\beta} = 55 \mu$ A	8.4 mA	8,455 mA	0.7 V	2.8 V	BJT NPN	ACTIVA DIRECTA
E	0	NMOS → $I_2 = I_3$ 2,6 mA	2.6 mA	4,46 V	2.2 V	NMOS	TRIODO

Caso A $I_1 \neq 0 \Rightarrow$ BJT NPN $\Rightarrow V_{13} = V_{BE} = 0,7$ V. Kirchoff: $I_2 = I_3 - I_1 = 6,12$ mA
 $V_{23} = V_{CE} = 4,2$ V (dato) $> 0,2$ V \Rightarrow Región activa $\Rightarrow \beta = \frac{I_c}{I_B} = \frac{6,12 \text{ mA}}{0,040 \text{ mA}} = 153$

Caso B $V_{13} > 0,7$ V \Rightarrow NMOS $\Rightarrow I_1 = 0$. Kirchoff: $I_3 = I_2 = I_{DS} = 5,76$ mA.
 $0 < 5,8 \text{ V} - 1 \text{ V} < 7,5$ V? \Rightarrow SATURACIÓN $\Rightarrow 5,76 \text{ mA} = \frac{0,02 \frac{\text{mA}}{\text{V}^2}}{2} \frac{W}{L} (5,8 - 1)^2$
 $\rightarrow \frac{W}{L} = \frac{5,76 \text{ mA}}{0,01 \frac{\text{mA}}{\text{V}^2} (5,8 \text{ V} - 1 \text{ V})^2} = 25$

Caso C Kirchoff: $I_1 = I_3 - I_2 = 0,4$ mA. $I_1 \neq 0 \Rightarrow$ BJT NPN ¿Sat/Activa?
 $\frac{I_2}{I_1} = \frac{11,6 \text{ mA}}{0,4 \text{ mA}} = 29 < \beta = 153 \Rightarrow$ SATURACIÓN $\Rightarrow V_{13} = 0,7$ V y $V_{23} \approx 0,2$ V

Caso D $I_2 \neq 0$ con $V_{13} = 0,7$ V $< V_{TH} = 1$ V \Rightarrow BJT NPN
 $V_{23} = 2,8$ V $> V_{CE \text{ sat}} \approx 0,2$ V e $I_2 > 0 \Rightarrow$ zona ACTIVA DIRECTA $\Rightarrow I_B = \frac{I_c}{\beta}$
 $I_1 = \frac{8,4 \text{ mA}}{153} = 55 \mu$ A $\Rightarrow I_3 = I_2 + I_1 = 8,455$ mA

Caso E $I_1 = 0$ e $I_3 \neq 0 \Rightarrow$ NMOS ¿Saturación o triodo?
 Supongo saturación $\Rightarrow 2,6 \text{ mA} = I_{DS} = 0,25 (V_{GS} - 1)^2 \Rightarrow V_{GS} = V_{13} = 4,22$ V
 Comprobación saturación: $0 < 4,22 - 1 \times 2,2 = V_{23}$ **FALSO** \Rightarrow No está en SATURACIÓN

Supongo triodo $\Rightarrow 2,6 \text{ mA} = I_{DS} = 0,25 [2(V_{13} - 1) \cdot 2,2 - 2,2^2] \Rightarrow$
 $V_{GS} = V_{13} = 4,46$ V. Comprobación TRIODO: $0 < 2,2 \text{ V} < 4,46 \text{ V} - 1 \text{ V}$
 \Rightarrow Comprobación OK, NMOS en zona TRIODO

Ejercicio 3

Ej. 3-1

La simplificación de una función lógica como suma de productos y como producto de sumas mediante el mapa de Karnaugh se puede consultar en el tema 4, secciones 9 y 10 del libro "Fundamentos de Sistemas Digitales" de Thomas L. Floyd. La referencia completa está en la bibliografía de esta asignatura. En Moodle, dentro del tema 6, hay unos vídeos enlazados con ejercicios parecidos a éste.

El primer paso del ejercicio es transcribir la función lógica de 4 variables $f(a, b, c, d) = \sum m(0, 1, 3, 5, 7, 9, 12, 14)$ en el mapa de Karnaugh, poniendo atención en la peculiar ordenación de los términos en estas tablas.

ab \ cd		\bar{c}		c	
		00	01	11	10
\bar{a}	00	1 ₀	1 ₁	1 ₃	2
	01	4	1 ₅	1 ₇	6
a	11	1 ₁₂	13	15	1 ₁₄
	10	1 ₈	1 ₉	11	10

\bar{b} (rows 00, 01)
 b (rows 11, 10)
 \bar{d} (columns 00, 01)
 d (columns 11, 10)
 \bar{c} (columns 00, 01)
 c (columns 11, 10)

Las celdas que no contienen 1 son aquellas para las que la expresión es igual a \emptyset .

La expresión suma de productos mínima se obtiene agrupando los 1's y determinando la expresión suma de productos mínima a partir del mapa.

En la AGRUPACIÓN DE UNOS se debe maximizar el tamaño de los grupos y minimizar el número de estos grupos. Las reglas son:

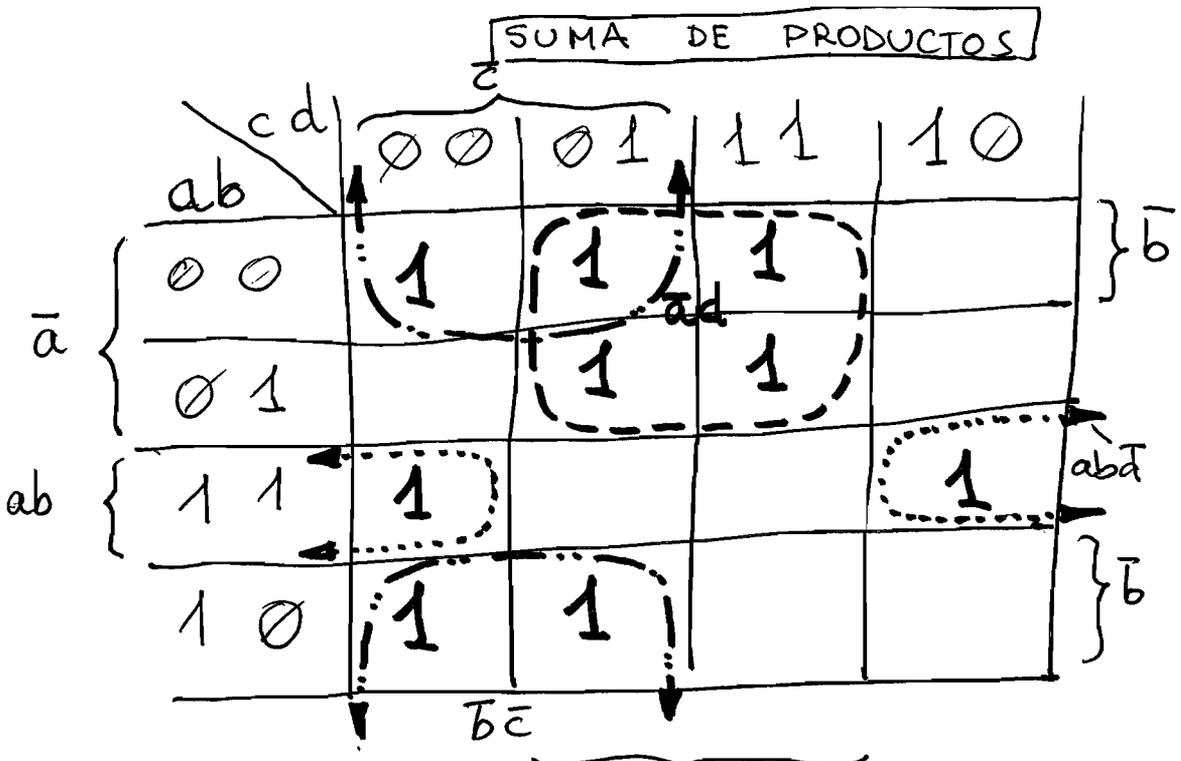
- * Un grupo tiene que contener 1, 2, 4, 8 o 16 celdas con unos en su interior
- * La forma de los agrupamientos es rectangular o cuadrada, teniendo en cuenta que "los extremos se tocan". (adyacencia cíclica).
- * Incluir siempre en cada grupo el mayor número posible de unos.
- * Cada **1** del mapa tiene que estar incluido al menos en un grupo. Los **1's** que ya pertenezcan a un grupo pueden estar incluidos en otro, siempre que los grupos que se solapen contengan **1's** no comunes. (se permite solape parcial pero no total).

Cada grupo de celdas que contiene **1's** da lugar a un término producto compuesto por todas las variables que aparecen en el grupo en sólo una forma (se eliminan las ^{variables} que aparecen complementadas y sin complementar dentro del mismo grupo).

Para un mapa de 4 variables, la relación entre nº de celdas y variables es:

Nº celdas en grupo	Nº variables en el término
1 celda	4 variables
2 celdas	3 variables
4 celdas	2 variables
8 celdas	1 variable

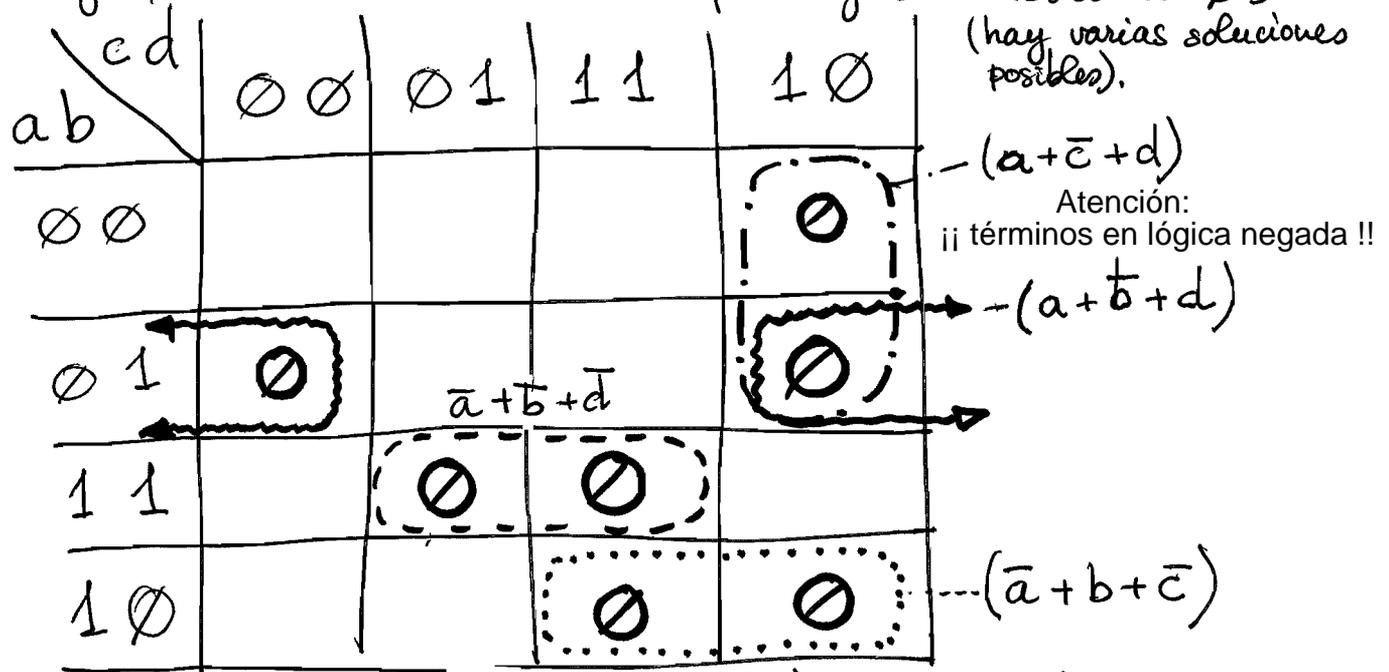
Cuando se han obtenido todos los términos producto mínimos a partir del mapa de Karnaugh, se suman para obtener la expresión suma de productos mínima.



$$f = \bar{a}d + \bar{b}c + ab\bar{d}$$

PRODUCTO DE SUMAS

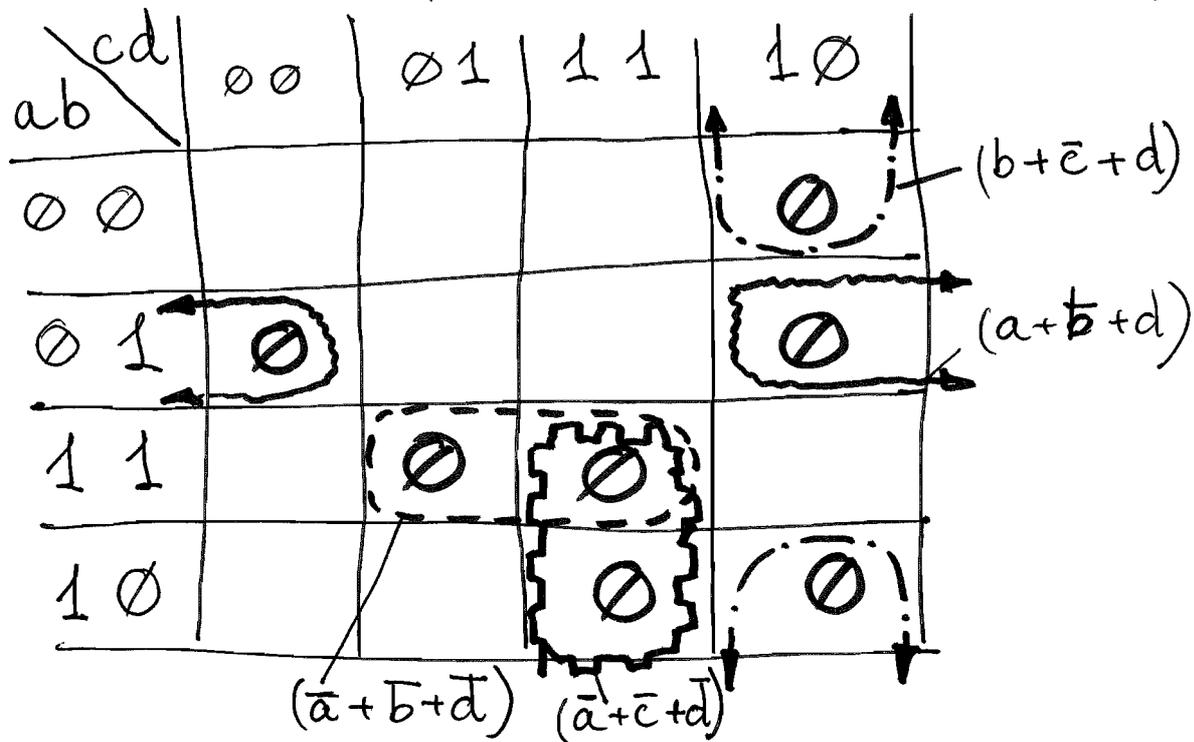
Para un producto de sumas, todas las celdas que no contienen 0's contienen 1's. (no cambia la función f, pero ahora nos fijamos en los 0's)
 El método para producto de sumas es muy similar al anterior, excepto en que los 0's representan los términos de suma estándar que se han de agrupar. En esta parte hay varias agrupaciones de 4 grupos de 2 celdas con 0's que engloban todos los 0's



(hay varias soluciones posibles).
 Atención:
 !! términos en lógica negada !!

$$f = (a + \bar{b} + \bar{d})(\bar{a} + b + d)(\bar{a} + \bar{b} + d)(a + \bar{c} + d)$$

Otra alternativa (aunque no la única) es:



$$f = (a + b + d) (\bar{a} + \bar{c} + d) (\bar{a} + b + d) (b + \bar{c} + d)$$

Para identificar cada término del producto hay que utilizar la lógica inversa respecto a los minitérminos o a la suma de productos.

a b c d	Minitérminos Σ	Maxitérminos Π
0 0 0 0	$\bar{a} \bar{b} \bar{c} \bar{d}$	$(a + b + c + d)$
0 0 0 1	$\bar{a} \bar{b} \bar{c} d$	$(a + b + c + \bar{d})$
0 0 1 0	$\bar{a} \bar{b} c \bar{d}$	$(a + b + \bar{c} + d)$

CRITERIO PARA LA SUMA DE PRODUCTOS

CRITERIO PARA EL PRODUCTO DE SUMAS

Esta lógica inversa es patente si aplicamos las leyes de Morgan para transformar la expresión anterior:

$$f = \overline{\overline{(a + b + d) + (\bar{a} + \bar{c} + d) + (\bar{a} + b + d) + (b + \bar{c} + d)}} = \bar{a} \bar{b} \bar{d} + a c d + a b d + \bar{b} c \bar{d}$$

TERMINOS COMPLEMENTARIOS

SUMA DE PRODUCTOS \Rightarrow AGRUPAR 1'S, LÓGICA CONVENCIONAL EN TÉRMINOS PRODUCTO DE SUMAS \Rightarrow AGRUPAR 0'S, LÓGICA NEGADA, INVERSA O COMPLEMENTARIA DE LA SUMA DE PRODUCTOS.

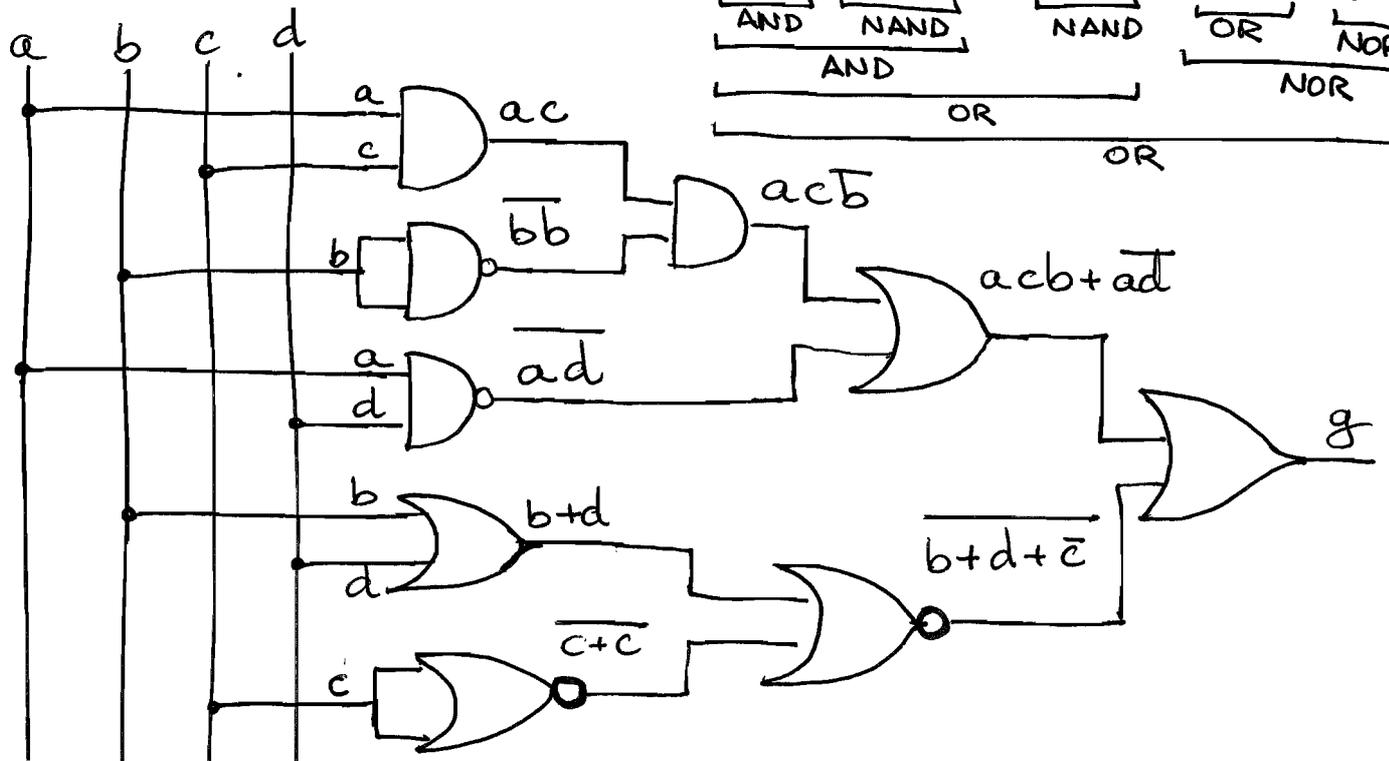
Ejercicio 4

Este ejercicio deja mucha libertad a la hora de implementar la función. La negación de una variable se puede lograr utilizando funciones NAND, NOR, XOR o XNOR:

$$\bar{b} = \overline{b \cdot b} = \overline{1 \cdot b} = \overline{0 + b} = \overline{b + b} = 1 \oplus b = \overline{0 \oplus b}$$

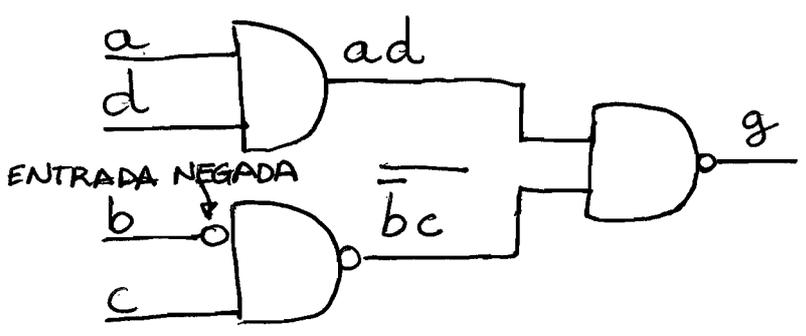
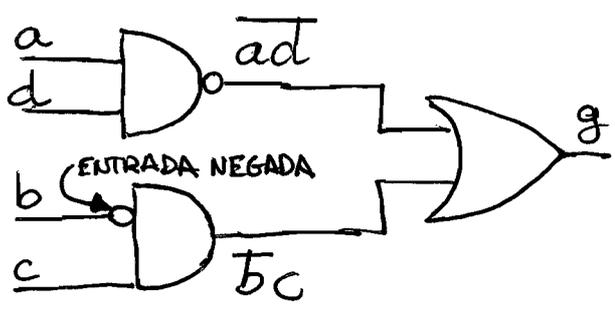
Una implementación bastante directa de la expresión es:

$$g = a\bar{b}c + \bar{a}d + \overline{b+d} + d = \underbrace{(ac)}_{\text{AND}} \underbrace{(\bar{b}b)}_{\text{NAND}} + \underbrace{\bar{a}d}_{\text{NAND}} + \underbrace{(b+d)}_{\text{OR}} \underbrace{(\bar{c+c})}_{\text{NOR}}$$



Otra posible resolución, entre muchas otras, consiste en simplificar la expresión y utilizar entradas negadas para la implementación:

$$g = a\bar{b}c + \bar{a} + \bar{d} + \overline{b\bar{c}d} = \bar{a} + \bar{d} + \bar{b}c = \underbrace{\bar{a}d}_{\text{NAND}} + \underbrace{\bar{b}c}_{\text{AND}} = \underbrace{\overline{ad}}_{\text{NAND}} \underbrace{\overline{\bar{b}c}}_{\text{NAND}}$$



FUNDAMENTOS DE ELECTRÓNICA

Examen Primera Convocatoria. Parte 2 (2017-2018)

Apellidos, Nombre:

Compañía:

Sección AGM:

Grupo CUD:

Este examen consta de 8 ejercicios y un test de 20 cuestiones. **Los enunciados de los ejercicios y el test se le entregan por separado.** En estas hojas debe desarrollar las soluciones de los ejercicios 5, 6, 7 y 8. Lea atentamente las siguientes normas:

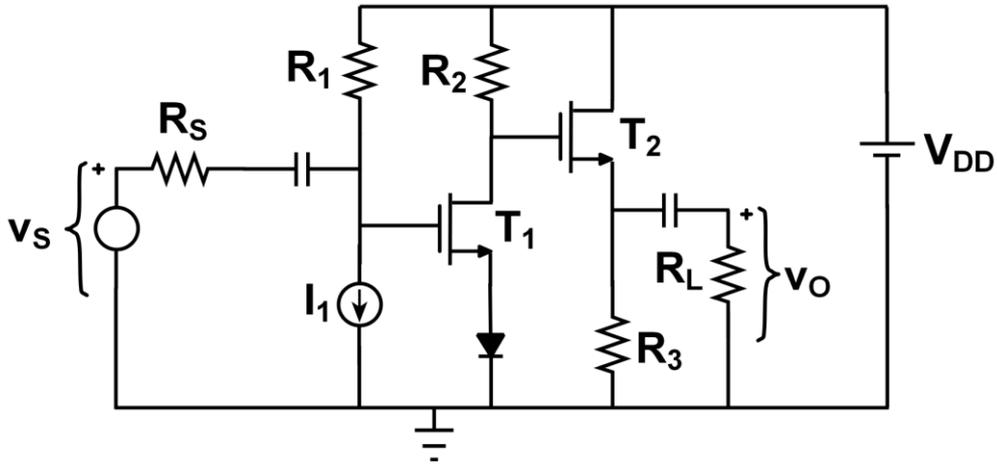
- Rellene sus datos personales
- **Estas hojas NO pueden ser desgrapadas**
- Compruebe que entrega todas las cuestiones y ejercicios resueltos
- **El examen deberá ser escrito a bolígrafo**
- **No usar bolígrafo rojo ni Tipp-Ex**
- Se puede utilizar calculadora pero debe ser NO programable
- Si necesita folios adicionales, pídselos al profesorado

Ejercicio 5	Ejercicio 6	Ejercicio 7	Ejercicio 8	Nota Parte 2
/ 1.5	/ 1	/ 1.5	/ 1	/ 5

Nota Parte 1	Nota Parte 2	Nota Test	Nota
/3	/5	/2	/10

EJERCICIO 5 (1.5 puntos)

Sea el siguiente circuito basado en dos transistores NMOS y un diodo.



v_s fuente de tensión alterna, I_1 fuente de corriente continua
 $V_{DD} = 15\text{ V}$, $R_1 = 2.4\text{ k}\Omega$, $R_2 = 1.2\text{ k}\Omega$, $R_3 = 1.5\text{ k}\Omega$, $R_s = 0.6\text{ k}\Omega$, $R_L = 7.5\text{ k}\Omega$
 NMOS: $W/L = 40$, $V_{TH} = 1\text{ V}$, $K = 20\text{ }\mu\text{A/V}^2$; Diodo: $V_\gamma = 0.7\text{ V}$, $I_{MAX} = 25\text{ mA}$

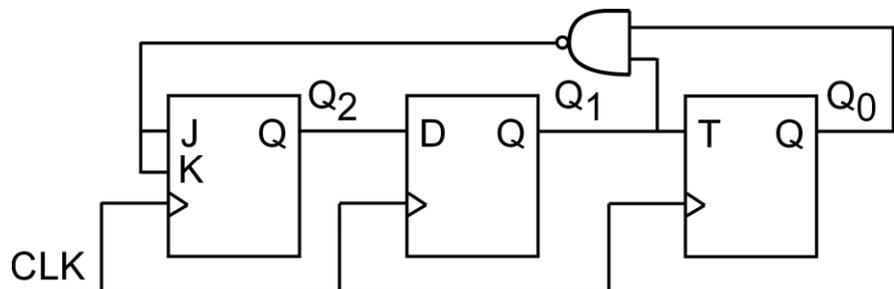
- a) En la siguiente tabla se recogen 3 soluciones para el punto de polarización del circuito, en función de la corriente I_1 . Indique que punto de polarización tiene los dos transistores en saturación, lo cual permite aplicar el modelo de pequeña señal.

	$I_1 = 3\text{ mA}$	$I_1 = 3.5\text{ mA}$	$I_1 = 4\text{ mA}$
$I_{DS1}\text{ (mA)}$	9.80	8.92	5.48
$V_{GS1}\text{ (V)}$	7.10	5.90	4.70
$V_{DS1}\text{ (V)}$	2.54	3.60	7.73
$I_{DS2}\text{ (mA)}$	0.64	1.09	3.10
$V_{GS2}\text{ (V)}$	2.27	2.65	3.78
$V_{DS2}\text{ (V)}$	14.03	13.36	10.35

- b) Aplicar el modelo de pequeña señal para calcular la ganancia en tensión v_o/v_s y la impedancia de salida del circuito.
 c) Para una amplitud de entrada v_s igual a 200 mV, calcular los valores máximo y mínimo de la tensión puerta-fuente del transistor T_1 , combinando el punto de polarización y la amplitud de la señal.

EJERCICIO 6 (1 punto)

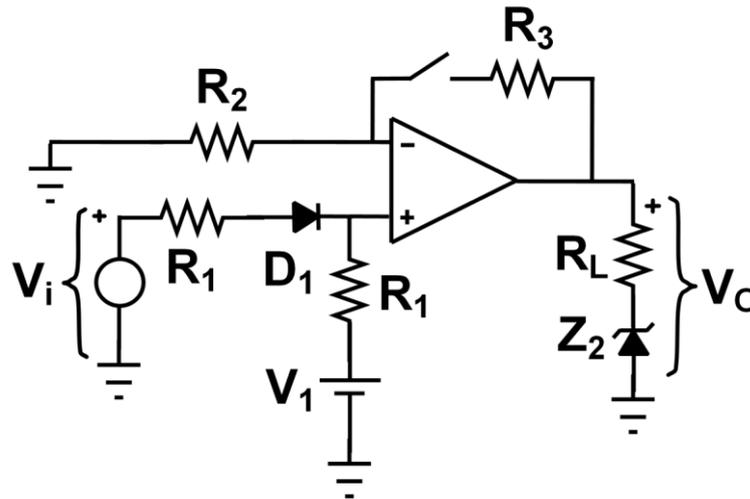
Sea el siguiente circuito basado en tres flip-flop, uno de cada tipo (D, T y JK), todos activos por subida de reloj.



- a) Obtenga el diagrama completo de la secuencia de estados $Q_2Q_1Q_0$.
 b) ¿En qué estado $Q_2Q_1Q_0$ estará el sistema si partiendo del estado 101 se producen 5 flancos de reloj (3 subidas y 2 bajadas)?

EJERCICIO 7 (1.5 puntos)

Sea el siguiente circuito basado en un AO, un diodo y un zener.



$V_1 = 2 \text{ V}$, $R_1 = 1.5 \text{ k}\Omega$, $R_2 = 8 \text{ k}\Omega$, $R_3 = 4 \text{ k}\Omega$, $R_L = 750 \Omega$
 AO: $V_{CC} = +12 \text{ V}$, $V_{EE} = -12 \text{ V}$, $I_{O,MAX} = 25 \text{ mA}$; Diodo: $V_Y = 0.7 \text{ V}$, $I_{MAX} = 25 \text{ mA}$
 Zener: $V_Y = 0.8 \text{ V}$, $|V_Z| = 7.5 \text{ V}$, $I_{Z,MIN} = 4 \text{ mA}$, $I_{MAX} = 30 \text{ mA}$, $P_{Z,MAX} = 270 \text{ mW}$

Con el interruptor abierto, calcular:

- La tensión de salida V_o .
- La corriente de salida del AO.
- Comprobar que se cumplen las limitaciones del diodo Z_2 y del AO.

Nota: Los resultados de los apartados a, b y c no dependen del estado del diodo D_1 .

Con el interruptor cerrado, calcular:

- La relación entre la tensión de salida V_o y la tensión de entrada V_i .
- La tensión V_i para la cual el diodo Z_2 cambia de estado. Comprobar que el diodo Z_2 solo puede cambiar una única vez de estado.

EJERCICIO 8 (1 punto)

La conductividad de un bloque de material basado en silicio dopado exclusivamente con impurezas donadoras a temperatura 320 K es $1.5 \Omega^{-1} \text{ cm}^{-1}$.

- Calcule la concentración de impurezas, la de portadores y el nivel de Fermi.
- Calcule la conductividad que tendría el mismo material a la misma temperatura si no estuviera dopado.
- Se incrementa la temperatura del material dopado a 400K y se ilumina, obteniendo una conductividad de $5 \Omega^{-1} \text{ cm}^{-1}$. Justifique si el aumento de conductividad se debe al incremento de temperatura, a la luz o a ambos efectos. Calcule la concentración de portadores resultante.

Datos: $q = 1.6 \cdot 10^{-19} \text{ C}$, $k = 86.2 \cdot 10^{-6} \text{ eV/K}$

	$N_C \text{ (cm}^{-3}\text{)}$	$N_V \text{ (cm}^{-3}\text{)}$	$E_g \text{ (eV)}$	$\mu_n \text{ (cm}^2\text{/(Vs))}$	$\mu_p \text{ (cm}^2\text{/(Vs))}$
Si	$2.82 \cdot 10^{19}$	$1.83 \cdot 10^{19}$	1.12	1350	500

Ejercicio 5

a) NMOS en saturación si:

$$V_{DS} > V_{GS} - V_{TH}$$

$$V_{GS} > V_{TH}$$

$$I_{DS} = \frac{K}{2} \frac{W}{L} (V_{GS} - V_{TH})^2$$

T_1 $I_1 = 3mA$

$$2.54 > 7.1 - 1 \quad \text{NO}$$

$$7.1 > 1 \quad \text{SI}$$

$$I_{DS} = \frac{0.02}{2} 40 (7.1 - 1)^2 = 14.88mA \quad \text{NO}$$

T_2 $I_1 = 3.5mA$

$$3.60 > 5.9 - 1 \quad \text{NO}$$

$$5.9 > 1 \quad \text{SI}$$

$$I_{DS} = \frac{0.02}{2} 40 (5.9 - 1)^2 = 9.6mA \quad \text{NO}$$

T_3 $I_1 = 4mA$

$$7.73 > 4.7 - 1 \quad \text{SI}$$

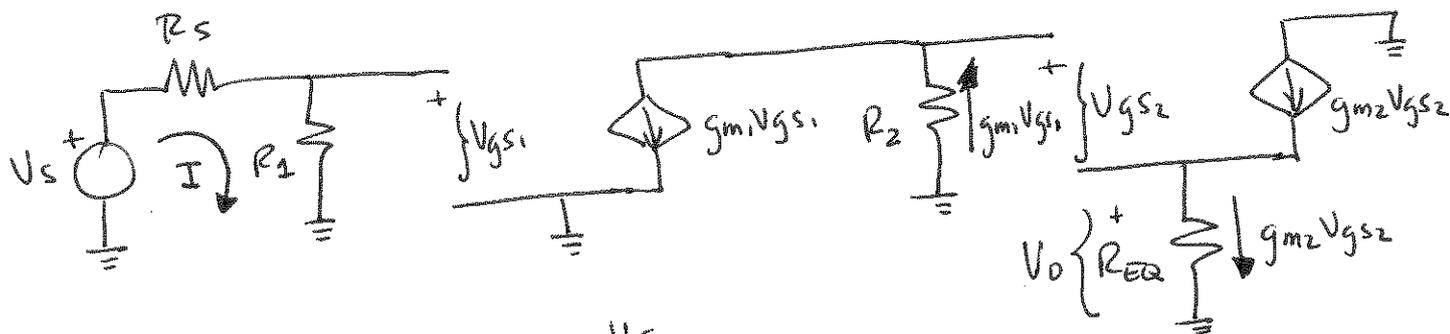
$$4.7 > 1 \quad \text{SI}$$

$$I_{DS} = \frac{0.02}{2} 40 (4.7 - 1)^2 = 5.48mA \quad \text{SI}$$

T_1 en saturación solo para $I_1 = 4mA$ $\left\{ \underline{\underline{I_1 = 4mA}}$

T_2 en saturación en las 3 alternativas

b) transformamos a pequeña señal: $R_{EQ} = \frac{R_3 R_4}{R_3 + R_4} = 1.25k\Omega$



$$V_s = IR_s + IR_1 \rightarrow I = \frac{V_s}{R_s + R_1}$$

$$\textcircled{1} \quad V_{gs1} = IR_1 = \frac{R_1}{R_s + R_1} V_s$$

$$\textcircled{2} \quad V_o = g_{m2} V_{gs2} R_{EQ}$$

$$\textcircled{3} \quad g_{m1} V_{gs1} R_2 + V_{gs2} + g_{m2} V_{gs2} R_{EQ} = 0$$

$$\textcircled{2} \rightarrow V_o = g_{m2} V_{gs2} R_{eq} = \frac{-g_{m2} R_{eq} g_{m1} R_2 R_1 V_s}{(1 + g_{m2} R_{eq}) (R_1 + R_s)}$$

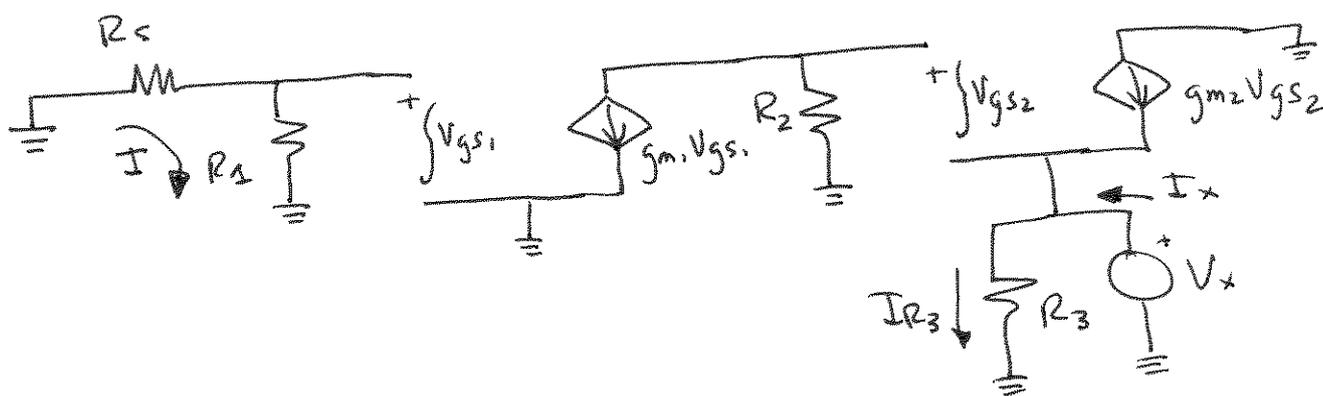
$$\textcircled{3} \rightarrow V_{gs2} = \frac{-g_{m1} V_{gs1} R_2}{1 + g_{m2} R_{eq}} = \frac{-g_{m1} R_2 R_1 V_s}{(1 + g_{m2} R_{eq}) (R_1 + R_s)}$$

$$\textcircled{1} \rightarrow V_{gs1} = \frac{V_s R_1}{R_1 + R_s}$$

$$g_m = \sqrt{2K \frac{W}{L} I_{DQ}} \rightarrow \begin{cases} g_{m1} = 2.96 \text{ mA/V} \\ g_{m2} = 2.227 \text{ mA/V} \end{cases}$$

$$\Rightarrow \frac{V_o}{V_s} = \frac{-g_{m2} R_{eq} g_{m1} R_2 R_1}{(1 + g_{m2} R_{eq}) (R_1 + R_s)} \approx \underline{\underline{-2.09}}$$

Circuito para calcular R_{out} :



$$I_x = I_{R_3} - g_{m2} V_{gs2} = \frac{V_x}{R_3} - g_{m2} V_{gs2}$$

$$I \cdot R_s + I R_1 = 0 \rightarrow I = 0 \rightarrow V_{gs1} = I R_1 = 0 \rightarrow g_{m1} V_{gs1} = 0 \rightarrow$$

$$\rightarrow V_{gs2} + V_x = 0 \rightarrow V_x = -V_{gs2}$$

$$\Rightarrow I_x = \frac{V_x}{R_3} + g_{m2} V_x \rightarrow R_{out} = \frac{V_x}{I_x} = \left(\frac{1}{R_3} + g_{m2} \right)^{-1} \approx 345.6 \Omega$$

Alternativa:

$$\frac{V_o}{V_s} (R_L = \infty) = \frac{-g_{m2} R_3 g_{m1} R_2 R_1}{(1 + g_{m2} R_3) (R_1 + R_s)} \approx -2.187$$

$$\frac{\frac{V_o}{V_s}}{\frac{V_o}{V_s} (R_L = \infty)} = \frac{R_L}{R_L + R_{out}} = 0.956 \rightarrow R_{out} = \frac{(1 - 0.956) R_L}{0.956} \approx 345 \Omega$$

$V_{GS1} = V_{GS1} + V_{GS2}$ sen wt
 ↑ polaraución ↑ pequeña señal

$$V_{GS1} = \frac{R_1}{R_1 + R_s} V_s = 0.8 \cdot 200 \text{ mV} = 160 \text{ mV}$$

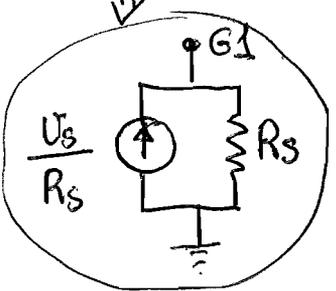
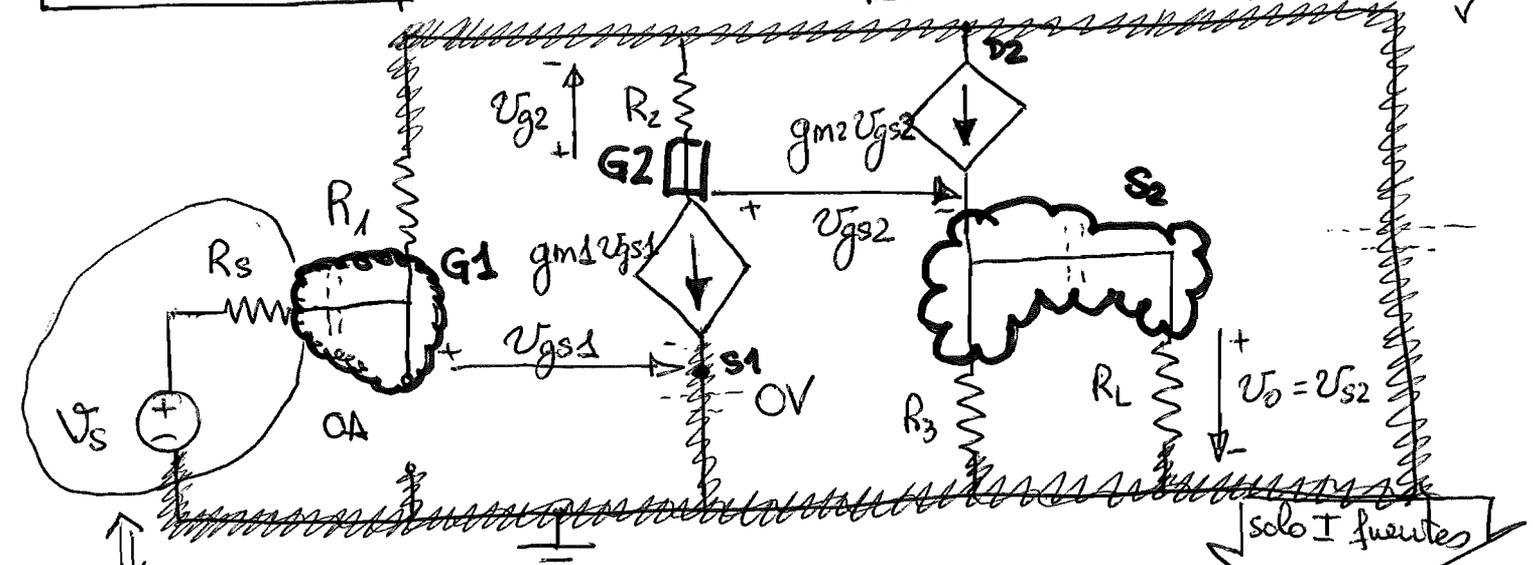
$$\rightarrow \text{máx : } 4.7 \text{ V} + 0.16 \text{ V} = 4.86 \text{ V}$$

$$\rightarrow \text{mín : } 4.7 \text{ V} - 0.16 \text{ V} = 4.54 \text{ V}$$

Ejercicio 5

CIRCUITO DE PEQUEÑA SEÑAL PARA $I_1 = 4 \text{ mA}$
 SATURACIÓN EN $I_1 = 4 \text{ mA}$: $\sqrt{2} \cdot 0 < 4,70 - 1 < 7,73$ $\sqrt{2} \cdot 0 < 3,78 - 1 < 10,35$

Ej. 5-1



$$\begin{bmatrix} \frac{1}{R_s} + \frac{1}{R_1} & 0 & 0 \\ 0 & \frac{1}{R_2} & 0 \\ 0 & 0 & \frac{1}{R_3} + \frac{1}{R_L} \end{bmatrix} \begin{bmatrix} V_{g1} \\ V_{g2} \\ V_{s2} \end{bmatrix} = \begin{bmatrix} \frac{V_s}{R_s} \\ -g_{m1} V_{gs1} \\ +g_{m2} V_{gs2} \end{bmatrix}$$

Ecs. adicionales: $V_{gs1} = V_{g1}$ $V_{gs2} = V_{g2} - V_{s2}$ $V_{s2} = V_o$

$$\left(\frac{1}{R_s} + \frac{1}{R_1}\right) V_{gs1} = \frac{V_s}{R_s} \Rightarrow \textcircled{1} \quad V_{gs1} = \frac{V_s}{1 + \frac{R_s}{R_1}}$$

$$\frac{V_{g2}}{R_2} = -g_{m1} V_{gs1} \Rightarrow \textcircled{2} \quad V_{g2} = -\frac{g_{m1} R_2}{1 + \frac{R_s}{R_1}} V_s$$

$$\left(\frac{1}{R_3} + \frac{1}{R_L}\right) V_o = g_{m2} (V_{g2} - V_o) \Rightarrow \textcircled{3} \quad \frac{V_{g2}}{V_o} = 1 + \frac{\frac{1}{R_3} + \frac{1}{R_L}}{g_{m2}}$$

$$\Rightarrow \textcircled{3'} \quad \frac{V_o}{V_s} = -\frac{\frac{g_{m1} R_2}{1 + R_s/R_1}}{1 + \frac{R_3^{-1} + R_L^{-1}}{g_{m2}}} = -\frac{g_{m1} g_{m2} R_2}{(g_{m2} + R_3^{-1} + R_L^{-1}) \left(1 + \frac{R_s}{R_1}\right)}$$

PUNTO POLARIZACIÓN: $I_1 = 4 \text{ mA}$

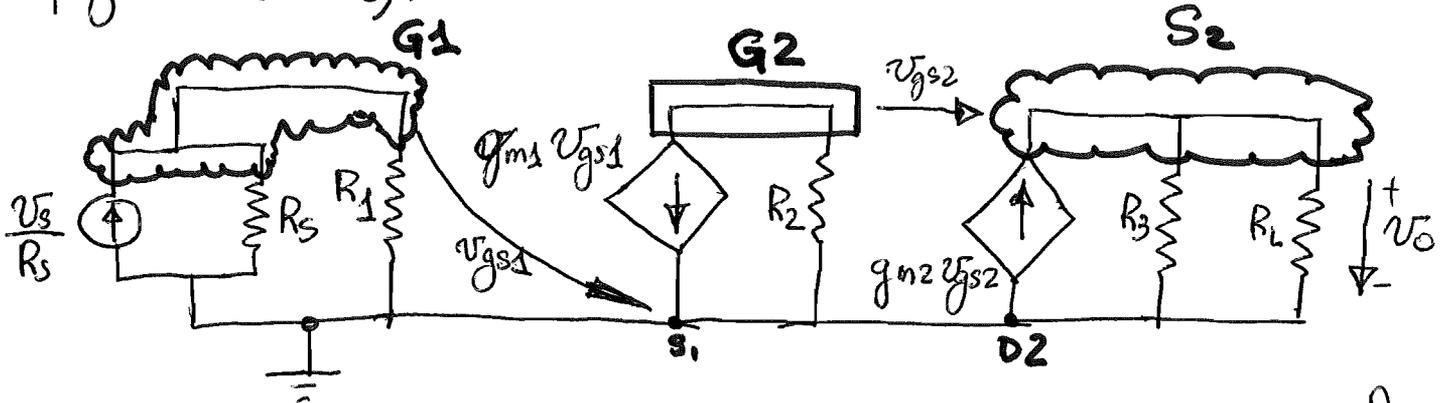
$$g_{m1} = \sqrt{2 \cdot 0,020 \cdot 40 \cdot 5,48} = 2,961 \text{ k}\Omega^{-1}$$

$$g_{m2} = \sqrt{2 \cdot 0,020 \cdot 40 \cdot 3,10} = 2,227 \text{ k}\Omega^{-1}$$

$$\Rightarrow \frac{V_o}{V_s} = -2,0914$$

Amplificador inversor

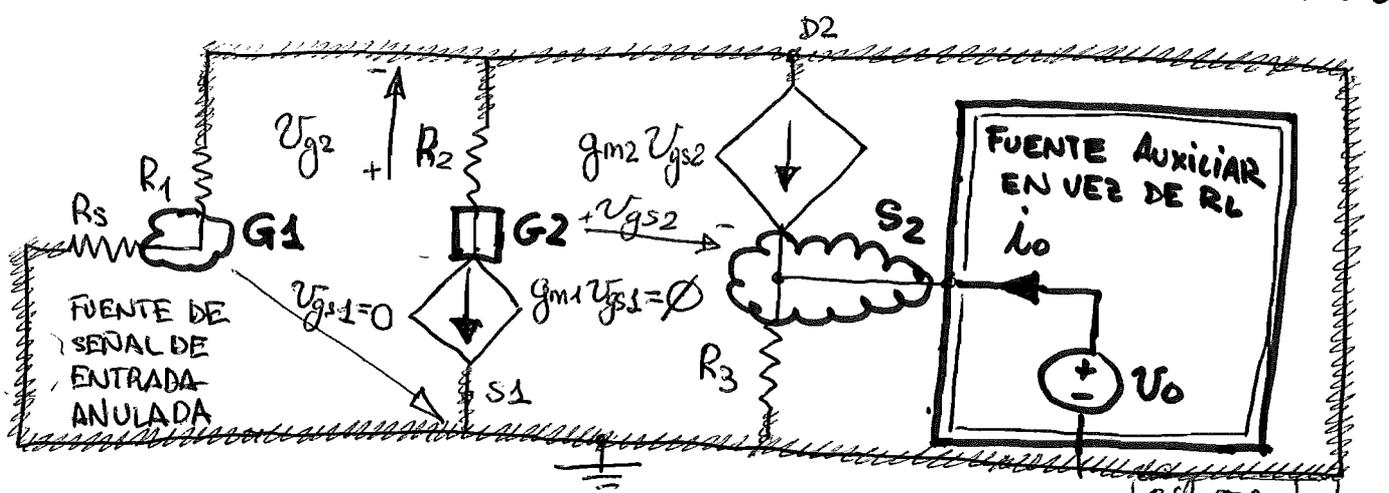
* Circuito de pequeña señal alternativo (equivalente al de la página anterior).



Para calcular la IMPEDANCIA DE SALIDA, anulamos la ^{señal} entrada ($v_s = 0$), desconectamos R_L y estimamos la impedancia vista desde allí.

En este circuito, si $v_s = 0 \Rightarrow v_{gs1} = 0$ y $v_{gs2} = 0$
 $\Rightarrow v_{gs2} = -v_0$

* Circuito para calcular la impedancia de salida $R_{out} = \frac{v_0}{i_0}$
 (Se anula v_s y se sustituye R_L por $\leftarrow i_0$ $\oplus v_0$ (i_0 saliendo del terminal +))



1 ^a	$\frac{1}{R_3} + \frac{1}{R_1}$	0	0
2 ^a	0	$\frac{1}{R_2}$	0
3 ^a	0	0	$\frac{1}{R_3}$

$$\begin{bmatrix} v_{gs1} \\ v_{gs2} \\ v_0 \end{bmatrix} = \begin{bmatrix} -g_{m1} v_{gs1} \\ g_{m2} (v_{gs2} - v_0) + i_0 \end{bmatrix}$$

Solo 1 fuentes

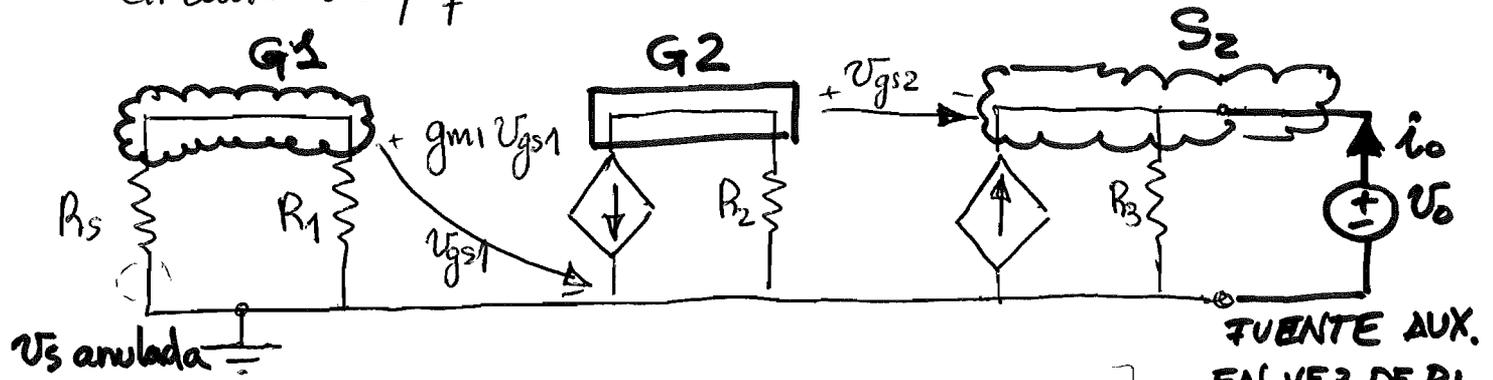
1^o) $\Rightarrow v_{gs1} = 0$

2^o) $\Rightarrow v_{gs2} = 0$

3^o) $\Rightarrow \frac{v_o}{R_3} = g_{m2}(0 - v_o) + i_o \Rightarrow \frac{v_o}{i_o} = \left(g_{m2} + \frac{1}{R_3} \right)^{-1} = R_{out}$

$R_{out} = \left(\frac{1}{R_3} + g_{m2} \right)^{-1} = 0,346 \text{ k}\Omega = 346 \Omega$

Circuito de pequeña señal alternativo para calcular R_{out} .



FUENTE AUX.
EN VEZ DE RL
 i_o sale del terminal (+) de la fuente aux.

Por conveniencia, supongo señal \square en apto. c)

c) Cuando $v_s(t) = \pm 200 \text{ mV}$, calcular

$v_{gs1}(t)$
tensión completa total o gran señal

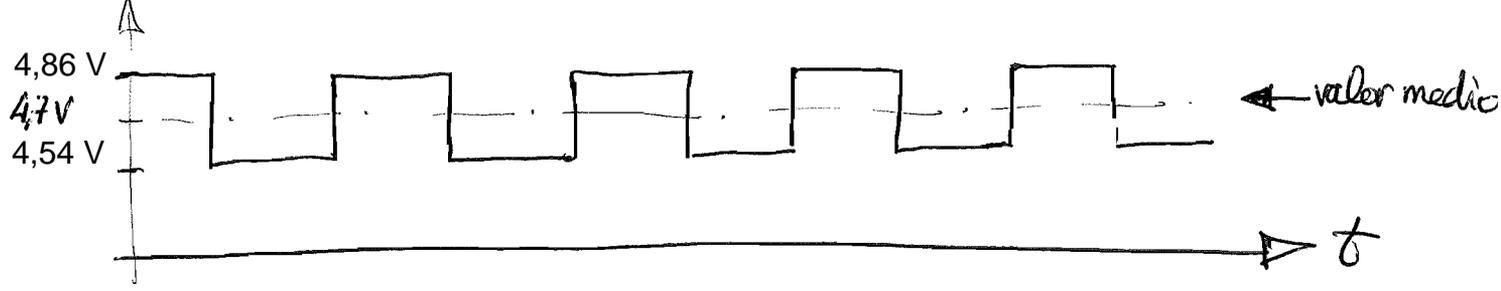
V_{gs1}
valor medio o punto polarización
Enunciado $\Rightarrow V_{gs1} = 4,7 \text{ V}$

$v_{gs1}(t)$
pequeña señal o desviación respecto punto medio

Pequeña señal: 1^o) $\Rightarrow v_{gs1}(t) = \frac{v_s(t)}{1 + \frac{R_s}{R_1}} = \pm 160 \text{ mV}$

$\Rightarrow v_{gs1}(t) = 4,7 \text{ V} \pm 0,16 \text{ V}$ (suponiendo señal cuadrada)

Nota: este apartado c) se puede considerar un problema de superposición como los realizados en la asignatura de Electrotecnia



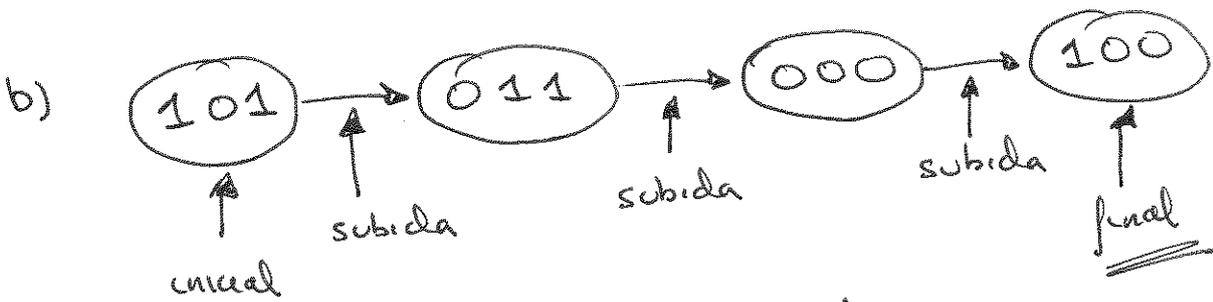
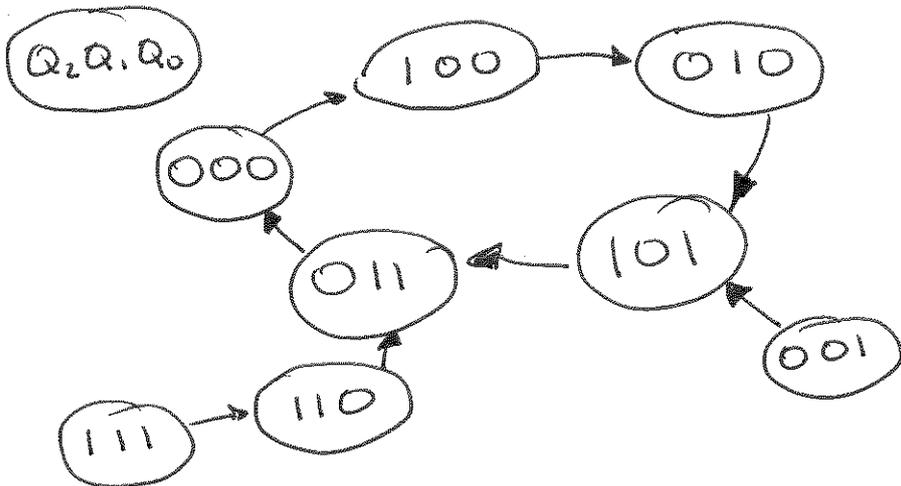
Ejercicio 6

a) Q_2 permutará si $\overline{Q_1 Q_0} = 1$

Q_1 tomará el valor de Q_2

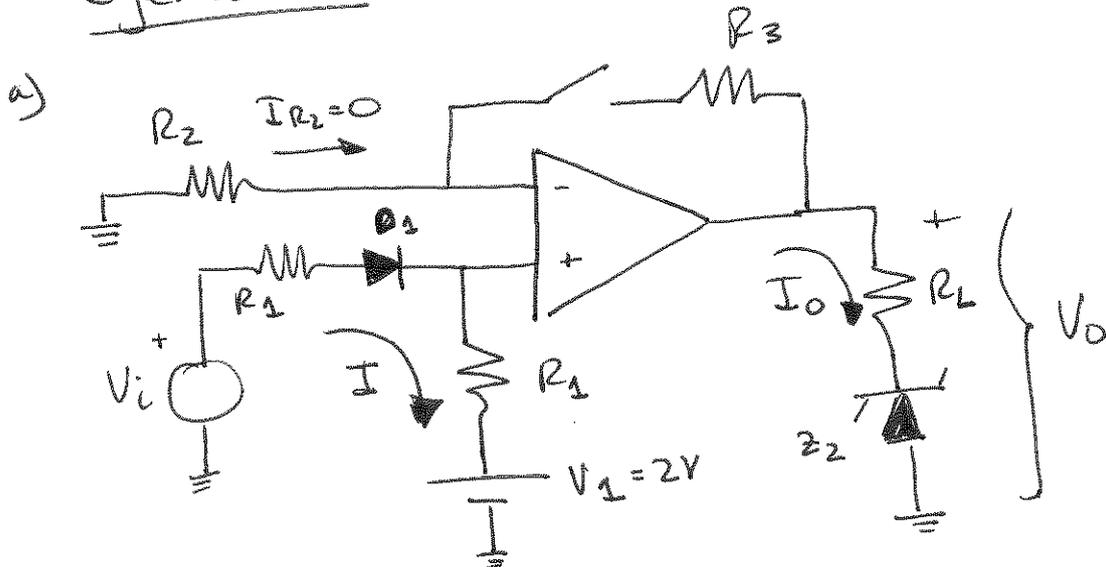
Q_0 permutará si $Q_1 = 1$

Estados	actual			$\overline{Q_1 Q_0}$	siguiente		
	Q_2	Q_1	Q_0		Q_2	Q_1	Q_0
{	0	0	0	1	1	0	0
	0	0	1	1	1	0	1
	0	1	0	1	1	0	1
	0	1	1	0	0	0	0
	1	0	0	1	0	1	0
	1	0	1	1	0	1	1
	1	1	0	1	0	1	1
	1	1	1	0	1	1	0



Flip-Flops activos por subida

Ejercicio 7



Lazo abierto

$$\begin{cases}
 V_n = I R_2 \cdot R_2 = 0 \\
 V_p = \begin{cases}
 D_1 \text{ OFF} & V_p = 2V + I R_1 = 2V \\
 D_1 \text{ ON} & V_p = 2V + I R_1 > 2V
 \end{cases}
 \end{cases}$$

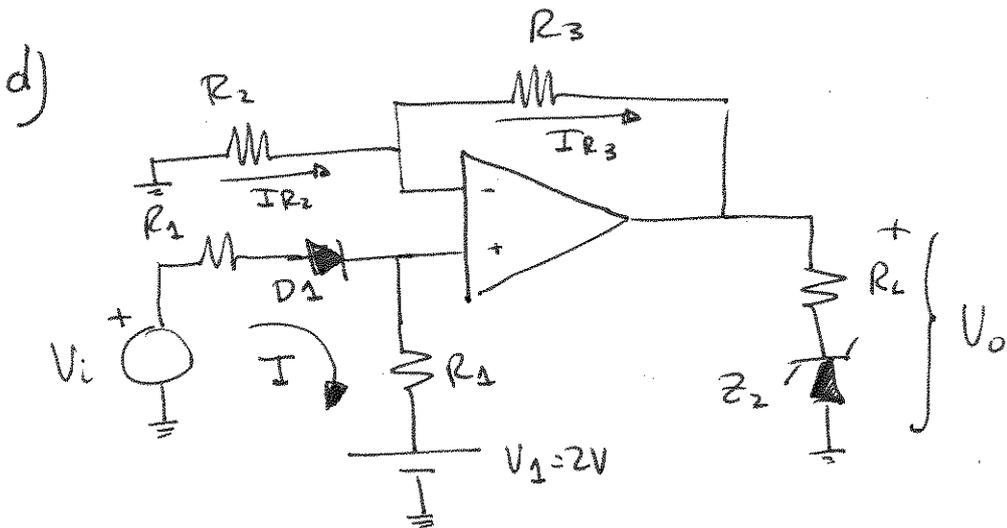
$\Rightarrow V_p > V_n \rightarrow V_o = +12V$

b) $V_o = +12V \rightarrow Z_2$ en ruptura $\rightarrow I_z \downarrow \begin{matrix} \uparrow \\ \downarrow \end{matrix} \equiv \frac{1}{T} 7.5V$

$\Rightarrow I_o = \frac{V_o - |V_{z2}|}{R_L} = \frac{12 - 7.5}{0.75} = 6mA$

c) $I_o < I_{o \text{ MAX}} = 25mA$ OK

$$I_z = I_o = 6mA \begin{cases}
 > I_{z \text{ min}} = 4mA \quad \underline{\underline{OK}} \\
 < I_{z \text{ max}} = \frac{P_{z \text{ MAX}}}{V_z} = \frac{270mW}{7.5V} = 36mA \quad \underline{\underline{OK}}
 \end{cases}$$



Si $D1$ OFF $\rightarrow V_p = V_{Z2} = 2V$

$V_{D1} = V_i - V_p = V_i - 2V < 0.7V \rightarrow V_i < 2.7V$

Para $V_i > 2.7V \rightarrow D1$ ON $\rightarrow V_p = IR_1 + 2V = \frac{V_i + 1.3}{2}$

$V_i = IR_1 + V_{Z2} + IR_1 + 2V \rightarrow I = \frac{V_i - 2.7}{2R_1}$

$IR_2 = \frac{-V_n}{R_2}$

$IR_3 = \frac{V_n - V_o}{R_3}$

$-\frac{V_n}{R_2} = \frac{V_n - V_o}{R_3} \rightarrow V_o = 1.5 V_n$

lazo cerrado $V_p = V_n \Rightarrow$

$$V_o = 1.5 V_n = 1.5 V_p = 3V \quad \text{si } V_i < 2.7V$$

$$V_o = 1.5 V_n = 1.5 V_p = \frac{3V_i + 3.9}{4} \quad \text{si } V_i > 2.7V$$

e) $V_o > 7.5V$ para que Z_2 esté en ruptura

$V_o < -0.8V$ para que Z_2 esté en directa

Segun la solución $\rightarrow V_o \geq 3V \rightarrow$ No puede estar en directa

cambio entre ruptura $\Rightarrow 7.5 = \frac{3V_i + 3.9}{4} \rightarrow V_i = \underline{\underline{8.7V}}$

y corte
cambio entre corte y directa $\Rightarrow -0.8 = \frac{3V_i + 3.9}{4} \rightarrow V_i = -2.36V < 2.7V$
FUERA DEL RANGO

Ejercicio 8

a) Si $N_D \gg n_i$ $\sigma \approx q \mu_n N_D$ $n_0 \approx N_D$ $p_0 \approx \frac{n_i^2}{N_D}$

$$N_D = \frac{\sigma}{q \mu_n} = 6'94 \cdot 10^{15} \text{ cm}^{-3}$$

$$n_i = \sqrt{N_C N_V} e^{-\frac{E_g}{2kT}} = 3'46 \cdot 10^{10} \text{ cm}^{-3}$$

se cumple la premisa $N_D \gg n_i$

$$\Rightarrow n_0 = 6'94 \cdot 10^{15} \text{ cm}^{-3}$$

$$p_0 = 1'73 \cdot 10^5 \text{ cm}^{-3}$$

$$n_0 = n_i e^{\frac{E_F - E_i}{kT}} \rightarrow E_F = \frac{E_g}{2} + kT \ln \frac{n_0}{n_i} = \underline{0'896 \text{ eV}}$$

b) $\sigma = q (\mu_n + \mu_p) n_i = 1'02 \cdot 10^{-5} \Omega^{-1} \text{ cm}^{-1}$

c) $400 \text{ K} \rightarrow n_i = 2 \cdot 10^{12} \text{ cm}^{-3} \rightarrow N_D \gg n_i$ se mantiene

$\Rightarrow \left\{ \begin{array}{l} n_0 = 6'94 \cdot 10^{15} \text{ cm}^{-3} \\ p_0 = 5'8 \cdot 10^8 \text{ cm}^{-3} \end{array} \right\} \sigma \approx q \mu_n N_D$

el aumento de T^a no conlleva un aumento sustancial de conductividad.

Wz: $\left\{ \begin{array}{l} n = n_0 + x \\ p = p_0 + x \end{array} \right\} \rightarrow \sigma = q \mu_n (n_0 + x) + q \mu_p (p_0 + x) = 5 \Omega \text{ cm}^{-1}$

$$\rightarrow x = 1'18 \cdot 10^{16} \text{ cm}^{-3} \rightarrow \left\{ \begin{array}{l} n = 1'88 \cdot 10^{16} \text{ cm}^{-3} \\ p = 1'18 \cdot 10^{16} \text{ cm}^{-3} \end{array} \right.$$

La Wz si varía de manera sustancial la conductividad

Nombre: Sección:

LEA ATENTAMENTE LAS SIGUIENTES INSTRUCCIONES:

Esta parte del examen contiene 20 preguntas tipo test con una única respuesta correcta.

- Cada acierto suma 1/10 puntos (0,1 puntos), totalizando 2 puntos.
- Cada fallo resta 1/30 puntos. La puntuación mínima es 0 puntos.

En caso de equivocarse al marcar alguna respuesta, para anularla deberá escribir junto a ella un “NO”.

Indique de manera clara e inequívoca sus respuestas. En caso de marcar varias respuestas de una misma pregunta, se considerará no contestada.

DISPONE DE 30 MINUTOS PARA CUMPLIMENTAR ESTE TEST

1. En un material semiconductor, el número de enlaces que forma cada átomo de silicio es:
(a) 2 (b) 3 (c) 4 (d) 5
2. ¿En qué tipo de semiconductor los portadores minoritarios son electrones libres?
(a) Intrínseco (b) Extrínseco tipo N
(c) Extrínseco tipo P (d) Ninguno de los anteriores
3. Si un material semiconductor contiene más impurezas donadoras que aceptadoras y su $E_g = 1.12$ eV, su nivel de Fermi respecto de la banda de valencia podría ser:
(a) 0.22 eV (b) 0.56 eV (c) 0.89 eV (d) 1.33 eV
4. En una unión PN en equilibrio termodinámico existe:
(a) Corriente de difusión y arrastre
(b) Corriente de difusión exclusivamente
(c) Corriente de arrastre exclusivamente
(d) Ninguna de los anteriores
5. Los fenómenos destructivos para un diodo zener son:
(a) Corriente máxima en directa y potencia máxima en inversa
(b) Corriente máxima en directa y tensión de ruptura
(c) Potencia máxima en inversa y tensión de ruptura
(d) Tensión de ruptura y tensión umbral
6. Con un único diodo, se puede realizar el rectificador...
(a) de cuarto de onda (b) de media onda
(c) de onda completa (d) de doble onda
7. Un transistor NPN optimiza su parámetro β_F si:
(a) La base es estrecha y el emisor es el más dopado
(b) La base es estrecha y el colector es el más dopado
(c) La base es ancha y el emisor es el más dopado
(d) La base es ancha y el colector es el más dopado
8. Un transistor BJT está en saturación si...
(a) únicamente la unión base emisor está en directa
(b) únicamente la unión base colector está en directa
(c) ambas uniones están en directa
(d) ninguna unión está en directa
9. En un transistor NMOS, el efecto Early ocurre porque:
(a) En saturación, se modula la longitud efectiva de canal
(b) En saturación, se modula la anchura efectiva de canal
(c) En triodo, se modula la longitud efectiva de canal
(d) En triodo, se modula la anchura efectiva de canal
10. En un transistor NMOS, el efecto Early en pequeña señal se incorpora mediante una resistencia conectada entre:
(a) Puerta (Gatillo) y fuente (Surtidor)
(b) Drenador y fuente (Surtidor)
(c) Drenador y puerta (Gatillo)
(d) Substrato (Body) y fuente (Surtidor)
11. En tecnología NMOS, los transistores que conmutan trabajan entre corte y:
(a) saturación (b) triodo (c) activa (d) ruptura
12. En tecnología CMOS, un circuito lógico de dos entradas consiste en:
(a) un transistor NMOS y uno PMOS
(b) un transistor NMOS y dos PMOS
(c) dos transistores NMOS y uno PMOS
(d) dos transistores NMOS y dos PMOS
13. La puerta NAND se puede implementar
(a) En tecnología NMOS
(b) En tecnología CMOS
(c) Con transistores bipolares
(d) Con todas las tecnologías anteriores
14. Si un circuito ofrece una ganancia de -3.6 , se denomina:
(a) Amplificador inversor
(b) Amplificador no inversor
(c) Atenuador inversor
(d) Atenuador no inversor
15. ¿Qué igualdad es incorrecta?
(a) $\overline{ab} = \overline{a} + \overline{b}$ (b) $a + \overline{a}(b + \overline{a}) = 1$
(c) $\overline{a} + \overline{b} = \overline{ab}$ (d) $a \oplus b = \overline{ab} + a\overline{b}$
16. El número decimal -5 se expresa en complemento a 2 mediante 4 bits como
(a) 1110 (b) 1010 (c) 1011 (d) 1101
17. Un número negativo se representa con una secuencia de bits que comienza por 1 en:
(a) Signo-Magnitud (b) Complemento a 1
(c) Complemento a 2 (d) Todas las anteriores
18. Los sistemas combinacionales:
(a) Se definen por una tabla de transición de estados
(b) Las salidas quedan definidas por las entradas
(c) Las entradas quedan definidas por las salidas
(d) Incorporan biestables
19. Ejemplos de sistemas combinacionales son:
(a) Comparadores y contadores
(b) Sumadores y registros
(c) Latches y flip-flops
(d) Codificadores y decodificadores
20. ¿A qué biestable corresponde la salida Q_A del cronograma?
(a) Latch D (b) Flip-flop D (c) Flip-flop T
(d) Ninguno de los anteriores

