



Aspectos Eléctricos del Diseño Digital

Kit de supervivencia para estudiantes de un primer curso de ingeniería

Eduardo I. Boemo

Escuela Politécnica Superior
Universidad Autónoma de Madrid
Ctra. de Colmenar Km.15. 28049 Madrid, España.

Teléfono: +34 91 497 6213
<http://www.eps.uam.es/~ivan>

eduardo.boemo@uam.es



Introducción

- El diseño lógico, tal como lo ha estudiado en CIRDIG, tiene ciertas restricciones cuando se pasa del papel (o del simulador) a un circuito real.
- En el mundo real, los aspectos eléctricos a veces son fundamentales. Por ejemplo:
 - Una puerta con 100 entradas conectadas a su salida es impecable desde el punto de vista lógico, pero el circuito NO funcionará.
 - Un sumador sumará bien desde el punto de vista lógico pero no funcionará a 500 MHz.
 - El circuito funcionará pero la batería se agotará demasiado rápido.
- Algunos detalles eléctricos usted no puede ignorar:
 - Niveles lógicos
 - Corrientes de E/S de una puerta
 - Tiempos de propagación
 - Slew-rate* y *Rise and Fall* times
 - Fan-out*
 - Pull-up / Pull-down*
 - Open-collector / Wire-AND*
 - Schmitt-trigger*
 - Buffers/Drivers, Transceivers*
 - Debounce*
 - Cómo encender un LED

eduardo.boemo@uam.es

Familias Lógicas

Familia	Características
74	Es la más antigua, fue introducida en 1963 y popularizada por Texas Instruments.
74H 74L	High Speed TTL Low Power TTL Tienen la misma estructura pero cambian los valores de los resistores
El desarrollo de los transistores Schottky y su introducción en los años 70 en la familia TTL hizo obsoletas las familias 74, 74H, 74L	
74S	Schottky TTL Es la primera familia que utiliza transistores Schottky Mejora mucho la velocidad de la serie 74 pero con mucho más consumo.
74LS	Low power Schottky TTL Iguala la velocidad de la serie 74 TTL pero consume una quinta parte.
74AS	Advanced Schottky TTL Ofrece el doble de velocidad que la 74S con la mitad de consumo
74ALS	Advanced Low Power Schottky TTL Ofrece velocidades y consumos mejores que la LS. Rivaliza con la LS
74F	Fast TTL

Fuente: http://serwebdte.upct.es/personal/andres_iborra/

eduardo.boemo@uam.es

Familias Lógicas

Serie	Retardo de propagación (ns)	Disipación de potencia (mW)	Producto velocidad-potencia, pJ
54LS/74LS	9.5	2	19
54L/74L	33	1	33
54S/74S	3	19	57
54/74	10	10	100
54H/74H	6	22	132

Fuente: <http://fit.um.edu.mx/jorgemp/clases/sistemas/diapositivas/Circuitos%20Integrados.ppt>

eduardo.boemo@uam.es

Familias Lógicas

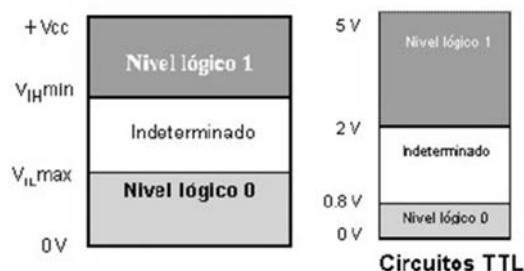
Technology on Gates 00-10; 14; 32; 76; 86;
and Octals 244; 245; 273; 373; 374; 573; 574

Functions	Family	Technology	Vcc	tpd ns max	Icc
Gates and Octals	5V (and up) CMOS family	CD4000	3.0 to 18V	250,120, 90	5, 10,15 μ A
Gates and Octals	5-V Bipolar families	LS	4.75 to 5.25V	20	8.8mA
Gates and Octals	5-V Bipolar families	ALS	4.5 to 5.5V	14	4mA
Gates and Octals	5-V Bipolar families	TTL	4.75 to 5.25V	27	33mA
Gates and Octals	5-V Bipolar families	S	4.75 to 5.25V	7.5	57mA
Gates and Octals	5-V Bipolar families	AS	4.5 to 5.5V	5.5	24mA
Gates and Octals	5-V CMOS families	AC	2.0 to 6.0V	8.7	80 μ A
Gates and Octals	5-V CMOS families	ACT	2.0 to 6.0V	8.7	80 μ A
Gates and Octals	5-V CMOS families	HC	2.0 to 6.0V	27	40 μ A
Gates and Octals	5-V CMOS families	HCT	2.0 to 6.0V	27	40 μ A
Gates and Octals	5-V CMOS families	LV-A/T	2.0 to 5.5V	9	20 μ A
Gates and Octals	5-V BiCMOS families	ABT	4.5 to 5.5V	4.6	250 μ A
Gates and Octals	3.3-V CMOS families	LVC	1.65 to 3.6V	5.5	10 μ A
Gates and Octals	3.3-V BiCMOS families	LVT	2.7 to 3.6V	3.5	190 μ A
Gates and Octals	3.3-V CMOS families	LV-A	2.0 to 5.5V	14	20 μ A
Gates and Octals	2.5-V CMOS family	LVC	1.65 to 3.6V	9	10 μ A
Gates and Octals	1.8-V CMOS family	AUC	0.8 to 2.7V	1.9	10 μ A

eduardo.boemo@uam.es

Niveles Lógicos

- V_{IH} = Tensión mínima que se debe aplicar a la entrada de una puerta correspondiente a un "1". La máxima es V_{cc}
- V_{IL} = Tensión máximo que se puede aplicar a la entrada de una puerta para que entienda un "0".
- V_{OH} = Tensión mínimo de salida que entrega una puerta correspondiente a un "1".
 V_{OL} = Tensión máximo de salida que entrega una puerta correspondiente a un "0".

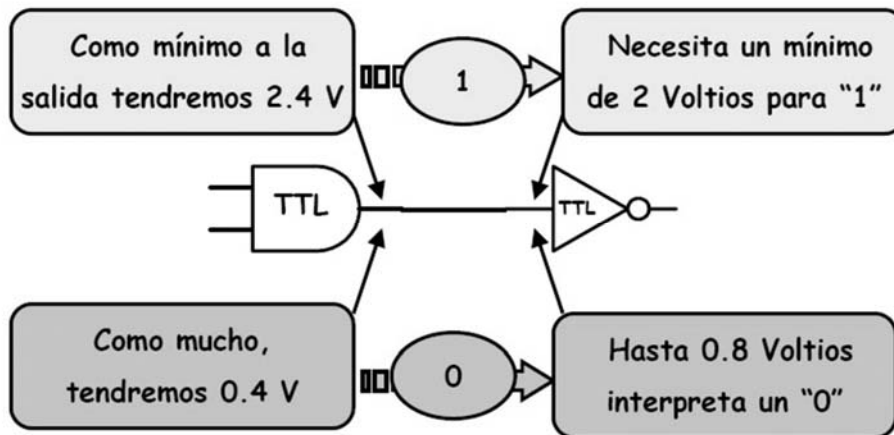


Niveles de entrada



Niveles de salida

Niveles Lógicos: margen de ruido



En este ejemplo, el margen de ruido es 0,4. Por ejemplo, si un "0" en una salida es COMO MÁXIMO 0,4 v (y no 0 v como debería ser), aún con un ruido inducido de 0,4 v, la puerta siguiente entendería que los 0,8 v que recibe corresponden al "0"

Fuente: http://www2.ate.uniovi.es/fernando/Doc2005/Ei_05/Presentaciones/Familia%20TTL.pdf

eduardo.boemo@uam.es

Corrientes nominales

- I_{IH} = Corriente que toma la entrada de una puerta cuando se aplica un "1" (con un "1" le "entra" corriente a la pata de entrada)
- I_{IL} = Corriente que entrega la entrada de una puerta cuando se aplica un "0" (con un "0" sale corriente de la pata de entrada)
- I_{OH} = Corriente que entrega la salida de una puerta cuando está a "1"
- I_{OL} = Corriente que toma la salida de una puerta cuando está a "0"
- Ejemplo de I_{OH} e I_{OL} según familia lógica:

RECOMMENDED OPERATING CONDITIONS

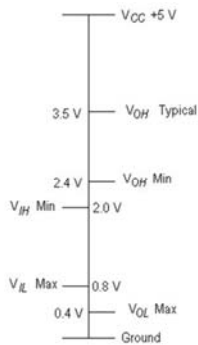
PARAMETER	MAX or MIN	AHC	AHCT	LVC 5V	LVC 3.3V	LVC 2.5V	LVC 1.8V	AUC 2.5V	AUC 1.8V	UNIT
I_{CC}	MAX	0.01	0.01	0.01	0.01	0.01	0.01	0.01	0.01	mA
I_{OH}	MAX	-8	-8	-32	-24	-8	-4	-9	-8	mA
I_{OL}	MAX	8	8	32	24	8	4	9	8	mA

Fuentes: TI

eduardo.boemo@uam.es

Niveles Lógicos: corrientes nominales

- Los niveles de tensión especificados se mantienen SOLO si se respetan las corrientes nominales máximas (ejemplo: no se puede “cargar” una salida con más de 0,4 mA cuando está a “1”)



What does it all mean?

$V_{OH} \text{ Min}$ = Output voltage high minimum with up to 0.4 mA load A good chip is guaranteed to output a minimum of 2.4 V logic high up to 0.4 mA

$V_{OL} \text{ Max}$ = Output voltage low maximum with up to 16 mA load A good chip is guaranteed to output a maximum of 0.4 volts up to 16 mA

$V_{IH} \text{ Min}$ = Input voltage high minimum 2.0 V A good chip will recognize 2.0 V or greater as a logic high and draw no more than 0.04 mA input current.

$V_{IL} \text{ Min}$ = Input voltage low maximum 0.8 V A good chip will recognize 0.8 V or less as a logic low and draw no more than 1.6 mA input current.

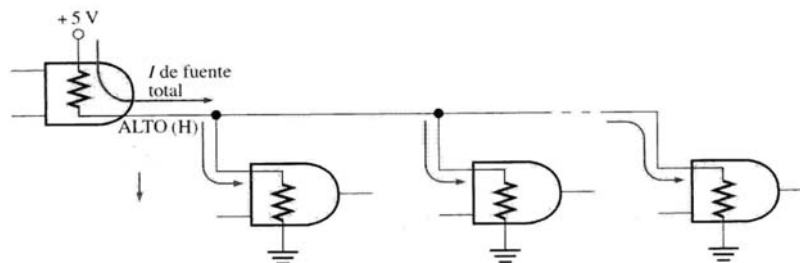
Fuente: <http://www.twisted-pair.com/74xx.htm>

eduardo.boemo@uam.es

Niveles Lógicos: concepto de *fan-out*

Una puerta tipo TTL que es fuente o *source* de datos:

- Entrega corriente a las entradas de las puertas que tiene conectadas en el estado ALTO (I_{IH})
- Absorbe corriente de dichas puertas en el estado BAJO (I_{IL}).



Cuantas más puertas se conectan (“cargan”) a la fuente, mayor es la corriente que debe suministrar o tomar.

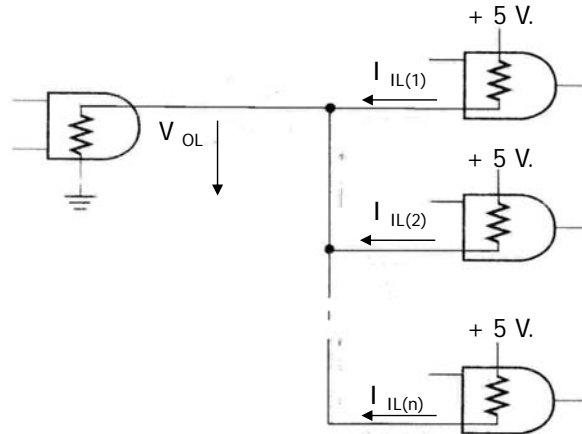
Para el caso de un “1”, al aumentar esta corriente, la caída de tensión interna de la puerta fuente aumenta, haciendo que la tensión de salida V_{OH} disminuya. Si se conecta un número excesivo de puertas de carga, la tensión V_{OH} cae por debajo de su valor mínimo $V_{OH(min)}$

Fuente: http://serwebdte.upct.es/personal/andres_iborra/

eduardo.boemo@uam.es

Niveles Lógicos: concepto de *fan-out*

Una puerta excitadora TTL (sumidero) absorbe corriente de las puertas de carga en el estado BAJO (I_{IL}).



La corriente que debe tomar también aumenta con cada entrada de carga que se añade. Al aumentar esta corriente, la caída de tensión interna de la puerta excitadora aumenta, haciendo que V_{OL} aumente. Si se conecta un número excesivo de puertas de carga, la tensión V_{OL} se hará mayor que $V_{OL(max)}$

Fuente: http://serwebdte.upct.es/personal/andres_iborra/

eduardo.boemo@uam.es

Niveles Lógicos: concepto de *fan-out*

■ *Fan-out*: dos definiciones:

- Número de entrada conectada a una salida
- Capacidad total (pF) conectada a una salida

■ Ejemplo:

- For a **logic high**, a good chip will source 0.4 mA and maintain a minimum of 2.4 V
- For a logic high, the input will **draw** no more than 0.04 mA
- This means that a high output of a good chip will **drive** 10 inputs high.

- For a **logic low**, a good chip will **sink** 16 mA and hold the voltage at 0.4 V maximum.
- For a logic low, the input will **draw** no more than 1.6 mA
- This means that a low output of a good chip will **drive** 10 inputs low.

- Draw = "tirar, tomar" Sink = "dejar caer"

- Es decir: el número de entradas (10 en el ejemplo de arriba) que se puede conectar a la salida una puerta es LIMITADO y depende de cada estándar y tecnología

Fuente: <http://www.twysted-pair.com/74xx.htm>

eduardo.boemo@uam.es

Tiempos de propagación

Device	F	ALS	ABT	AC	HC	AHC	AHC	LVT	ALVC	LVC	LV
Propagation Delay [ns]	4	6	2.7	5	13	5.5	8.3	2.4	2.0	4.5	10
Voltage Swing [V]	3	3	3	4.8	4.8	4.8	3	3	3	3	3
Slew Rate [V/ns]	1.3	1.0	1.0	2.0	0.9	0.8	0.5	1.2	1.3	0.9	0.7
-	$V_{CC} = 5.0v$						$V_{CC} = 3.3v$				

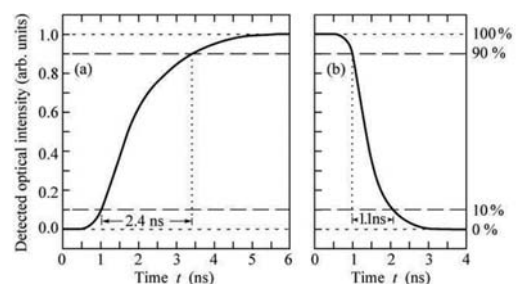
- Tiempo de propagación ($T_{PD} = \text{Propagation Delay Time}$): retardo de una puerta para pasar de $0 \rightarrow 1$ o $1 \rightarrow 0$ cuando se cambian las entradas.
- Los retardos para $0 \rightarrow 1$ y $1 \rightarrow 0$ son distintos.
- Todos los tiempos se expresan en ns (nanosegundo) = 10^{-9} segundos.
- Actualmente estamos entrando en la época de componentes con retardos de centenas de ps (picosegundos) = 10^{-12} segundos.
- Menor tensión o mayor temperatura AUMENTAN los retardos.

Fuente: http://www.interfacebus.com/IC_Output_Slew_Rate.html

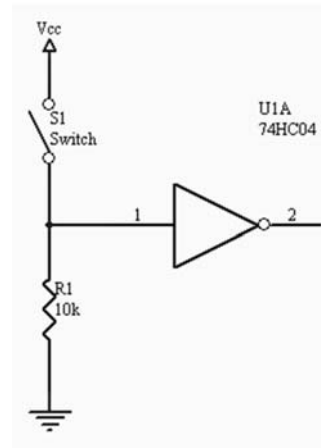
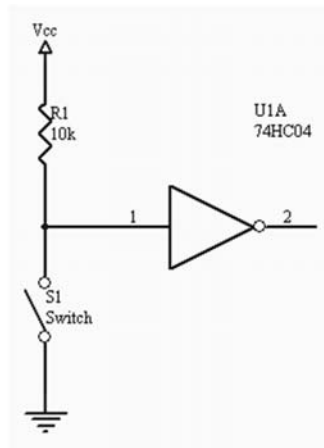
eduardo.boemo@uam.es

Tiempos de propagación

- “Slew-rate: In electronics, the **slew rate** represents the maximum rate of change of signal at any point in a circuit” (Reproducido de: Wikipedia).
 - Es decir: la velocidad de subida o bajada de una señal de salida expresada en voltios por nanosegundos.
 - Un *slew-rate* bajo (rampa lenta de tensión) siempre es peligroso.
- *Rise-time* (tiempo de subida): Tiempo que tarda una señal en pasar del 10% al 90% de su valor final.
- *Fall-time* (tiempo de bajada):
 - Idem mutatis mutandis



Resistencias de *Pull-up* y *Pull-down*

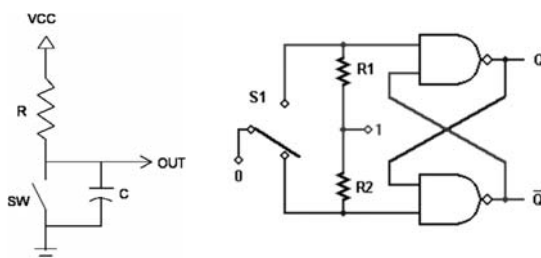
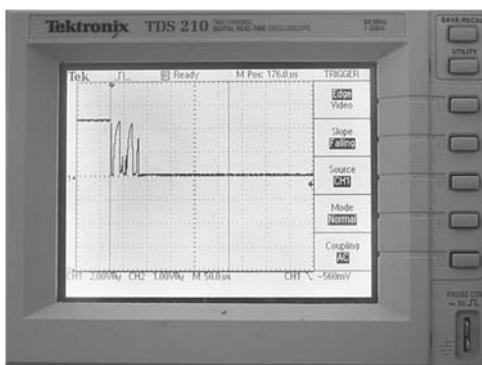


- Las entradas conectadas a interruptores no pueden estar flotando: su nivel lógico es indeterminado. Para evitar esto, se utilizan *pull-ups* o *pull-downs*.
- Las resistencias de *pull-ups* o *pull-downs* se dimensionan (hecho por Xilinx) teniendo en cuenta la corrientes nominales I_{IH} e I_{IL} .

Fuente: <http://www.seattlerobotics.org/encoder/mar97/basics1.gif>

eduardo.boemo@uam.es

Circuito Antirrebote (debounce circuit)



- **Definition:** Electrical contacts in mechanical pushbutton switches often make and break contact several times when the button is first pushed. A debouncing circuit removes the resulting ripple signal, and provides a clean transition at its output.

- En HW se quita mediante circuitos basados en dos ideas:

- Redes RC (el C se descarga rápidamente con el interruptor y se carga lentamente a través de la resistencia)
- Biestables que almacenan el dato del primer rebote.

- En un μP se puede quitar por SW.

Fuentes:

http://www.ece.utep.edu/courses/web3376/images/switch_debounce_DIP_portH0_falling.gif

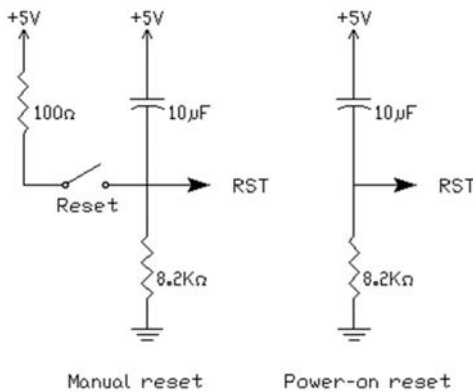
<http://www.maxim-ic.com/glossary/index.cfm/Ac/V/ID/82/Tm/Debounce>

<http://www.play-hookey.com/digital/images/debounce.gif>

eduardo.boemo@uam.es

Power-on Reset

- From Wikipedia, the free encyclopedia



A **power-on reset (PoR)** generator is *peripheral* that generates a reset signal when power is applied to the device. It ensures that the device starts operating in a known state.

In **VLSI** devices, the **power-on reset (PoR)** is an electronic device incorporated into the integrated circuit that detects the power applied to the chip and generates a reset impulse that goes to the entire circuit placing it into a known state. A simple PoR is composed by an RC device that charges with the rising of the supply voltage. A schmitt trigger is used so that the rising charged voltage of the RC network generates an impulse. This impulse is generated based on the two threshold voltages of the schmitt trigger. When the input voltage at the schmitt trigger coming from the RC network reaches the first threshold voltage the output of the schmitt trigger switches so that it generates the first edge of the input. The charging of the RC network should be long enough so that the PoR can reset all the internal circuits before the charging voltage reaches the other threshold voltage of the schmitt trigger and the output to switch back.

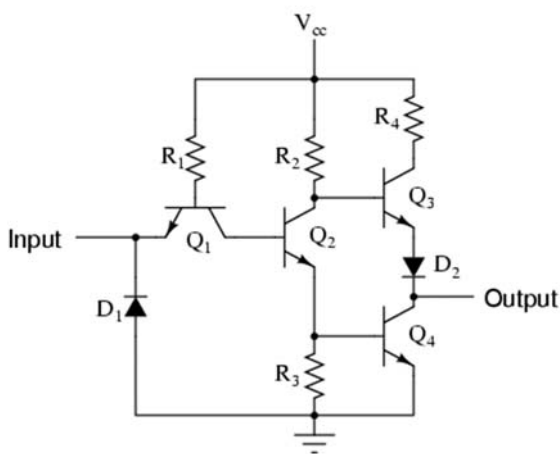
Fuente: <http://www.discoverprojects.com>

- One of the issues with using RC network to generate PoR pulse is the sensitivity of the R and C values to the power-supply ramp characteristics. When the power supply ramp is rapid, the R and C values can be calculated so that the time to reach the switching threshold of the schmitt trigger is enough to apply a long enough reset pulse. When the power supply ramp itself is slow, the RC network tends to get charged up along with the power-supply ramp up. So when the input schmitt stage is all powered up and ready, the input voltage from the RC network would already have crossed the schmitt trigger point

eduardo.boemo@uam.es

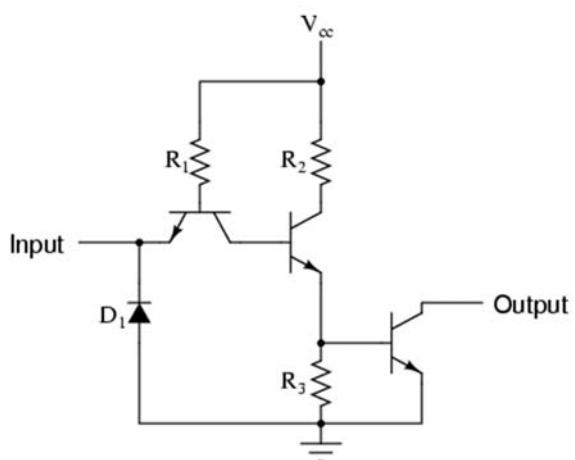
Open-collector / Open-Drain

Practical inverter (NOT) circuit



Salida totem-pole

Inverter circuit with open-collector output



Inverter with open-collector output



Fuente: http://www.eng.cam.ac.uk/DesignOffice/mdp/electric_web/Digital/DIGI_3.html

eduardo.boemo@uam.es

Open-collector / Open-Drain

**SN54HC05, SN74HC05
HEX INVERTERS
WITH OPEN-DRAIN OUTPUTS**
SCLS080B - MARCH 1984 - REVISED MAY 1997

- Package Options Include Plastic Small-Outline (D) and Ceramic Flat (W) Packages, Ceramic Chip Carriers (FK), and Standard Plastic (N) and Ceramic (J) 300-mil DIPs

description

These devices contain six independent inverters. They perform the Boolean function $Y = \bar{A}$ in positive logic. The open-drain outputs require pullup resistors to perform correctly. They may be connected to other open-drain outputs to implement active-low wired-OR or active-high wired-AND functions.

The SN54HC05 is characterized for operation over the full military temperature range of -55°C to 125°C . The SN74HC05 is characterized for operation from -40°C to 85°C .

INPUT A	OUTPUT Y
H	L
L	H

logic symbol

SN54HC05... J OR W PACKAGE
SN74HC05... D OR N PACKAGE
(TOP VIEW)

SN54HC05... FK PACKAGE
(TOP VIEW)

NC - No internal connection

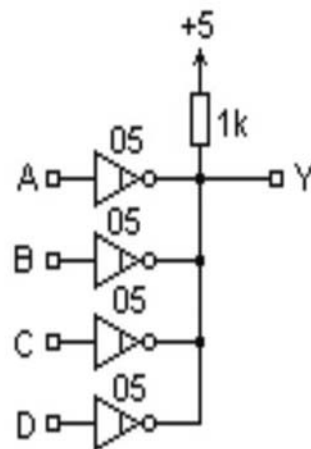
■ Ejemplo:

- 74HC04 es un sextuple inversor normal
- 74HC05 idem pero *open drain*

eduardo.boemo@uam.es

Open-collector / Open-Drain

- En los circuitos open-collector, la salida no está conectada a un transistor superior); el colector del transistor inferior está suelto y accesible desde el exterior a través de un *pin*.
- Un open collector permite encender LEDs, manejar una carga o conectar varias salidas juntas para hacer una wired-AND
- Wire-AND = AND cableada: útil cuando se requiere una AND de gran número de entradas.



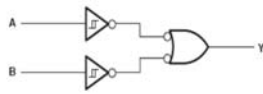
Entradas Schmitt-trigger

7032

QUADRUPLE 2-INPUT POSITIVE-OR GATES WITH SCHMITT-TRIGGER INPUTS

- Same Pinouts as SN74HC32
- V_{CC} : 2V to 6V
- Schmitt-Triggered Inputs
- $Y = A + B$

Logic Diagram



RECOMMENDED OPERATING CONDITIONS

PARAMETER	MAX or MIN	HC	UNIT
I_{CC}	MAX	0.02	mA
I_{OL}	MAX	-4	mA
I_{IK}	MAX	4	mA

SWITCHING CHARACTERISTICS

PARAMETER	INPUT	OUTPUT	MAX or MIN	HC
t_{PLH}	A or B	Y	MAX	33
t_{PHL}				33

UNIT: ns

- In electronics, a **Schmitt trigger** is a comparator circuit that incorporates positive feedback.

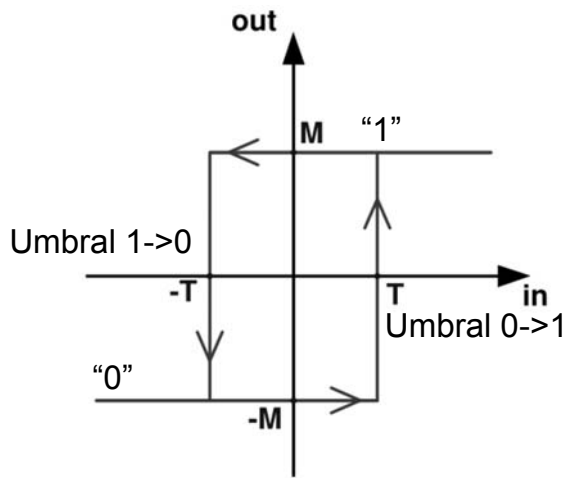
When the input is higher than a certain chosen threshold, the output is high; when the input is below another (lower) chosen threshold, the output is low; when the input is between the two, the output retains its value. The trigger is so named because the output retains its value until the input changes sufficiently to trigger a change. This dual threshold action is called hysteresis, and implies that the Schmitt trigger has some memory.

- The benefit of a Schmitt trigger over a circuit with only a single input threshold is greater stability (noise immunity). With only one input threshold, a noisy input signal near that threshold could cause the output to switch rapidly back and forth from noise alone. A noisy Schmitt Trigger input signal near one threshold can cause only one switch in output value, after which it would have to move to the other threshold in order to cause another switch

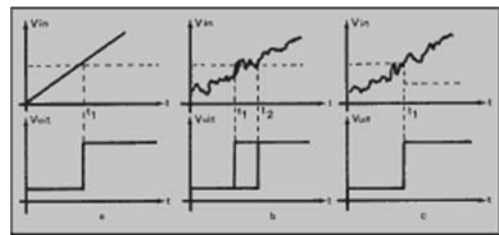
- Fuente: WIKIPEDIA

eduardo.boemo@uam.es

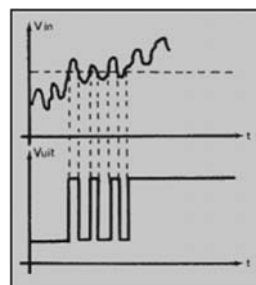
Entradas Schmitt-trigger



Concepto de HISTERESIS



- Un Schmitt-trigger hace que el paso de 0 a 1 de una señal lenta y ruidosa sea limpio y ocurra cuando alcanza por primera vez el umbral 0->1



- Ejemplo de efecto de señal ruidosa que entra a una pata sin Schmitt-trigger

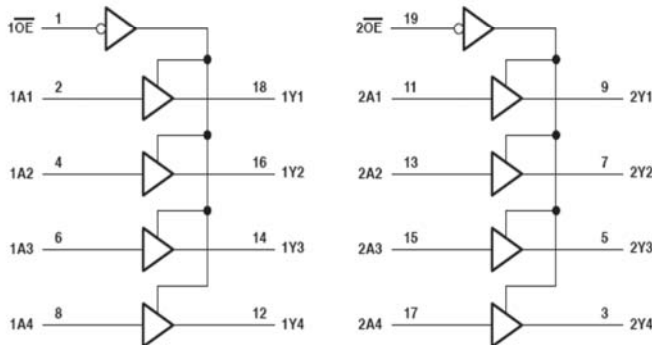
Buffer / Driver

244

OCTAL BUFFERS/LINE DRIVERS/LINE RECEIVERS

- 3-State Outputs Drive Bus Lines or Buffer Memory Address Registers
- PNP Inputs Reduce DC Loading
- 74AC11xxx: Product Available in Reduced-Noise Advanced CMOS (11000 Series)
- 74ACT11xxx: Product Available in Reduced-Noise Advanced CMOS (11000 Series)

Logic Diagram



- *Buffer*: elemento que separa por medio de controles de alta impedancia (*tri-state*)

- *Driver*: elemento con capacidad de entregar y absorber más corriente manteniendo los niveles lógicos (mayor fanout)

eduardo.boemo@uam.es

Transceivers

620

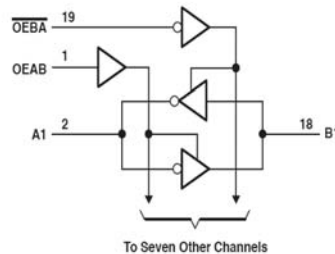
OCTAL BUS TRANSCEIVERS

- Local Bus-Latch Capability
- 3-State Inverting Outputs
- 74AC11xxx: Product Available in Reduced-Noise Advanced CMOS (11000 Series)
- 74ACT11xxx: Product Available in Reduced-Noise Advanced CMOS (11000 Series)

FUNCTION TABLE

ENABLE INPUTS		OPERATION
OEBA	OEAB	
L	L	B data to A bus
H	H	A data to B bus
H	L	Isolation
L	H	B data to A bus A data to B bus

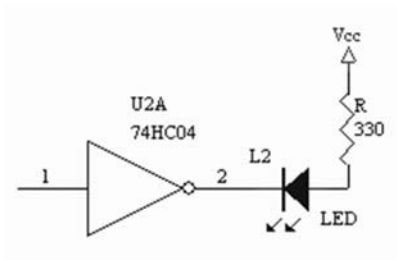
Logic Diagram



- Para pasar datos entre dos *buses*.
- Bidireccionales
- OEBA = output enable para pasar datos desde el bus B al bus A

eduardo.boemo@uam.es

Cómo encender un LED?



- Most LED's have a current rating, which determines the size of the resistor you will need. The current rating tells you what the maximum allowable current for the part is. In general, the higher the current, the brighter the LED.

- Most LED's seem to handle at least 15mA. If you are using a 5 volt circuit, then Ohms law tells you what resistor value to use:

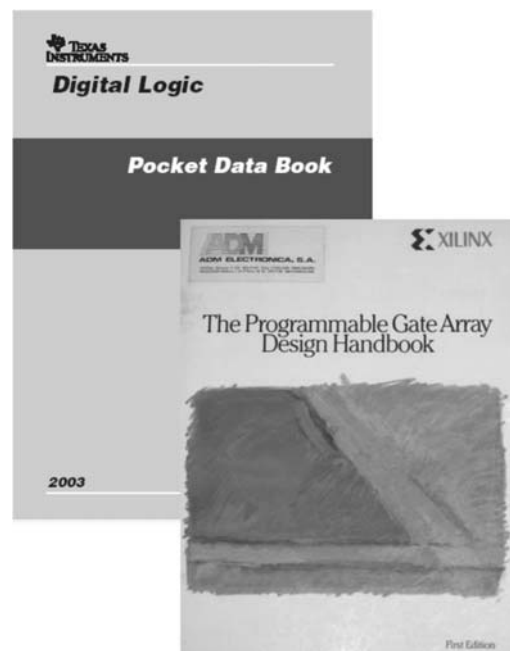
- $R = V / I$
- $R = 5v / 0.015A = 333 \text{ ohms}$.

Fuente: <http://www.seattlerobotics.org/encoder/mar97/basics1.gif>

eduardo.boemo@uam.es

Conclusiones

- En los manuales de componentes encontrará decenas de hojas describiendo:
 - Aspectos eléctricos
 - Funcionalidad
 - Rango de temperatura de operación
 - Degradación de la velocidad en función de la temperatura y tensión
 - Potencia dinámica (watt por cada MHz de operación)
 - Potencia estática
 - Encapsulados
 - Dimensiones
 - Ejemplos de aplicación
 - Obsolescencia
 -



eduardo.boemo@uam.es