

ASIGNATURA:	ELECTRÓNICA DIGITAL (1ª parte)	FECHA:	16-09-2004
APELLIDOS	SOLUCIÓN	Nº Lista	
NOMBRE:		D.N.I.	
		1	2
		3	4

**Cuestión 1. (4 puntos).** Se quiere diseñar un circuito combinacional digital de una máquina para el cambio de pesetas en euros. El sistema (que se representa en la figura 1) funciona de la siguiente forma:

-La máquina dispone de una única ranura por la que acepta una única moneda de 5, 10, 25 o 50 pesetas. Si la moneda no corresponde con ninguna de las cuatro anteriores la devuelve y no hace nada más. Si es una moneda válida cierra la entrada para que no se puedan introducir más monedas y activa a nivel alto (1 lógico) la patilla que corresponda a la moneda introducida (por ejemplo, una moneda de 5 pesetas activaría la patilla P5).

-La máquina sólo puede entregar monedas de 1, 2, 5, 10 y 20 céntimos de euro, redondeando a valor más próximo.

-El circuito digital lee la moneda introducida y activa a nivel alto las distintas salidas que correspondan en céntimos, tal que su suma corresponda al valor equivalente de la moneda en pesetas. Por ejemplo, si la máquina devolviese, en un caso hipotético, 31 céntimos de euro, ésta activaría las salidas 1, 10 y 20 céntimos (C1, C10 y C20).

-Una vez activas las salidas correspondientes en céntimos, la máquina devuelve dicha cantidad y vuelve a abrir la ranura para que el usuario pueda volver a introducir otra moneda. Se pide:

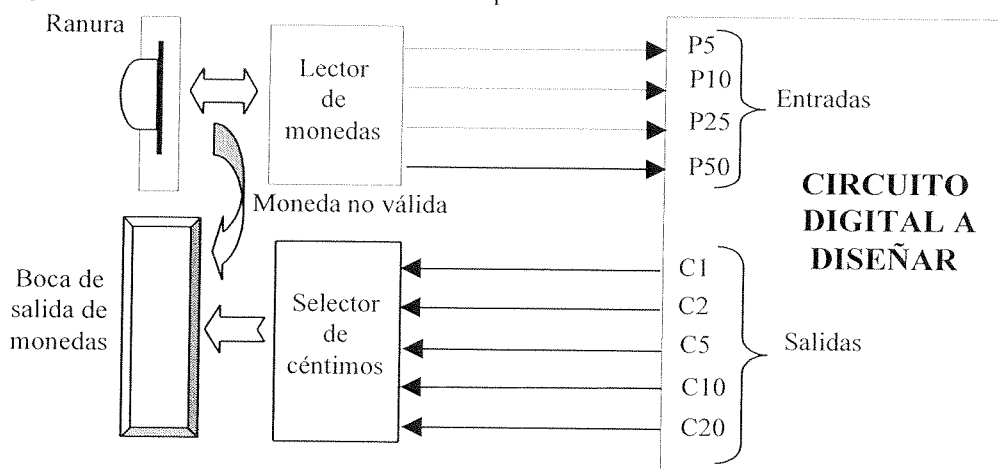


Figura 1. Diagrama de bloques de la máquina.

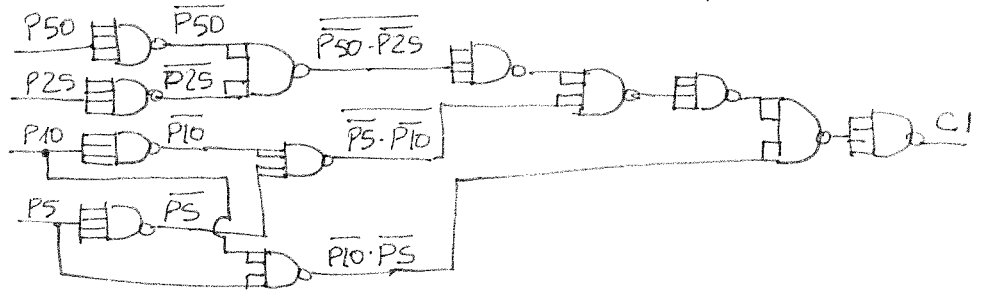
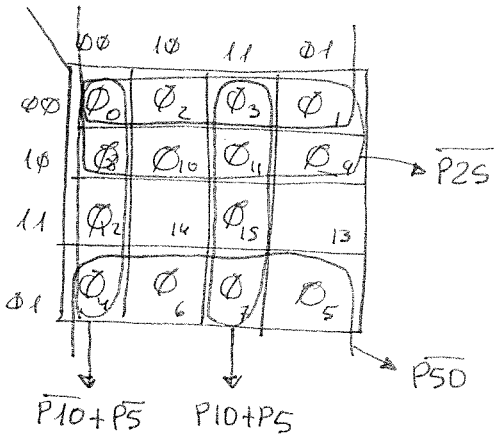
A) Realice la tabla de verdad del circuito digital a diseñar justificando las distintas combinaciones. (1,5 puntos).

Entradas					Salidas					
P50	P25	P10	P5		C20	C10	C5	C2	C1	
0.-	0	0	0	0	0	0	0	0	0	No se introduce moneda ⇒ no se devuelve nada
1.-	0	0	0	1	0	0	0	1	1	Se introduce 1 moneda de 5pts y se devuelve 3 céntimos de €
2.-	0	0	1	0	0	0	1	0	1	Se introduce 1 moneda de 10pts ⇒ devuelve 6 c. €
3.-	0	0	1	1	0	0	0	0	0	Error. No se puede introducir más de 1 moneda
4.-	0	1	0	0	0	1	1	0	0	No se devuelve nada
5.-	0	1	0	1	0	0	0	0	0	Se introduce 1 moneda de 25pts ⇒ devuelve 15 c. €
6.-	0	1	1	0	0	0	0	0	0	Error
7.-	0	1	1	1	0	0	0	0	0	
8.-	1	0	0	0	1	1	0	0	0	Se introduce 1 moneda de 50pts y se devuelve 30 céntimos de €
9.-	1	0	0	1	0	0	0	0	0	Error
...	...	...	...	...	...	...	...	...	...	
10.-	1	1	1	1	0	0	0	0	0	

**B)** En función de la tabla de verdad obtenida en el apartado A realice el circuito digital que proporciona la salida de 1 céntimo (C1). Simplifique por maxterms y utilice únicamente puertas NAND de 4 entradas. **(1,2 puntos).**

$$C1 = \sqrt[4]{(15, 12, 11, 10, 9, 8, 7, 6, 5, 4, 3, 2, 1, 0)} = \overline{P50} \cdot \overline{P25} \cdot (\overline{P10} + \overline{P5}) \cdot (\overline{P10} + \overline{P5})$$

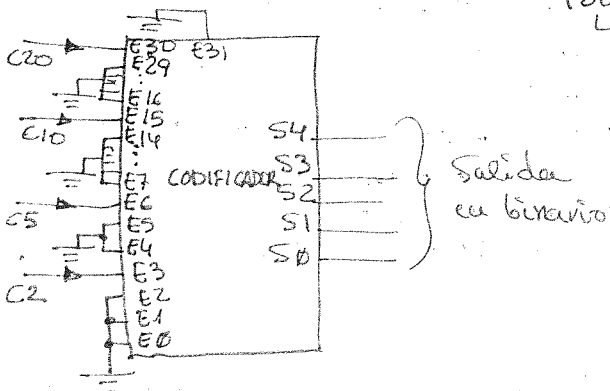
$$C1 = P50 \cdot P25 \cdot P10 \cdot P5 \cdot P10 \cdot P5 \text{ (en puertas NAND)}$$



**C)** Diseñe únicamente con un codificador con prioridad del número de entradas que necesite, un circuito combinacional que obtenga a partir de las salidas del circuito combinacional descrito en el enunciado y correspondiente a la tabla de verdad del apartado A, el código en binario de la cantidad de céntimos devuelta por la máquina. Por ejemplo, si se devuelven 30 céntimos, la salida será "11110". Nota: suponga que el codificador utilizado tiene sus entradas y salidas activas a nivel alto (1 lógico) y no dispone de entrada Enable. Justifique la respuesta. **(1,3 puntos).**

Posibles cantidades en céntimos

0	
3	$\rightarrow C2 = C1 = "1" \Rightarrow$ Debe activar la entrada E3
6	$\rightarrow C5 = C1 = "1" \Rightarrow$ Debe activar la " E6
15	$\rightarrow C10 = C5 = "1" \Rightarrow$ Debe activar la " E15
30	+ Cantidad máxima $\Rightarrow$ Codificador de 32 entradas
	$\rightarrow C20 = C10 = "1" \Rightarrow$ Debe activar la entrada E30



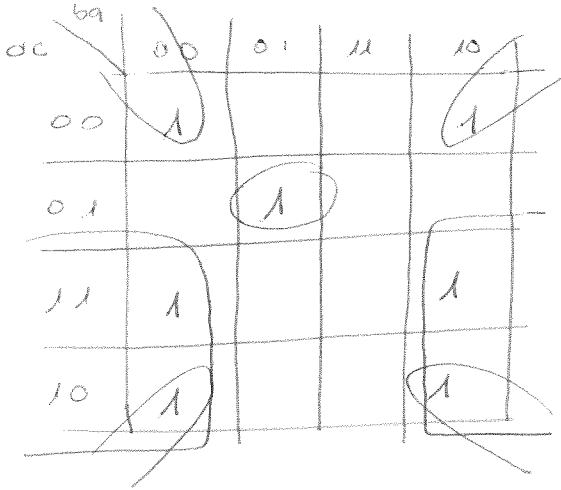
$32 = 2^5 \rightarrow 5 \text{ salidas}$

**Cuestión 2. (3,5 puntos).**

Implemente la siguiente función lógica según los requisitos de cada apartado (justifique adecuadamente todas las respuestas):

$$f(d, c, b, a) = \sum(0, 2, 5, 8, 10, 12, 14)$$

1. Utilizando el mínimo número posible de puertas NAND de dos entradas. (1,5 puntos).

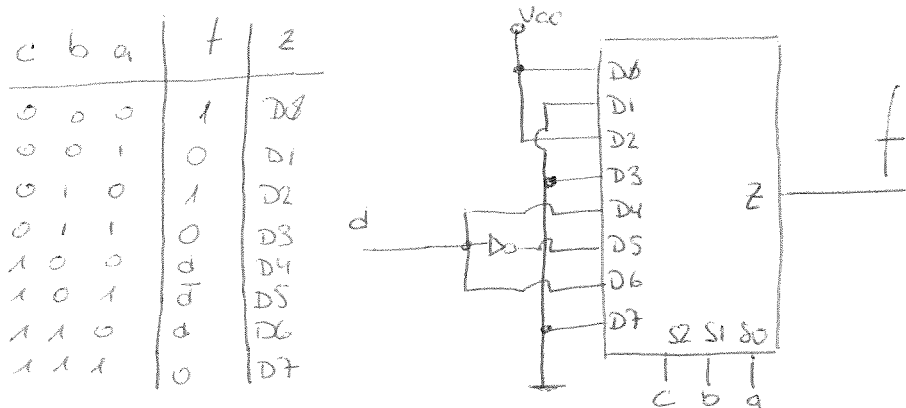


$$f = \bar{d}\bar{c}\bar{b}a + \bar{c}\bar{a} + d\bar{a}$$

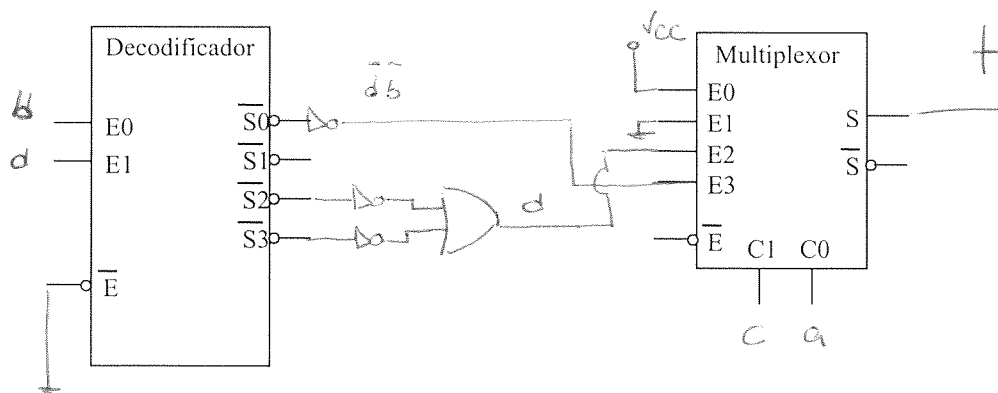
Para utilizar puertas NAND.

$$f = \overline{\overline{\bar{d}\bar{c}\bar{b}a + \bar{c}\bar{a} + d\bar{a}}} = \overline{\bar{d}\bar{c}\bar{b}a \cdot \bar{c}\bar{a} \cdot d\bar{a}}$$

2. Utilizando el circuito 74151 y los inversores que se necesiten. (1 punto).



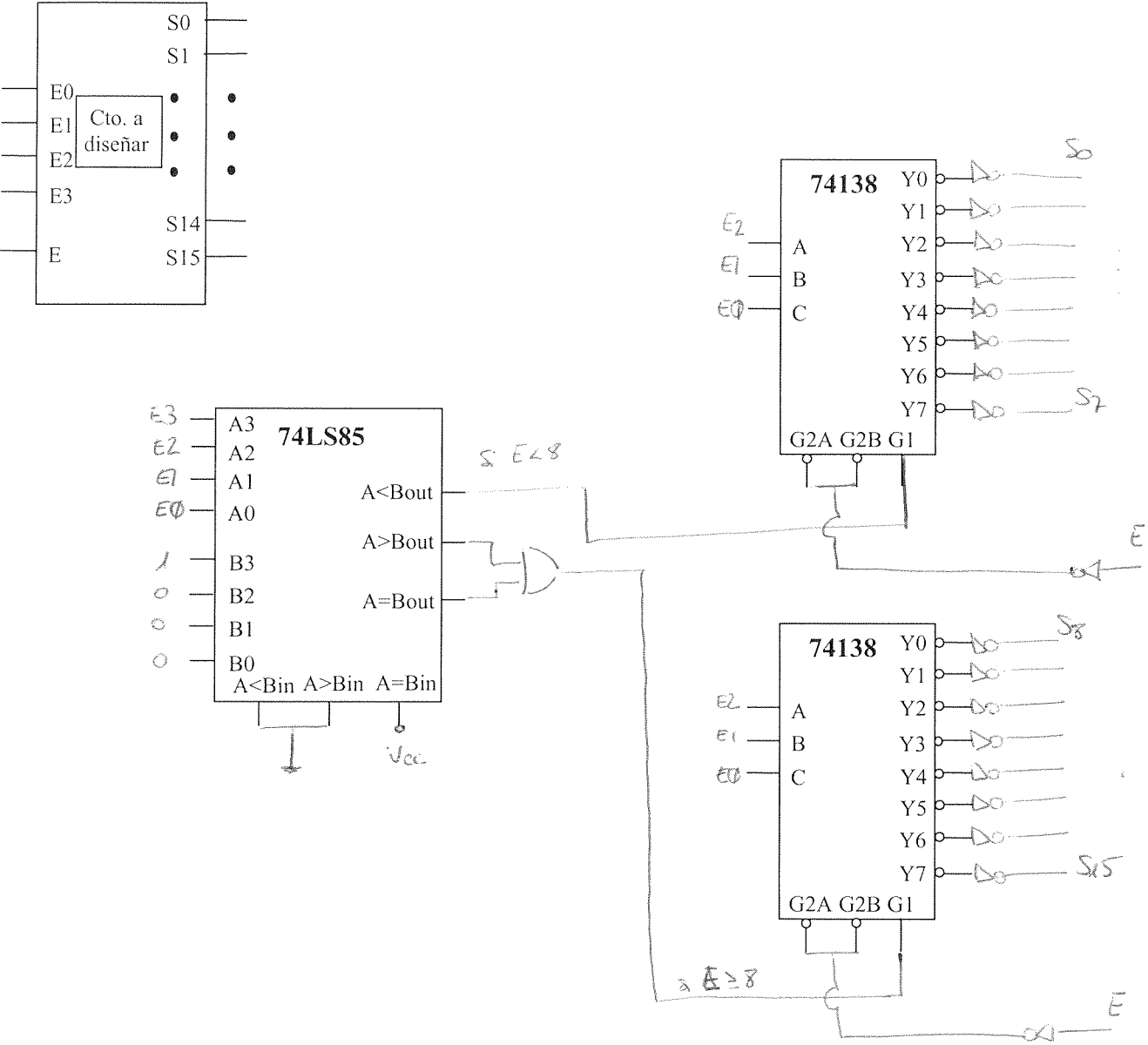
3. Utilizando el decodificador y el multiplexor de la siguiente figura y las puertas básicas que considere necesarias. Las entradas de mayor peso son las que tienen asignadas el índice mayor. (1 punto).

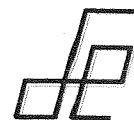


c	a	f	S
0	0	1	E0
0	1	0	E1
1	0	1	E2
1	1	0	E3

Cuestión 3 (2,5 puntos).

Diseñe un decodificador 4:16 con entradas, salidas y entrada de habilitación (E) activas a nivel alto a partir de dos circuitos 74138, un comparador 7485 y las puertas básicas que considere necesarias (justifique la respuesta). Indique claramente la localización de las entradas y las salidas del sistema total y las conexiones entre los circuitos.





ASIGNATURA:	ELECTRÓNICA DIGITAL (2ª parte)	FECHA:	16-09-2004
APELLIDOS	SOLUCIÓN	Nº Lista	
NOMBRE:		D.N.I.	
		1	2
		3	T

**Cuestión 1. (3,3 puntos).** Se desea diseñar un autómata Mealy (figura 1) que recibe un mensaje en serie bit a bit (cada bit corresponde a un periodo de reloj) por su entrada E y genera a su salida S el bit de paridad par que corresponda por cada tres bits recibidos. Durante los dos primeros bits la salida S valdrá 0 y en el tercero la salida S corresponderá al bit de paridad par. El proceso se repite indefinidamente. Se pide:

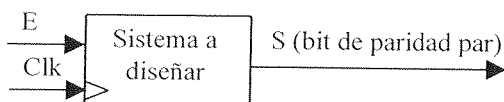
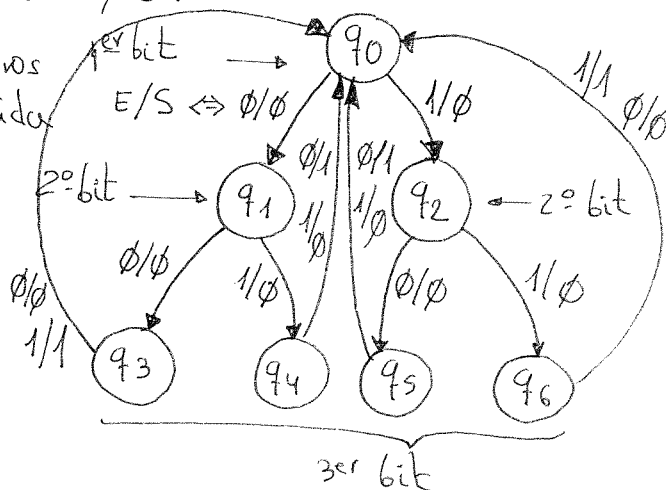


Figura 1. Diagrama de bloques del circuito a diseñar.

A). Obtenga el grafo que define el comportamiento del sistema que se desea diseñar. Justifique la respuesta. Simplifique al máximo el grafo. (1,5 puntos)

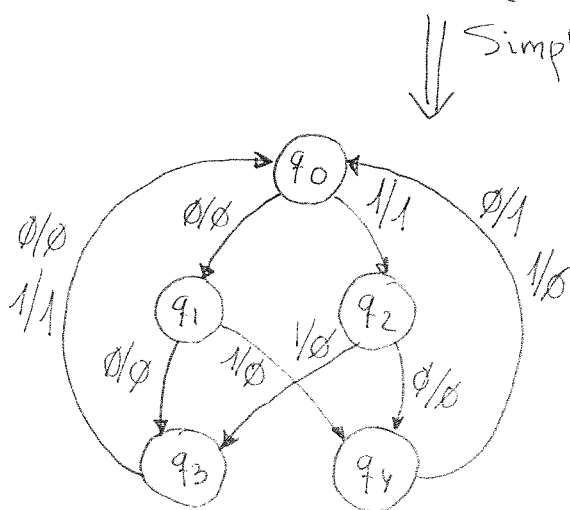
Como es un código binario serie de 3 bits nos planteamos todas las combinaciones posibles, es decir, 8.

\* Los 2 primeros bits la salida a 0, según marca el enunciado



\* En el 3er bit generamos el bit de paridad par (S)  
Ejemplos:

$000 \Rightarrow S=0$   
 $010 \Rightarrow S=1$   
 $111 \Rightarrow S=1$



Vemos que  $q_4$  y  $q_5$  ante las mismas entradas dan las mismas salidas ( $0/1$  y  $1/0$ ) y van al mismo próximo estado ( $q_0$ ) por lo que son equivalentes y se transforman en un único estado  $q_4$ . Lo mismo ocurre con  $q_3$  y  $q_6$  ( $0/0$  y  $1/1$ )  $\Rightarrow$  Se transforman en  $q_3$ .

B) Realice el circuito secuencial simplificado que corresponde con el funcionamiento representado en el grafo de la figura 2, utilizando biestables D y cualquier tipo de puertas. (1,8 puntos)

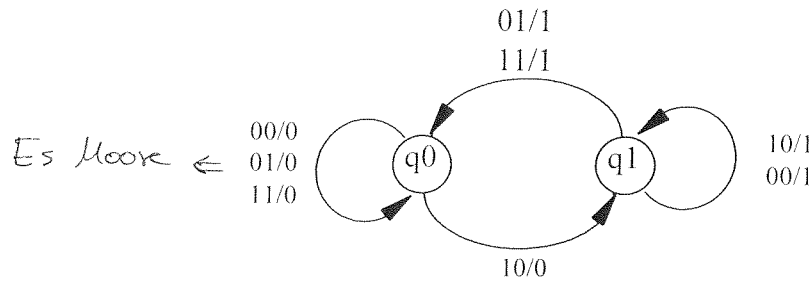


Figura 2. Grafo del circuito a realizar.

Tabla de estados (0,3)

$q_t$	$q_{t+1}$				$S_t$
	00	01	10	11	
q0	q0	q1	q0	q0	0
q1	q1	q0	q1	q0	1

Tabla de transición (0,2)

$Q_{\phi t}$	$Q_{\phi t+1}$				$S_t$
	00	01	10	11	
0	0	0	1	0	0
1	1	0	1	0	1

Tabla de excitación porque utilizamos biestables D (1 biestable  $\Rightarrow$  2 estados).  
 (0,1)  $D_{0t} \Leftrightarrow Q_{0t+1}$

Entradas

$$D_{\phi t} = \overline{E \cdot 0} \cdot (Q_{\phi t} + E1)$$

$Q_{\phi t}$	$E1 \cdot \overline{E \cdot 0}$				
	00	01	10	11	
0	0	1	2	3	
1	4	5	6	7	

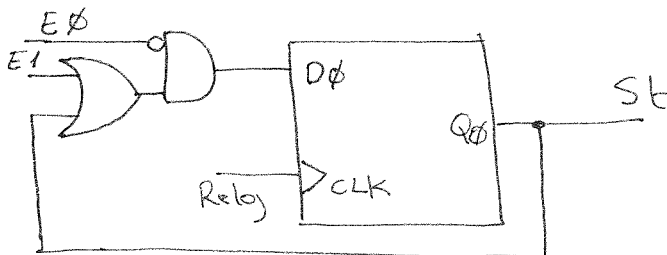
(0,3)

$$S_t = Q_{\phi t}$$

$Q_{\phi t}$	$S_t$				
	00	01	10	11	
0	0	2	3	1	
1	4	5	6	7	

(0,5)

CIRCUITO (0,6)



**Cuestión 2. (2,7 puntos).** Implemente un circuito digital (su diagrama de bloques se muestra en la figura 3) capaz de convertir un número de 4 bits expresado en complemento a dos (C-2) en uno de 4 bits en formato "magnitud y signo".

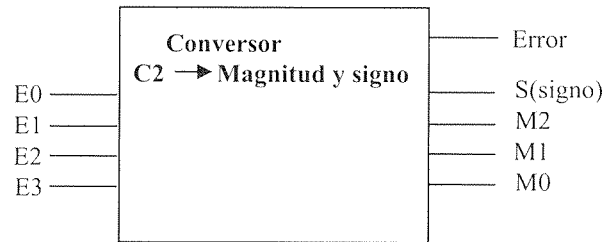
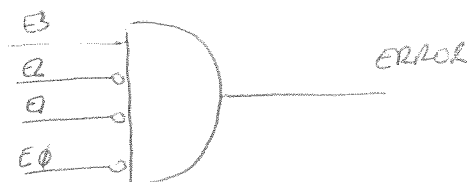
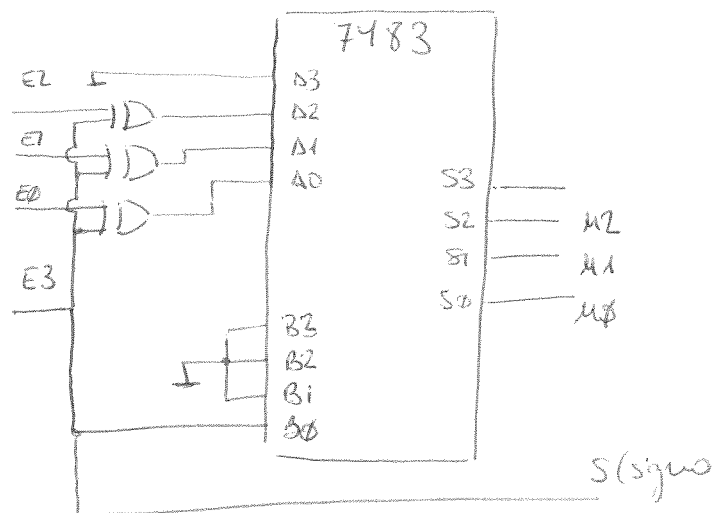


Figura 3. Diagrama de bloques del circuito a diseñar.

La salida de error debe activarse (a nivel alto) si se introduce un número en C-2 que no se pueda convertir a "magnitud y signo" con el número de bits disponible. Utilice las puertas lógicas que estime conveniente y, en caso de necesitarlo, el sumador 7483. Justifique la respuesta.

nº C2	Comentario
positivo	El convertor debe dejarlo como está
negativo ≠ -8	El convertor debe poner el bit de signo S a 1 y hacer el C2 de la entera para obtener la magnitud
= -8	El -8 (1000) no puede expresarse en magnitud y signo con 4 bits ⇒ error

El bit signo



**Cuestión 3. (4 puntos).**

Partiendo de dos contadores 74LS160, cuya descripción de funcionamiento se adjunta, se desea diseñar sobre la figura 4 un contador que cuando se le aplique a su entrada de reloj una señal cuadrada de frecuencia 100Hz repita su secuencia cada segundo. En el contador a diseñar (ver figura 5) la señal  $\overline{\text{CLEAR}}$  es una señal de reset asíncrona de forma que al activarse el contador pasa al estado 0. Por otro lado la señal  $\overline{\text{FIN}}$  se activa a nivel bajo durante un periodo de reloj cuando el contador se encuentra en el último estado de la secuencia de cuenta.

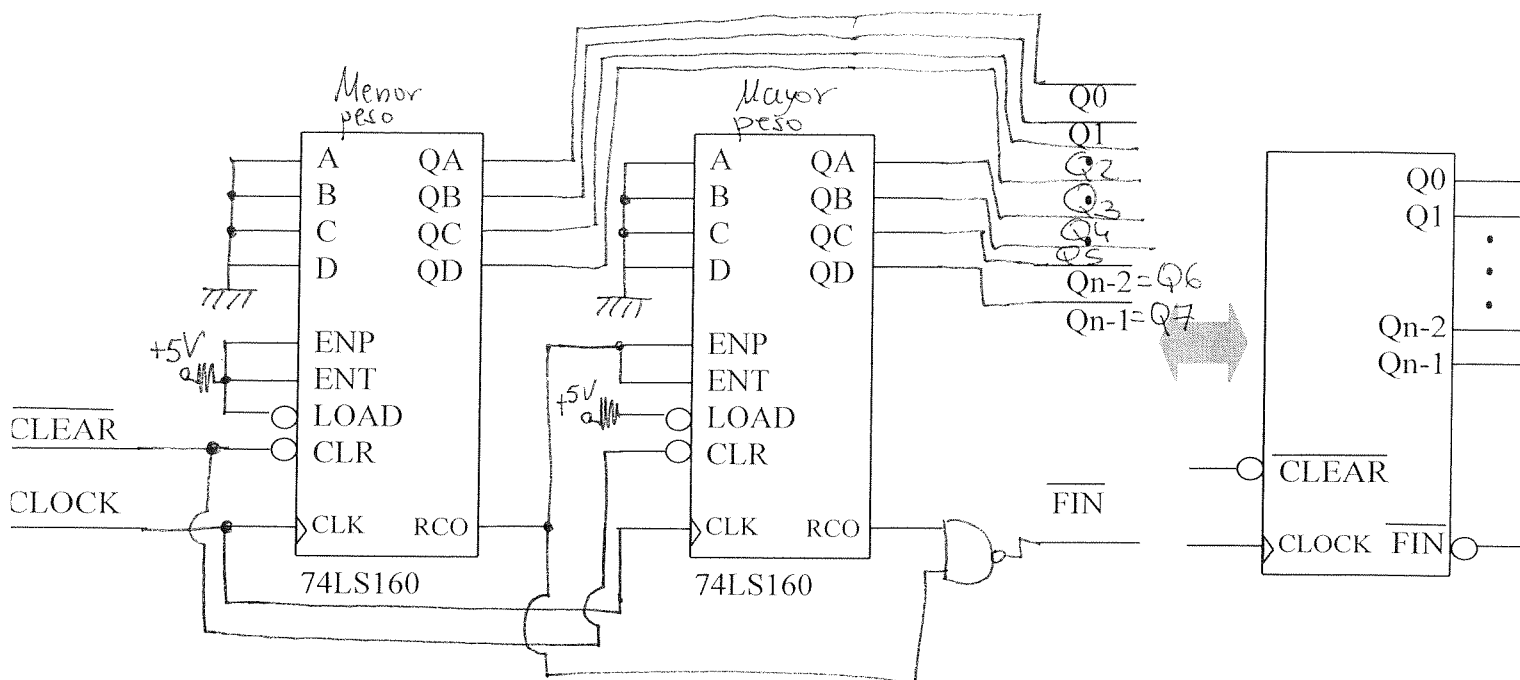


Figura 4. Componentes del contador a diseñar.

Figura 5. Diagrama contador a diseñar.

Se pide:

- I. Diseñe sobre la figura 4 el contador descrito (figura 5), completando las conexiones necesarias. Para ello puede emplear las puertas lógicas que considere necesarias. La ampliación debe ser síncrona. Justifique la respuesta. (1,1 puntos)

Módulo contador =  $\frac{1}{T_{CLK}} = f_{CLK} = 100 \Rightarrow$  Como el 74LS160 es un contador de décadas hacemos una ampliación decimal del contador (cuenta de 0 a 99). (0,3)

Ampliación síncrona  $\Rightarrow$  misma señal de reloj y RCO menor peso a Enables del de mayor peso. (0,2)

No tiene patilla de load  $\Rightarrow$  LOAD = "1" y A=B=C=D = "0" (0,1)

$\overline{\text{CLEAR}}$  a los dos contadores (0,1)

$\overline{\text{FIN}} = \overline{\text{RCO}_{\text{menor peso}}} \cdot \overline{\text{RCO}_{\text{mayor peso}}}$  ya que RCO se activa a "1". (0,3)

Como no tiene ENABLE  $\Rightarrow$  ENP=ENT = "1" en el contador de menor peso (0,1)



2. Un robot tiene en una rueda dos marcas ópticas que generan dos pulsos por vuelta de la rueda. Se desea activar una alarma (A) cuando el robot dé más de "n" vueltas de rueda por segundo, utilizando como base el contador diseñado en el apartado 1 dentro del circuito de la figura 6, al que se le aplica una señal de RELOJ de 100Hz.

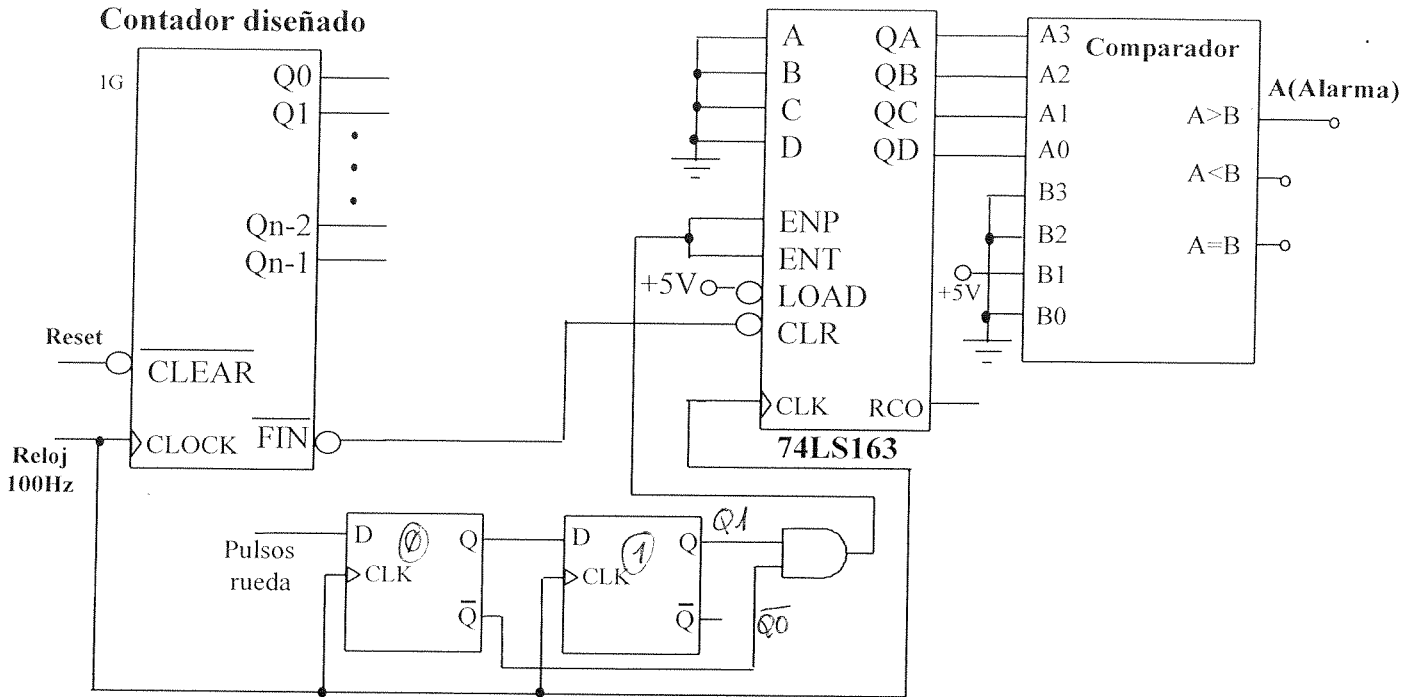


Figura 6. Circuito detector de la velocidad de giro de la rueda de un robot.

Se pide:

- A). Complete el cronograma de la figura 7, justificando la respuesta. Suponga inicialmente a 0 las salidas Q de los biestables y la salida del contador 74LS163. (2 puntos)

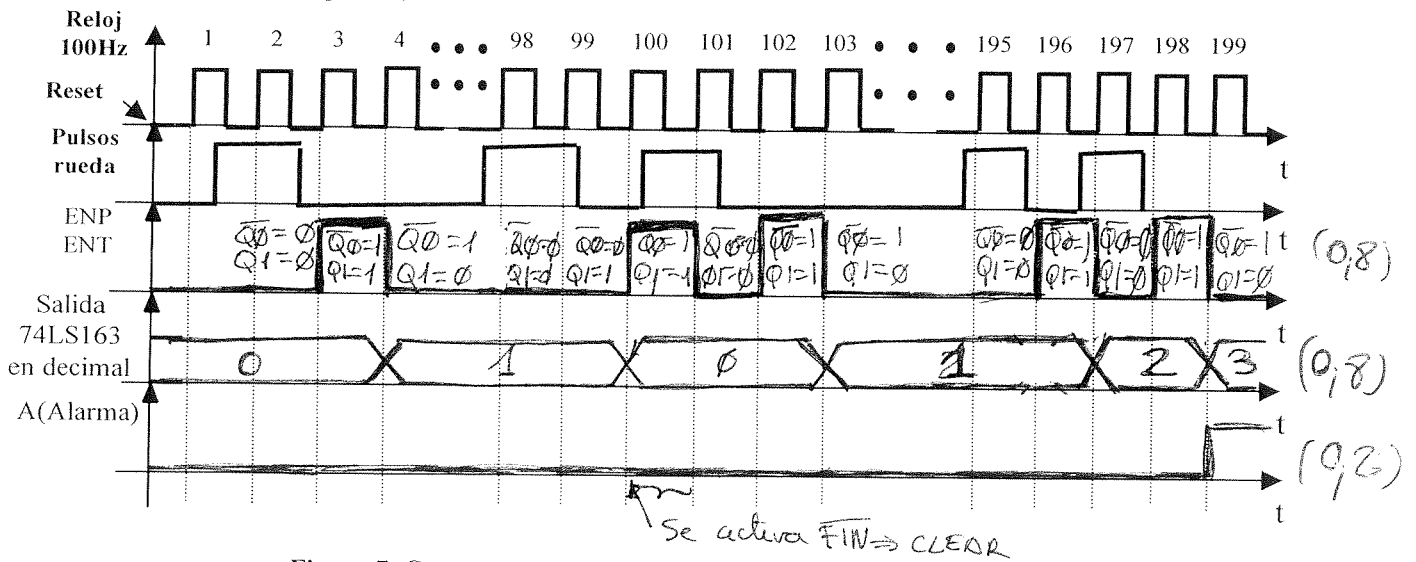


Figura 7. Cronograma de funcionamiento del circuito de la figura 6.

Cuando la salida de contador 74LS163 sea mayor que 2  $\Rightarrow$  Se activa la alarma.

El contador 74LS163 sólo cuenta si  $ENP=ENT=1$  y llega a 100 en CLK. Se reseteará cada vez que se active FIN, es decir, cada 100 pulsos de Reloj 100Hz.  $\Rightarrow$  En el 1 del pulso 100, 200, etc. Los biestables D copian lo que tengan a su entrada en cada 1 de Reloj 100Hz.

B). Conteste justificadamente a las siguientes preguntas: (0,9 puntos)

A) ¿Cuántas vueltas por segundo debe dar la rueda del robot, como mínimo, para activar la salida de alarma (A)?.

Para que se active la alarma el contador 74LS163 debe contar 3 o mas en 1 seg (100 ciclos de la señal Reboj 100kHz). Como cada cuenta corresponde a 1 pulso de rueda, y una vuelta son dos pulsos  $\Rightarrow$  más de 1,5 vueltas / seg

B) ¿Qué velocidad máxima en vueltas por segundo se puede medir?.

EL contador 74LS163 es binario de 4 bits  $\Rightarrow$  Desde 0 hasta 15  $\Rightarrow$   
 $\Rightarrow$  16 cuentas  $\Rightarrow$  Velocidad máxima = 8 vueltas / seg

C) ¿Qué anchura mínima deben tener los pulsos generados por la rueda del robot?.

Para detectar un nivel alto debe llegar un  $\uparrow$  de la señal reboj 100kHz  $\Rightarrow$  Anchura mínima =  $\frac{1}{f_{clk}}$  = 0,01 seg.