



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
 ASIGNATURA: **Introducción a las Computadoras (Prob.).** CURSO: **1º** GRUPO: _____
 Nº DE EXPEDIENTE: _____ CONVOCATORIA: **3 de Febrero de 2003. (Mañana)**

PROBLEMA. 1

(cont.)

SOLUCIÓN

Instrucción	μInstrucciones	μÓrdenes	Operación Básica
SHL A	$PC \rightarrow ABUS$	<i>salpc</i>	<i>Fflag</i>
	$(ABUS) \rightarrow DBUS$	<i>mem, rd</i>	
	$DBUS \rightarrow CO$	<i>ckco</i>	
	$PC++$	<i>regl, ckpcl, ckpch</i>	
	$0 \rightarrow F_C$	<i>quitfc</i>	
	$ENT1 <rc> \rightarrow RESULT$	<i>alu3, alu0, ckfl, ckfc</i>	<i>Italu</i>
	$DBUS \rightarrow A$	<i>cka</i>	
JNP etiqueta (P=0)	$PC \rightarrow ABUS$	<i>salpc</i>	<i>F</i>
	$(ABUS) \rightarrow DBUS$	<i>mem, rd</i>	
	$DBUS \rightarrow CO$	<i>ckco</i>	
	$PC++$	<i>regl, ckpcl, ckpch</i>	
	$PC \rightarrow ABUS$	<i>salpc</i>	<i>F</i>
	$(ABUS) \rightarrow DBUS$	<i>mem, rd</i>	
	$DBUS \rightarrow DIRL$	<i>ckdirl</i>	
	$PC++$	<i>regl, ckpcl, ckpch</i>	
	$PC \rightarrow ABUS$	<i>salpc</i>	<i>It16</i>
	$ABUS + DIRL \rightarrow ABUS$	<i>sumdir</i>	
	$ABUS \rightarrow PC$	<i>ckpcl, ckpch</i>	
NOP	$PC \rightarrow ABUS$	<i>salpc</i>	<i>F</i>
	$(ABUS) \rightarrow DBUS$	<i>mem, rd</i>	
	$DBUS \rightarrow CO$	<i>ckco</i>	
	$PC++$	<i>regl, ckpcl, ckpch</i>	



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **3 de Febrero de 2003. (Mañana)**

PROBLEMA. 2

(2.5 Puntos)

Dado el siguiente fragmento de programa:

```
.....  
XOR  A, A  
MOV  BC,0A48EH  
MOV  A, 9FH  
ADC  A, B  
bucle SHL  A  
:  
JO   bucle  
CMP  A, C  
.....
```

Se pide:

- Contenido del acumulador, A, al finalizar el programa.
- Estado de los *flags* F_C , F_Z , F_O , F_S y F_P tras ejecutar `CMP A, C`.
- Interprete la secuencia de los flags obtenida suponiendo que los operandos son enteros **sin** signo y también para enteros **con** signo.

SOLUCIÓN

Desarrollando el fragmento de código se obtiene:

<u>CÓDIGO</u>	<u>EJECUCIÓN</u>
XOR A, A	$0 \rightarrow A$
MOV BC,0A48EH	$A4H \rightarrow B, 8EH \rightarrow C$
MOV A, 9FH	$9FH \rightarrow A$
ADC A, B	$9FH + A4H = 143H \Rightarrow 43H \rightarrow A, 1 \rightarrow F_C$
	<i>Ciclo 1 Ciclo 2 Ciclo 3</i>
bucle SHL A	$86H \rightarrow A, 1 \rightarrow F_O$ $0CH \rightarrow A, 1 \rightarrow F_O$ $18H \rightarrow A, 0 \rightarrow F_O$
:	
JO bucle	<i>salta salta no salta</i>
CMP A, C	$18H - 8EH = 8AH \rightarrow F_C = 1, F_Z = 0, F_O = 1, F_S = 1$ y $F_P = 0$

- $A = 18H$
- $F_C = 1$ (borrow), $F_Z = 0$, $F_O = 1$, $F_S = 1$ y $F_P = 0$
- Según el valor de los flags:
 - Si los operandos son sin signo $A < B$ ($F_C = 1$)
 - Si los operandos son con signo $A > B$ ($F_O = 1$ y $F_S = 1$)



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.).** CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **3 de Febrero de 2003. (Mañana)**

PROBLEMA. 3

(2.5 Puntos)

Dado el siguiente fragmento de programa

```
ORG 2000H
MOV X, 2816H
MOV A, 1
MOV (X), A
MOV C, 5
bucle SHL A
:
MOV B, A
ADD A, (X)
MOV (X), A
MOV A, B
DEC C
JNZ bucle
HLT
```

Se pide:

- Escribir el código máquina (0.5 ptos).
- Valor final de los registros y de las posiciones de memoria que intervienen (0.75 ptos).
- Función del programa (0.75 ptos).
- Tiempo que tarda en ejecutarse si la frecuencia del reloj de la CPU es de 100MHz (0.5 ptos).

SOLUCIÓN

a)

Dirección	Instrucciones	Código Máquina	Ciclos de Reloj
2000H	MOV X, 2816H	56 16 28	15
2003H	MOV A, 1	6C 01	10
2005H	MOV (X), A	49 00	13
2007H	MOV C, 5	7C 05	10
2009H	bucle SHL A	E0	7
200AH	:		
200BH	MOV B, A	71	7
200DH	ADD A, (X)	8E 00	13
200FH	MOV (X), A	49 00	13
2010H	MOV A, B	6A	7
2011H	DEC C	A3	7
2012H	JNZ bucle	17 F6	7/12
2013H	HLT	0E	5



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
 ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
 Nº DE EXPEDIENTE: _____ CONVOCATORIA: **3 de Febrero de 2003. (Mañana)**

PROBLEMA. 3

(cont.)

b) El proceso de ejecución resulta:

	ORG	2000H						
1	MOV	X, 2816H	2816H→X					
2	MOV	A, 1	1→A					
3	MOV	(X), A	1→(2816H)					
				<i>Ciclo1</i>	<i>Ciclo1</i>	<i>Ciclo1</i>	<i>Ciclo1</i>	<i>Ciclo1</i>
4	MOV	C, 5	5→C					
5	bucle	SHL A	2→A	4→A	8→A	16→A	32→A	
6								
7	MOV	B, A	2→B	4→B	8→B	16→B	32→B	
8	ADD	A, (X)	1+2=3→A	4+3=7→A	8+7=15→A	16+15=31→A	32+31=63→A	
9	MOV	(X), A	3→(2816H)	7→(2816H)	15→(2816H)	31→(2816H)	63→(2816H)	
10	MOV	A, B	2→A	4→A	8→A	16→A	32→A	
11	DEC	C	4→C	3→C	2→C	1→C	0→C	
12	JNZ	bucle	salta	salta	salta	salta	no salta	
	HLT						parada	

A= B= 32, C= 0, (2816H)= 63

c) Si llamamos n al número almacenado en el registro C, el programa obtiene en la posición de memoria 2816H el resultado de la expresión: $2^{n+1}-1$ y en el registro A= 2^n .

d) El número de ciclos de reloj, será:

$$n^{\circ} \text{ ciclos} = 15 + 10 + 13 + 10 + (7 \times 5) + (7 \times 5) + (13 \times 5) + (13 \times 5) + (7 \times 5) + (7 \times 5) + (12 \times 4) + 7 + 5 = 378$$

$$\text{Tiempo} = \frac{378 \text{ ciclos}}{100 \text{ MHz}} = 3.78 \mu\text{s}$$



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **3 de Febrero de 2003. (Mañana)**

TEST **(2.5 Puntos)**

En las siguientes preguntas de tipo test, sólo existe una respuesta correcta. Cada pregunta tiene un valor de 0,25 ptos. Cada respuesta incorrecta descuenta 0,1 ptos. La pregunta que deje en blanco no sumará ni restará puntos.

Notas: · Se debe poner una **X** sobre la letra de la **tabla "SOLUCIÓN"** (que encontrará en la hoja siguiente) correspondiente a la respuesta correcta.

· La tabla "CALIFICACIÓN" no deberá utilizarla, es para su posterior calificación.

· No se tendrán en cuenta las respuestas que no se encuentren en dicha tabla "SOLUCIÓN"

1.- La instrucción INT 03FH:

- a) Es una interrupción hardware
- b) Condiciona su ejecución al estado de la máscara de interrupciones
- c) Efectúa una lectura en las direcciones 007EH y 007FH.
- d) Equivale a un salto incondicional

2.- La instrucción JC address:

- a) En código máquina ocupa tres posiciones de memoria
- b) El tiempo de ejecución varía según el estado del flag de acarreo.
- c) Después de ejecutarse el flag de acarreo se pone siempre a cero.
- d) Guarda, antes de saltar, la dirección de retorno en la pila

3.- En el Indalo III el registro SP (Stack Pointer):

- a) Se usa en los direccionamientos indirectos indexados.
- b) Contiene la dirección del último dato introducido en la pila.
- c) Al efectuarse una lectura en la pila, disminuye en dos unidades
- d) A veces, interviene en los ciclos de Fetch.

4.- Sobre los flags podemos decir:

- a) $F_c = 1$ indica desbordamiento en sumas aritméticas de enteros sin signo.
- b) $F_0 = 1$ indica desbordamiento en operaciones lógicas.
- c) F_z no se activa nunca en sumas aritméticas.
- d) $F_s = 1$ indica que $A < B$ después de efectuar la operación $A - B$ si A y B son enteros con signo.

5.- Después de efectuar CMP A,B los flags quedan como sigue: $F_c = F_0 = 1$ $F_z = F_s = 0$

- a) Significa que si A y B son enteros sin signo $A < B$.
- b) Si son enteros con signo $A > B$.
- c) Si son enteros sin signo no se produce desbordamiento.
- d) Si son enteros con signo, el resultado ha sido negativo.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **3 de Febrero de 2003. (Mañana)**

TEST

(cont.)

- 6.- Sobre el Mpx que el Indalo III tiene en la entrada del registro PC podemos decir:
- a) Es imprescindible en las operaciones de incremento y decremento de registros.
 - b) Permite cargar el registro PC, según convenga, con el contenido del DBUS o con el del ABUS.
 - c) Permite utilizar el registro PC en los accesos a la pila.
 - d) Solo interviene en las interrupciones hardware.
- 7.- Sobre los ciclos de Fetch podemos decir:
- a) Algunas instrucciones no efectúan ningún ciclo de Fetch.
 - b) Existen ciclos de Fetch de lectura y ciclos de Fetch de escritura.
 - c) En los ciclos de Fetch interviene siempre el registro PC.
 - d) La duración de todos los ciclos de Fetch es siempre la misma.
- 8.- Sobre los ciclos de máquina podemos decir:
- a) En todos los ciclos de máquina interviene siempre la memoria.
 - b) En todos los ciclos de máquina interviene siempre el bus de datos.
 - c) La duración de cualquier ciclo de máquina es constante.
 - d) Algunas instrucciones no efectúan ningún ciclo de máquina.
- 9.- De los registros del Indalo III podemos decir:
- a) El registro DIR siempre contiene una dirección.
 - b) El registro X se usa en los direccionamientos indirectos indexados.
 - c) El registro SP interviene en algunos ciclos de Fetch.
 - d) El registro BC se utiliza en las operaciones de SHIFTS aritméticos.
- 10.- Sobre las instrucciones en Ensamblador de operaciones lógicas podemos decir.
- a) AND A,B es cero si y solo si $A = B = 0$.
 - b) OR A,B es cero si y solo si $A = B = 0$.
 - c) XOR A,B es cero si $A \neq B$.
 - d) TEST A,B no afecta a los flags.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **3 de Febrero de 2003. (Mañana)**

TEST

(cont.)

SOLUCIÓN

1	2	3	4	5	6	7	8	9	10
a	a	a	a	a	a	a	a	a	a
b	b	b	b	b	b	b	b	b	b
c	c	c	c	c	c	c	c	c	c
d	d	d	d	d	d	d	d	d	d

La respuesta correcta se indicará tachando la letra correspondiente con una **X**.

Para anular una respuesta dada, se rodeará con una circunferencia \otimes , de modo que se entenderá:

	respuesta dada por el alumno.
	respuesta anulada por el alumno.

CALIFICACIÓN

Correctas		x 0,25 =	
Erróneas		x (- 0,1) =	-
		Total	



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Mañana)**

PROBLEMA. 1

(2.5 Puntos)

a) Completar la siguiente tabla, indicando las microinstrucciones, operaciones básicas e instrucción o instrucciones correspondientes. (1 pto)

INSTRUCCIÓN	Op. Básicas	Microinstrucciones	Microórdenes
			salpc
			mem, rd
			ckco
			reg1, ckpch, ckpcl
			reg1, reg0, cksph, ckspl
			salsp
			sala
			mem, wr
			reg1, reg0, cksph, ckspl
			salsp
			salfl
			mem, wr



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID
Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Mañana)**

PROBLEMA. 1

(cont.)

b) Indicar en la siguiente tabla las operaciones básicas, microinstrucciones y microórdenes necesarias para ejecutar la instrucción **JNZ addr** para $F_Z=0$ y $F_Z=1$. (1.5 pts)

<i>Instrucción</i>	<i>Op. básicas</i>	<i>Microinstrucciones</i>	<i>Microórdenes</i>
JNZ addr ($F_Z = 0$)			
JNZ addr ($F_Z = 1$)			



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
 ASIGNATURA: **Introducción a las Computadoras (Prob.).** CURSO: **1º** GRUPO: _____
 Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Mañana)**

PROBLEMA. 1

(cont.)

SOLUCIÓN

a)

<i>INSTRUCCIÓN</i>	<i>Op. Básicas</i>	<i>Microinstrucciones</i>	<i>Microórdenes</i>
PUSH AF	F	PC→ABUS	salpc
		(ABUS)→DBUS	mem, rd
		DBUS→CO	ckco
		PC++	reg1, ckpch, ckpcl
	I _{id16}	SP--	reg1, reg0, cksph, ckspl
	W	SP→ABUS	salsp
		A→DBUS	sala
		DBUS→(ABUS)	mem, wr
	I _{id16}	SP--	reg1, reg0, cksph, ckspl
	W	SP→ABUS	salsp
		F→DBUS	salfl
		DBUS→(ABUS)	mem, wr

b)

<i>Instrucción</i>	<i>Op. Básicas</i>	<i>Microinstrucciones</i>	<i>Microórdenes</i>
JNZ addr (Fz=1)	F	PC→ABUS	salpc
		(ABUS)→DBUS	mem, rd
		DBUS→CO	ckco
		PC++	reg1, ckpch, ckpcl
	F	PC→ABUS	salpc
		(ABUS)→DBUS	mem, rd
		DBUS→DIRL	ckco
		PC++	reg1, ckpch, ckpcl
	I _{t16}	PC→ABUS	salpc
		ABUS+DIRL→PC	sumdir, ckpcl, ckpch
JNZ addr (Fz=0)	F	PC→ABUS	salpc
		(ABUS)→DBUS	mem, rd
		DBUS→CO	ckco
		PC++	reg1, ckpch, ckpcl
	I _{id16}	PC++	reg1, ckpch, ckpcl



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Mañana)**

PROBLEMA. 2

(2.5 Puntos)

Sea el siguiente programa en ensamblador:

```
ORG 2F20H
MOV A, 0DBH
MOV BC, 3007H
bucle SUB A,B
:
JZ [FMR1]fin
JC fin
DEC C
JZ fin
JC fin
JMP bucle
fin: HLT
```

- 1) Ensambladlo (Obtened el mismo programa en código máquina). (1 pto)
- 2) Si la frecuencia del reloj del sistema es de 1GHz. Obtened el tiempo que tarda en ejecutarse el programa. (1 pto)
- 3) Valor final del registro A. (0.5 ptos)

SOLUCIÓN

1)

DIRECCIÓN	CONTENIDO	PULSOS
2F20H	6CDBH	10
2F22H	520730H	15
2F25H	F2H	7
2F26H	1B0AH	7/12
2F28H	1108H	7/12
2F2AH	A3H	7
2F2BH	1B05H	7/12
2F2DH	1103H	7/12
2F2FH	12252FH	15
2F32H	0EH	3



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.).** CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Mañana)**

PROBLEMA. 2

(cont.)

2) Ejecución del programa:

MOV A,0DBH ; $A \leftarrow DBH$

MOV BC,3007H ; $B \leftarrow 30H$ $C \leftarrow 07H$

;BUCLE 1ª VEZ

SUB A,B ; $DBH - 30H = 11011011 + 11010000 = 10101011 \rightarrow A = ABH$
; $F_c = 0$ $F_z = 0$
JZ FIN (No salta)
JC FIN (No salta)
DEC C ; $C = 6$ $F_z = 0$
JZ FIN (No salta)
JC FIN (No salta) (El $F_c = 0$ debido a la instrucción SUB A,B)
JMP BUCLE

;BUCLE 2ª VEZ

SUB A,B ; $ABH - 30H = 10101011 + 11010000 = 01111011 \rightarrow A = 7BH$
; $F_c = 0$ $F_z = 0$
JZ FIN (No salta)
JC FIN (No salta)
DEC C ; $C = 5$ $F_z = 0$
JZ FIN (No salta)
JC FIN (No salta) (El $F_c = 0$ debido a la instrucción SUB A,B)
JMP BUCLE

;BUCLE 3ª VEZ

SUB A,B ; $7BH - 30H = 01111011 + 11010000 = 01001011 \rightarrow A = 4BH$
; $F_c = 0$ $F_z = 0$
JZ FIN (No salta)
JC FIN (No salta)
DEC C ; $C = 4$ $F_z = 0$
JZ FIN (No salta)
JC FIN (No salta) (El $F_c = 0$ debido a la instrucción SUB A,B)
JMP BUCLE

;BUCLE 4ª VEZ

SUB A,B ; $4BH - 30H = 01001011 + 11010000 = 00011011 \rightarrow A = 1BH$
; $F_c = 0$ $F_z = 0$
JZ FIN (No salta)
JC FIN (No salta)
DEC C ; $C = 3$ $F_z = 0$
JZ FIN (No salta)
JC FIN (No salta) (El $F_c = 0$ debido a la instrucción SUB A,B)
JMP BUCLE



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Mañana)**

PROBLEMA. 2

(cont.)

;BUCLE 5ª VEZ

SUB A,B ; 1BH – 30H = 00011011 + 11010000 = 11101011 → A = EBH
; Fc = 1 Fz = 0

JZ FIN (No salta)

JC FIN (salta)

HLT

Nº de pulsos de reloj $N = 10 + 15 + 4 \times 57 + 7 + 7 + 12 + 3 = 284$

Tiempo que tarda en ejecutarse el programa $282 / 1 \text{ GHz} = 282 \text{ ns} = 0,282 \mu\text{s}$



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

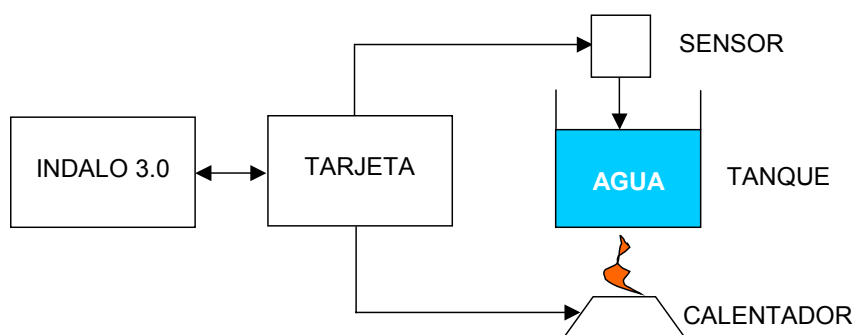
Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Mañana)**

PROBLEMA. 3

(2.5 Puntos)

Se dispone de una tarjeta de expansión que se inserta en un ordenador equipado con un microprocesador INDALO 3.0. La tarjeta incorpora dos conexiones, una a un sensor que mide la temperatura del agua de un tanque y otra a un calentador, situado bajo éste, para controlar su encendido.



Dicha tarjeta dispone de tres puertos de E/S, con los siguientes cometidos:

- Puerto 1: En él se anota la temperatura mínima admisible para el agua del tanque (T_{MIN}).
- Puerto 2: Ahí es donde se registra cada 30 sg la temperatura que mide el sensor (T_{MED}).
- Puerto 3: Registro de estado.

Si el agua del tanque se enfría más de lo permitido ($T_{\text{MIN}} > T_{\text{MED}}$), la interfaz de la tarjeta generará la interrupción 0DH, al tiempo que modificará algunos bits del registro de estado para indicar esta situación.

La rutina de servicio para esa interrupción, que figura a continuación, tiene como primer cometido estudiar los bits del registro de estado que han sido modificados por la tarjeta para comprobar si, efectivamente, la causa que ha generado la interrupción es un enfriamiento del agua. Sólo en caso afirmativo, procederá a activar otros bits de ese mismo registro de estado, lo cual servirá para indicar a la tarjeta que encienda el calentador con objeto de incrementar la temperatura del agua.

```
temp:      MOV     C, 2AH
           IN      A, C
           MOV     B, A
           XOR     A, 40H
           AND     A, 0C0H
           JNZ     final
           MOV     A, B
           OR      A, 06H
           OUT     C, A
final:     RET
```




UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Mañana)**

PROBLEMA. 3

(cont.)

- 3) ¿Qué bits del registro de estado indican si el enfriamiento del agua del tanque es mayor que el permitido ($T_{\text{MIN}} > T_{\text{MED}}$)?. ¿A qué valor lógico indican dicha situación?.
Numérense de b_0 a b_7 , de menor a mayor peso (0,8 puntos).

- 4) ¿Qué bits del registro de estado hay que activar para indicar a la tarjeta que active el calentador? (0,5 puntos).

IMPORTANTE: Ninguna de las respuestas puntuará si no está debidamente razonada.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Mañana)**

PROBLEMA. 3

(cont.)

SOLUCIÓN

1) Tenemos que:

$$N = 0DH = 13_{10} \Rightarrow 2N = 26_{10} = 001AH \text{ y } 2N+1 = 27_{10} = 001BH \\ (001AH) = 2CH \text{ y } (001BH) = 4FH \Rightarrow \text{addr} = \mathbf{4F2CH}$$

2) El único puerto que maneja la subrutina figura en la primera instrucción, momento en el que se procede a direccionarlo. Se trata de **2AH**.

3) La instrucción AND anula todos los bits del acumulador (donde se ha volcado el contenido del puerto 2AH) salvo b_7 y b_6 . La instrucción XOR invierte previamente b_6 . Si b_7 y el inverso de b_6 son distintos de cero, se produce el salto condicional y se sale de la subrutina sin hacer nada. En consecuencia, los valores pedidos son $\mathbf{b_6 = 1}$ y $\mathbf{b_7 = 0}$.

4) Si no se produce el salto, esto es, si se da la condición pedida sobre los bits b_7 y b_6 , la instrucción OR pone a 1 los bits b_2 y b_1 , conservando el valor del resto. Acto seguido se guardan las actualizaciones en el registro de estado de la tarjeta antes de salir de la subrutina.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Tarde)**

PROBLEMA. 1

(2.5 Puntos)

- a) Complete la tabla siguiente (2 ptos.).
b) Comente, brevemente, el significado de la operación que hacen las instrucciones representadas en la tabla (0.5 ptos.).

Instrucción	µInstrucciones	µÓrdenes	Operación Básica
	PC → ABUS		
	(ABUS) → DBUS		
	DBUS → CO		
	PC ++		
	BC → ABUS		
	(ABUS _L) → DBUS		
	DBUS → A		
XOR A, 02H			
		salpc	
		mem, rd	
		ckco	
		ckpch, ckpcl, reg1	
		salbc	
		sala	
		io,wr	



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Tarde)**

PROBLEMA. 1

(cont)

SOLUCIÓN

Instrucción	µInstrucciones	µÓrdenes	Operación Básica
IN A,C	PC → ABUS	salpc	F
	(ABUS) → DBUS	mem,rd	
	DBUS → CO	ckco	
	PC ++	reg1, ckpch, ckpcl	
	BC → ABUS	salbc	IP
	(ABUS _L) → DBUS	io, rd	
	DBUS → A	ckca	
<div>XOR A, 2H</div>	PC → ABUS	salpc	F
	(ABUS) → DBUS	mem, rd	
	DBUS → CO	ckco	
	PC ++	ckpch, ckpcl, reg1	
	PC → ABUS	salpc	Falu
	(ABUS) → DBUS	mem, rd	
	DBUS ⊕ A → A	ckca, alu3, alu2, alu1, alu0	
	PC ++	reg1, ckpch, ckpcl	
OUT C,A	PC → ABUS	salpc	F
	(ABUS) → DBUS	mem, rd	
	DBUS → CO	ckco	
	PC ++	ckpch, ckpcl, reg1	
	BC → ABUS	salbc	OP
	A → DBUS	sala	
	(DBUS) → (ABUS _L)	io,wr	

b)

Complementa el valor del bit 2 (****.**X*) del puerto indicado por el registro C.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Tarde)**

PROBLEMA. 2

(2.5 Puntos)

Se sabe que las instrucciones de un programa para el Indalo 3 comienzan a partir de la dirección 3000H. El código máquina es el que aparece en el siguiente volcado de memoria:

Dirección	Contenido				
3000H	56H	80H	12H	6EH	00H
3005H	84H	00H	1BH	0BH	40H
300AH	13H	02H	C8H	E0H	49H
300FH	00H	35H	12H	03H	30H
3014H	0EH				

Los datos se encuentran en las direcciones 1280H hasta la 1289H (ambas inclusive):

Dirección	1280H	1281H	1282H	1283H	1284H	1285H	1286H	1287H	1288H	1289H
Contenido	28H	17H	18H	0E8H	0F4H	37H	09H	17H	00H	23H

Se pide:

- Desensamblar el programa (0,50 ptos.)
- ¿Cuál es el contenido de las direcciones 1280H hasta la 1289H, al finalizar el programa? (0,75 ptos.)
- ¿Qué hace el programa?. Explicar la funcionalidad del programa en menos de 6 líneas. (0,75 ptos.)
- Calcular el tiempo que tarda en ejecutarse el programa sabiendo que la frecuencia de la CPU es de 100 MHz. (0,50 ptos.)

Nota. Contestar cada apartado en el espacio reservado para tal fin. No se corregirá cualquier respuesta que no esté situada en el sitio indicado

SOLUCIÓN



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: 1º GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Tarde)**

PROBLEMA. 2

(cont.)

a) Código fuente:

Dirección	Instrucción (código fuente)
3000 H	MOV X, 1280H
3003H	MOV A, (X)
3005H	CMP A, 0
3007H	JZ 3014H
3009H	SAR A
300AH	JNC 300EH
300CH	RCL A
300DH	SHL A
300EH	MOV (X), A
3010H	INC X
3011H	JMP 3003H
3014H	HLT

b) ¿Cuál es el contenido de las direcciones 1280H hasta la 1289H, al finalizar el programa?

Dirección	1280H	1281H	1282H	1283H	1284H	1285H	1286H	1287H	1288H	1289H
Contenido	14H	2EH	0CH	0F4H	0FAH	6EH	12H	2EH	00H	23H

c) ¿Qué hace el programa?. Explicar la funcionalidad del programa en menos de 6 líneas

El programa recorre mediante el registro X, que utiliza como puntero, una lista de números a los que procesa uno a uno, hasta encontrar el 0, en cuyo caso el programa concluye. El proceso comienza por distinguir si un número es par o impar: los números pares los divide por dos (teniendo en cuenta el signo, que mantiene) y los números impares los multiplica por dos. El número obtenido, se sobrescribe sobre el dato original



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID
Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Tarde)**

PROBLEMA. 2

(cont.)

- d) Calcular el tiempo que tarda en ejecutarse el programa sabiendo que la frecuencia de la CPU es de 100 MHz.

Instrucción (código fuente)	Ciclos de Reloj	Numero de veces que se ejecuta	Totales parciales
MOV X, 1280H	15	1	15
MOV A, (X)	13	9	117
CMP A, 0	10	9	90
JZ 3014H	7/11	8/1	67
SAR A	7	8	56
JNC 300EH	7/11	4/4	72
RCL A	7	4	28
SHL A	7	4	28
MOV (X), A	13	8	104
INC X	7	8	56
JMP 3003H	15	8	120
HLT	3	1	3
		TOTAL FINAL:	756

$$\text{tiempo} = 756 \times \text{Periodo} = 756 \cdot \frac{1}{100 \cdot 10^{-6}} \text{ seg} = 7,56 \mu\text{seg.}$$

Tiempo de ejecución = 7,56 μseg.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

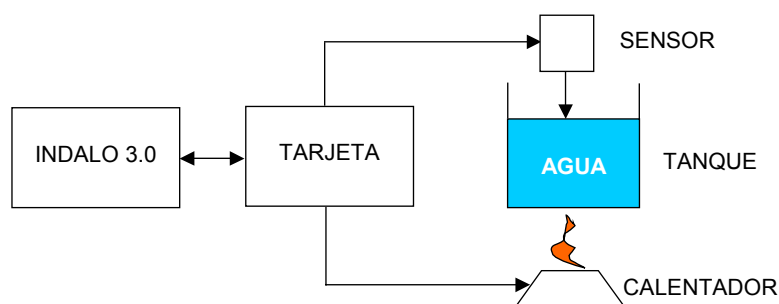
Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Tarde)**

PROBLEMA. 3

(2.5 Puntos)

Se dispone de una tarjeta de expansión que se inserta en un ordenador equipado con un microprocesador INDALO 3.0. La tarjeta incorpora dos conexiones, una a un sensor que mide la temperatura del agua de un tanque y otra a un calentador, situado bajo éste, para controlar su encendido.



Dicha tarjeta dispone de tres puertos de E/S, con los siguientes cometidos:

- Puerto 1: En él se anota la temperatura mínima admisible para el agua del tanque (T_{MIN}).
- Puerto 2: Ahí es donde se registra cada 30 sg la temperatura que mide el sensor (T_{MED}).
- Puerto 3: Registro de estado.

La interfaz de la tarjeta genera la interrupción 18H cada vez que se hace una escritura en el puerto 2.

La rutina de servicio para esa interrupción, que figura a continuación, tiene como primer cometido leer los puertos de la tarjeta y comprobar si se ha producido un enfriamiento del agua del tanque mayor de lo permitido ($T_{\text{MIN}} > T_{\text{MED}}$). Sólo en caso afirmativo, procederá a activar ciertos bits del registro de estado (poniéndolos a 1) para indicar así a la tarjeta que encienda el calentador con objeto de incrementar la temperatura del agua. En caso contrario, los desactivará, apagando de esta forma el calentador.

TEMP:	MOV	C, 9FH
	IN	A, C
	MOV	B, A
	MOV	C, 9EH
	IN	A, C
	CMP	A, B
	MOV	C, 9DH
	IN	A, C
	JC	SALTO
	AND	A, 0F3H
	OUT	C, A
	JMP	FINAL
SALTO:	OR	A, 0CH
	OUT	C, A
FINAL:	RET	



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Tarde)**

PROBLEMA. 3

(cont.)

NOTA: Para simplificar el diseño de la rutina de servicio, no se ha entrado en valoraciones tales como guardar el contenido de los registros que puedan ser modificados durante su ejecución.

- 1) Considerando que el contenido de una parte de la memoria principal es:

002DH	0FH
002EH	2CH
002FH	4FH
0030H	70H
0031H	10H
0032H	7CH

calcular la dirección de comienzo de la rutina de servicio de la interrupción 18H (0,5 puntos).

- 2) ¿Cuál es la dirección del registro de estado? (0,5 puntos).

- 3) ¿Cuál es la dirección del puerto 1? (0,5 puntos).



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID
Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Tarde)**

PROBLEMA. 3

(cont.)

- 4) ¿Cuál es la dirección del puerto 2? (0,5 puntos).

- 5) ¿Qué bits del registro de estado indican que hay que activar el calentador del tanque ($T_{\text{MIN}} > T_{\text{MED}}$)?. Numérense de b_0 a b_7 , de menor a mayor peso (0,5 puntos).

IMPORTANTE: Ninguna de las respuestas puntuará si no está debidamente razonada.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Tarde)**

PROBLEMA. 3

(cont.)

SOLUCIÓN

1) Tenemos que:

$$N = 18H = 24_{10} \Rightarrow 2N = 48_{10} = 0030H \text{ y } 2N+1 = 49_{10} = 0031H$$
$$(0030H) = 70H \text{ y } (0031H) = 10H \Rightarrow \text{addr} = \mathbf{1070H}$$

2) Sólo el último puerto leído por la subrutina es el que experimenta manipulación de sus bits. Se trata entonces de **9DH**.

3) El salto sólo se efectúa si $F_C = 1$, es decir, si $B > A$ (al restar hay desbordamiento). Dicho salto conduce a una instrucción OR que activa los bits b_3 y b_2 (encendiendo el calentador). Esto significa que $B = T_{MIN}$ y $A = T_{MED}$, por lo que el primer puerto leído contiene T_{MIN} y la dirección del puerto 1 será **9FH**.

4) Completando el razonamiento del apartado anterior, se deduce que el segundo puerto contiene T_{MED} y su dirección será entonces **9EH**.

5) La instrucción AND anula los bits b_3 y b_2 , mientras que OR los pone a 1 (sólo si se produce el salto, es decir, si $T_{MIN} < T_{MED}$) conservando el resto de los valores. Esos son entonces los bits que gobiernan el encendido del calentador.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Mañana)**

TEST

(2.5 Puntos)

En las siguientes preguntas de tipo test, sólo existe una respuesta correcta. Cada pregunta tiene un valor de 0,25 ptos. Cada respuesta incorrecta descuenta 0,1 ptos. La pregunta que deje en blanco no sumará ni restará puntos.

Notas:

- Se debe poner una **X** sobre la letra de la **tabla "SOLUCIÓN"** (que encontrará en la hoja siguiente) correspondiente a la respuesta correcta.
- La tabla "**CALIFICACIÓN**" no deberá utilizarla, es para su posterior calificación.
- No se tendrán en cuenta las respuestas que no se encuentren en dicha tabla "**SOLUCIÓN**"

- 1).- En los ciclos de escritura, se entiende por tiempo de acceso de una memoria al que transcurre:
 - 1a).- Desde el momento en el que está preparado todo (la dirección y el dato en los buses correspondientes, y además, las señales *CS* y *WE* activas), hasta que la memoria recoge el dato del bus.
 - 1b).- Desde el momento en el que la dirección está en el bus, hasta que la memoria está preparada para capturar el dato.
 - 1c).- Desde el momento en el que se selecciona con la señal *CS*, hasta que se realiza la transferencia del dato.
 - 1d).- Ninguna de las respuestas anteriores es correcta.
- 2).- Con relación a la instrucción **INT *vector*** del INDALO 3.0, puede decirse que...
 - 2a).- ...se diferencia de **CALL *address*** únicamente en el modo de direccionamiento.
 - 2b).- ...se produce tanto en las interrupciones hardware como en las software.
 - 2c).- ...sólo se ejecuta si el flag *I* es igual a 1.
 - 2d).- ...al igual que en el caso de las interrupciones hardware, puede interrumpir al programa que se esté ejecutando en cualquier momento, y no es predecible en que instante se producirá.
- 3).- Si en un sistema basado en el INDALO 3.0 necesitamos conectar 35 puertos de entrada, 25 de salida y 20 de entrada/salida...
 - 3a).- ...tiene que realizarse forzosamente una decodificación incompleta de las direcciones de los puertos.
 - 3b).- ...la decodificación de las direcciones de los puertos no puede ser incompleta.
 - 3c).- ...la decodificación de las direcciones de los puertos puede ser incompleta de 6 bits.
 - 3d).- ...la decodificación de las direcciones de los puertos puede ser incompleta, pero debe ser de al menos 7 bits.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Mañana)**

TEST

(cont.)

4).- La instrucción **ADD A,(X)**...

- 4a).- ...produce durante su ejecución la microorden *quitfc*.
- 4b).- ...se lee mediante un único ciclo de *fetch*.
- 4c).- ... no existe como tal. Se simula por medio de 2 instrucciones: **CLC** y **ADC A,(X)**.
- 4d).- ...produce durante su ejecución la microinstrucción: **A \oplus DBUS \rightarrow A**.

5).- El *ADM* o *DMA*...

- 5a).- ...se produce cuando se ejecutan instrucciones que emplean direccionamiento directo para acceder a memoria.
- 5b).- ...fuerza al micro a guardar la dirección de retorno en la pila.
- 5c).- ...puede enmascarse mediante un biestable interno del micro.
- 5d).- Ninguna de las anteriores respuestas es cierta.

6).- Con relación a las instrucciones de salto condicional del INDALO 3.0, puede decirse que...

- 6a).- ...ocupan un solo byte si no se cumple la condición, y 2 si se cumple.
- 6b).- ...si el valor del segundo byte es 00, se produce un bucle infinito.
- 6c).- ...dan lugar siempre a 2 ciclos de *fetch*.
- 6d).- Ninguna de las anteriores respuestas es cierta.

7).- Cuando se produce una interrupción hardware

- 7a).- La tabla de direcciones de las rutinas de atención a las interrupciones ocupa las posiciones de la 00H a la FFH.
- 7b).- El microprocesador pone en el ABUS la dirección del vector.
- 7c).- En el INDALO 3.0 el vector debe multiplicarse por 2.
- 7d).- No hay diferencia entre una interrupción y una instrucción **CALL addr**.

8).- En el tratamiento de puertos en el INDALO 3.0:

- 8a).- La dirección del puerto se queda siempre en el registro **SP**
- 8b).- Pueden direccionarse hasta 512 puertos.
- 8c).- Hay unas direcciones reservadas para puertos y otras reservadas para la memoria.
- 8d).- El acceso a puertos se reconoce porque se activa *io*.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Mañana)**

TEST

(cont.)

9).- En la CPU INDALO 3.0 ...

- 9a).- ... la pila crece si crece SP.
- 9b).- ... la pila se direcciona mediante direccionamiento absoluto.
- 9c).- ... la pila crece hacia posiciones de memoria decrecientes.
- 9d).- ... el programa funciona más lento, cuanto menor sea la pila.

10).- El direccionamiento indexado en el INDALO 3.0...

- 10a).- Hay que sumar dos valores de dos octetos (o bytes) contenidos en los registros B y C para calcular la dirección efectiva del operando.
- 10b).- Calcula la dirección efectiva del operando sumando el valor del registro X con un desplazamiento de 8 bits.
- 10c).- No precisa de ninguna suma para calcular la dirección efectiva del operando.
- 10d).- Ninguna de las anteriores respuestas es correcta.

SOLUCIÓN

1	2	3	4	5	6	7	8	9	10
a	a	a	a	a	a	a	a	a	a
b	b	b	b	b	b	b	b	b	b
c	c	c	c	c	c	c	c	c	c
d	d	d	d	d	d	d	d	d	d

La respuesta correcta se indicará tachando la letra correspondiente con una **X**.

Para anular una respuesta dada, se rodeará con una circunferencia \otimes , de modo que se entenderá:

	respuesta dada por el alumno.
	respuesta anulada por el alumno.

CALIFICACIÓN

Correctas		x 0,25 =	
Erróneas		x (- 0,1) =	-
Total			



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Tarde)**

TEST

(2.5 Puntos)

En las siguientes preguntas de tipo test, sólo existe una respuesta correcta. Cada pregunta tiene un valor de 0,25 ptos. Cada respuesta incorrecta descuenta 0,1 ptos. La pregunta que deje en blanco no sumará ni restará puntos.

Notas:

- Se debe poner una **X** sobre la letra de la **tabla "SOLUCIÓN"** (que encontrará en la hoja siguiente) correspondiente a la respuesta correcta.
- La tabla "CALIFICACIÓN" no deberá utilizarla, es para su posterior calificación.
- No se tendrán en cuenta las respuestas que no se encuentren en dicha tabla "SOLUCIÓN"

- 1) Después de ejecutar la instrucción CMP A,B se llega a la conclusión de que $A > B$ en enteros con signo y que se ha producido desbordamiento. Esto es debido a que:
 - a) $F_c=1, F_z=1, F_o=1, F_s=1$
 - b) $F_c=1, F_z=0, F_o=0, F_s=1$
 - c) $F_c=1, F_z=0, F_o=1, F_s=1$
 - d) $F_c=0, F_z=0, F_o=0, F_s=1$
- 2) De los ciclos de máquina y operaciones internas podemos decir que:
 - a) Un ciclo de fetch termina siempre incrementando el PC.
 - b) Siempre que se produzca una lectura en memoria se produce un ciclo de fetch.
 - c) Algunos ciclos de fetch afectan a los flags.
 - d) Ninguna de las anteriores respuestas es cierta.
- 3) En INDALO III podemos afirmar:
 - a) Hay instrucciones que no requieren ningún ciclo de fetch.
 - b) Las instrucciones de salto incondicional ocupan tres bytes.
 - c) La instrucción de salto condicional requiere un ciclo de fetch si no se cumple la condición de salto.
 - d) La instrucción de salto condicional siempre se ejecuta en 12 ciclos de reloj.
- 4) De las interrupciones en Indalo 3.0 podemos decir:
 - a) Todas las interrupciones están producidas por un periférico.
 - b) Cuando se recibe una interrupción la CPU termina el ciclo de máquina en curso y atiende a la interrupción.
 - c) Si la CPU recibe una interrupción con vector 2 accede a las direcciones 4 y 5.
 - d) La CPU atiende cualquier interrupción en cualquier circunstancia.
- 5) De las instrucciones de INDALO III podemos decir:
 - a) No hay diferencia entre CALL addr y JMP addr.
 - b) RET produce dos ciclos de escritura en memoria.
 - c) No hay ninguna diferencia entre JMP addres y JMP reg 16.
 - d) La instrucción CALL addr produce dos ciclos de escritura en memoria.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Tarde)**

TEST

(cont.)

- 6) La CPU INDALO III:
- a) Puede direccionar 512 puertos.
 - b) Tiene una única señal de control para acceder a la memoria y a los puertos.
 - c) Un puerto y una posición de memoria pueden tener la misma dirección.
 - d) Ninguna de las anteriores respuestas es cierta.
- 7) Podemos decir siempre en INDALO III:
- a) Todas las instrucciones de acceso a la pila producen un salto incondicional.
 - b) Todas las instrucciones de acceso a la pila producen un salto condicionado al contenido de SP.
 - c) La instrucción POP X produce dos ciclos de lectura en memoria más uno de fetch.
 - d) La instrucción POP X guarda el contenido de X en la pila.
- 8) En un acceso DMA:
- a) La CPU termina el ciclo de máquina en curso y atiende la petición de DMA.
 - b) La CPU termina la instrucción en curso y atiende a la petición.
 - c) DMA requiere una zona libre de memoria para poder implementarlo.
 - d) Ninguna de las anteriores respuestas es cierta.
- 9) En INDALO III:
- a) El SP guarda la dirección del primer byte ocupado en la pila.
 - b) El SP guarda la dirección de retorno en una instrucción CALL.
 - c) El SP tiene las mismas funciones que el PC.
 - d) El SP guarda la dirección del último byte ocupado en la pila.
- 10) En INDALO III:
- a) Un ciclo de fetch nunca atraviesa en la ALU.
 - b) Un ciclo de fetch tiene como destino siempre CO.
 - c) Algún ciclo de fetch no incrementa el contador de programa.
 - d) Toda instrucción precisa al menos dos ciclos de fetch



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **2 de Junio de 2003. (Tarde)**

TEST

(cont.)

SOLUCIÓN

1	2	3	4	5	6	7	8	9	10
a	a	a	a	a	a	a	a	a	a
b	b	b	b	b	b	b	b	b	b
c	c	c	c	c	c	c	c	c	c
d	d	d	d	d	d	d	d	d	d

La respuesta correcta se indicará tachando la letra correspondiente con una **X**.

Para anular una respuesta dada, se rodeará con una circunferencia \otimes , de modo que se entenderá:

	respuesta dada por el alumno.
	respuesta anulada por el alumno.

CALIFICACIÓN

Correctas		x 0,25 =	
Erróneas		x (- 0,1) =	-
		Total	



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **15 de Septiembre de 2003. (Mañana)**

PROBLEMA. 1

(2.5 Puntos)

Inicialmente el registro A del Indalo III contiene cierto número $a_7a_6a_5a_4a_3a_2a_1a_0$.

1. Desarrollar, en lenguaje simbólico, la secuencia de operaciones necesarias para que se active el flag de cero ($F_z = 1$) si y sólo si se cumplen simultáneamente las dos igualdades siguientes:

$$a_7 = a_0 \quad \text{y} \quad a_6 = a_1$$

2. Obtener un programa en lenguaje ensamblador del Indalo equivalente al proceso anterior. Después de cada instrucción en ensamblador que afecte a algún registro, deberá indicar el contenido del registro destino.
No es necesario utilizar la memoria.

SOLUCIÓN

Se resolverá el problema logrando que al final quede en el registro B el número binario 000000 a_1a_0 y en el registro A el número 000000 a_6a_7 y efectuando la operación XOR entre ellos.

LENGUAJE SIMBÓLICO	INSTRUCCIÓN	REGISTRO	
	MOV C,A	$C = a_7a_6a_5a_4a_3a_2a_1a_0$	
	AND A, 00000011B	$A = 000000a_1a_0$	
	MOV B,A	$B = 000000a_1a_0$	(Primer objetivo)
	MOV A,C	$A = a_7a_6a_5a_4a_3a_2a_1a_0$	
	AND A, 11000000B	$A = a_7a_6000000$	
	ROL A	$A = a_6000000a_7$	
	MOV C,A	$C = a_6000000a_7$	
	AND A, 00000001B	$A = 0000000a_7$	
	ROR A	$A = a_70000000$	
	ROR A	$A = 0a_7000000$	
	OR A,C	$A = a_6a_7000000$	
	ROL A	$A = a_7000000a_6$	
	ROL A	$A = 000000a_6a_7$	(Segundo objetivo)
	XOR A, B	$A = 000000(a_6 \oplus a_1)(a_7 \oplus a_0)$	Si $= 0 \rightarrow F_z = 1$



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **15 de Septiembre de 2003. (Mañana)**

PROBLEMA. 2

(2.5 Puntos)

En un Indalo 3, se encuentra a partir de la dirección 1200H el siguiente fragmento de programa:

1200H: XOR A, A
JS 1208H

- A) Realizar una tabla en la que aparezcan, para cada instrucción, las operaciones básicas a las que da lugar la ejecución del fragmento y el contenido de los buses ABUS y DBUS (0,5 ptos.)
- B) Supóngase, que cuando se está leyendo el C.O. de la instrucción JS, se produce una interrupción Hardware con vector 2AH. Indíquese entonces el diagrama de la pila (direcciones y contenido), el valor de SP y de PC, justo en el momento antes de leer la primera instrucción de la rutina de servicio de esa interrupción (1 pto.)
- C) Realizar una tabla en la que aparezcan todas las operaciones básicas, y contenidos del ABUS y del DBUS, en el supuesto B), desde el momento de recibir el vector de interrupción hasta donde sea posible, con los datos de que se dispone. (1 pto.)

Datos adicionales:

- Inicialmente SP = 4000H, Fi = 1
- Volcado de memoria:

Dirección	Contenido
0050H	03H
0051H	02H
0052H	2BH
0053H	0F5H
0054H	0A2H
0055H	0F4H
0056H	46H
0057H	0F8H
0058H	28H
0059H	85H

Nota. Contestar cada apartado en el espacio reservado para tal fin. No se corregirá cualquier respuesta que no esté situada en el sitio indicado



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID
Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **15 de Septiembre de 2003. (Mañana)**

PROBLEMA. 2

(cont.)

SOLUCIÓN

A) Operaciones básicas a las que da lugar la ejecución del fragmento

Instrucción	Operación Básica	Contenido ABUS	Contenido DBUS
XOR A, A	F	1200H	F9H
	Italu	--	--
JS 1208	F	1201H	1AH
	Id16	--	--

B) Diagrama de la pila y valor de los registros SP y PC en el momento antes de leer la primera instrucción de la rutina de servicio

Diagrama de la Pila

PILA	
Dirección	Contenido
3FFEh	03H
3FFFh	12H

SP = 3FFEh

PC = 0F4A2H



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID
Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **15 de Septiembre de 2003. (Mañana)**

PROBLEMA. 2

(cont.)

C) Operaciones básicas, y contenidos del ABUS y del DBUS, a partir del momento de recibir el vector de interrupción

Operación Básica	Contenido ABUS	Contenido DBUS
RI	--	2AH
l _{id16}	--	--
W	3FFFH	12H
l _{id16}	--	--
W	3FFEH	03H
l _{2dirl}	--	--
R	0054H	0A2H
l _{id16}	--	--
R	0055H	0F4H



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **15 de Septiembre de 2003. (Mañana)**

PROBLEMA. 3

(2.5 Puntos)

Dado el fragmento de programa y el volcado de memoria que hay a continuación:

```
ORG      1000H
MOV      X,2000H
MOV      C,2
CLC
bucle:   MOV      A,(X)
          ADC      A,(X+2)
          MOV      (X+4),A
          INC      X
          DEC      C
          JNZ      bucle
          RCR      A
          MOV      (X+3),A
          MOV      A,(X+2)
          RCR      A
          MOV      (X+2),A
```

Dirección	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
2000H	C7	8F	54	9A	F2	78	4A	33	29	A1	5F	BB	12	CC	00	90
2010H	38	70	AB	65	0D	87	B5	CC	D6	5E	A0	44	ED	33	FF	6F

Se pide:

- e) Ensamblar el programa, indicando en qué dirección comienza cada instrucción y cuánto ocupa el programa. *(0.9 ptos)*.
- f) ¿Cuántas escrituras en memoria se realizan?. Especificar para cada una de ellas los contenidos del ABUS y del DBUS. *(0.8 ptos)*.
- g) Tiempo que tarda en ejecutarse si la frecuencia del reloj de la CPU es de 100MHz *(0.8 ptos)*.

NOTA: Todos los datos del volcado de memoria están expresados en hexa.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.).** CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **15 de Septiembre de 2003. (Mañana)**

PROBLEMA. 3

(cont.)

SOLUCIÓN

Cálculos para los apartados a) y c)

Dirección	Instrucción	Lenguaje máquina	Bytes ocupados	Ciclos de reloj	Veces que se ejecuta	Ciclos de reloj totales
	ORG 1000H					
1000H	MOV X,2000H	56H 00 20H	3	15	1	15
1003H	MOV C,2	7CH 02	2	10	1	10
1005H	CLC	0DH	1	5	1	5
1006H	bucle: MOV A,(X)	6EH 00	2	13	2	26
1008H	ADC A,(X+2)	96H 02	2	13	2	26
100AH	MOV (X+4),A	49H 04	2	13	2	26
100CH	INC X	35H	1	7	2	14
100DH	DEC C	A3H	1	7	2	14
100EH	JNZ bucle	17H F6H*	2	7/12	1/1	19
1010H	RCR A	D0H	1	7	1	7
1011H	MOV (X+3),A	49H 03	2	13	1	13
1013H	MOV A,(X+2)	6EH 02	2	13	1	13
1015H	RCR A	D0H	1	7	1	7
1016H	MOV (X+2),A	49H 02	2	13	1	13
TOTAL.....			24			208

* El cálculo de *rel8* es el siguiente:

$PC + rel8 \rightarrow PC$; $1010H + rel8 = 1006H$; $rel8 = 1006H - 1010H = FFF6H$ (expresado en 16 bits, que es igual a F6H en 8 bits).

Apartado a):

El código ensamblado, así como las direcciones iniciales de las instrucciones, están en la tabla anterior, y el tamaño del programa es de 24 bytes.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **15 de Septiembre de 2003. (Mañana)**

PROBLEMA. 3

(cont.)

Apartado b): El proceso de ejecución es el siguiente:

Instrucción	Ejecución en lenguaje simbólico
ORG 1000H	
MOV X,2000H	2000H→X
MOV C,2	2→C
CLC	0→Fc
MOV A,(X)	(2000H)=C7H→A
ADC A,(X+2)	A+(2002H)+Fc→A; C7H+54H+0=1BH→A y 1→Fc
MOV (X+4),A	A=1BH→(2004H)
INC X	2000H++=2001H→X
DEC C	2--=1→C y 0→Fz
JNZ bucle	Salta
MOV A,(X)	(2001H)=8FH→A
ADC A,(X+2)	A+(2003H)+Fc→A; 8FH+9AH+1=2AH→A y 1→Fc
MOV (X+4),A	A=2AH→(2005H)
INC X	2001H++=2002H→X
DEC C	1--=0→C y 1→Fz
JNZ bucle	No salta
RCR A	A=2AH >rc> (Fc está a 1); 95H→A y 0→Fc
MOV (X+3),A	A=95H→(2005H)
MOV A,(X+2)	(2004H)=1BH→A
RCR A	A=1BH >rc> (Fc está a 0); 0DH→A y 1→Fc
MOV (X+2),A	A=0DH→(2004H)

En la tabla anterior figuran en negrita las escrituras en memoria, y por lo tanto, el contenido de los buses en ellas es el siguiente:

Instrucción	ABUS	DBUS
MOV (X+4),A (1ª vez)	2004H	1BH
MOV (X+4),A (2ª vez)	2005H	2AH
MOV (X+3),A	2005H	95H
MOV (X+2),A	2004H	0DH

Apartado c):

El programa tarda en ejecutarse 208 ciclos de reloj, como se indica en la primera tabla.

$$\text{Por lo tanto: } t = \frac{208}{100 * 10^6} = 2,08 * 10^{-6} \text{ seg} = 2,08 \mu \text{ seg}$$



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **15 de Septiembre de 2003. (Tarde)**

PROBLEMA. 1

(2.5 Puntos)

- 1) Diseñar un programa en lenguaje simbólico que active el flag de cero cuando los bits de un determinado operando cumplan las siguientes condiciones. (1 pto.)

$$a_7 = \overline{a_1}, a_6 = a_0, a_5 = 0 \text{ y } a_4 = 0$$

- 2) Escribir un programa en lenguaje ensamblador de INDALO III que realice un salto a la etiqueta SUB si se cumplen las condiciones anteriores. Considerar, para este segundo caso, que el operando se encuentra en la posición de memoria de dirección 2088H, y que el programa se cargará en memoria a partir de la dirección 1000H.
Calcular también cual será la última dirección ocupada por el programa. (1,5 pts)

SOLUCIÓN

- 1) A pesar de tratarse de un único operando tendremos que utilizar dos registros

Lenguaje simbólico	Valor de A
$A \rightarrow B^*$	$a_7 a_6 a_5 a_4 a_3 a_2 a_1 a_0$
$A \wedge 0C2H \rightarrow A$	$a_7 a_6 000000$
$A > r \rightarrow A$	$a_6 000000 a_7$
$A > r \rightarrow A$	$0000000 a_7 a_6$
$A \oplus B \rightarrow A$	$a_7 a_6 a_5 a_4 a_3 a_2 (a_7 \oplus a_1)(a_6 \oplus a_0)$
$A \wedge 33H \rightarrow A$	$00 a_5 a_4 00 (a_7 \oplus a_1)(a_6 \oplus a_0)$
$A \oplus 12H \rightarrow A$	$00 a_5 a_4 00 (\overline{a_7 \oplus a_1})(\overline{a_6 \oplus a_0})$

*B no varía desde la primera carga.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **15 de Septiembre de 2003. (Tarde)**

PROBLEMA. 1

(cont)

2) **Ensamblador**

ORG 1000	No ocupa espacio en memoria
MOV A, (2808H)	3 bytes
MOV A, B	1 bytes
AND A, 0C2H	2 bytes
ROR A	1 bytes
ROR A	1 bytes
XOR A, B	1 bytes
AND A, 33H	2 bytes
XOR A, 12H	2 bytes
JZ SUB	<u>2 bytes</u>
	15 bytes

Por tanto la última dirección del programa será **100EH**



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **15 de Septiembre de 2003. (Tarde)**

PROBLEMA. 2

(2.5 Puntos)

En una CPU **INDALO III**, se está ejecutando la siguiente subrutina :

```
ORG 1000
XOR A, A
MOV B, (4518H)
MOV C, (4519H)
BUCLE: ADD A, B
DEC C
JNZ BUCLE
RET
```

- a) Analizar el programa indicando que operación realiza. (0,5 ptos.)
- b) Valor final de A si (4518H) =5 y (4519H) =2 (0,5 ptos.)

Cuando el PC = 100AH y Fz = 0 se produce una interrupción con vector = 3

- c) Valor de los registros PC, SP y contenido de la pila cuando se va a leer el CO de la primera instrucción de la rutina de atención a la interrupción. (0,75 ptos.)
- d) Indicar cuantos ciclos de máquina se producen desde la petición de la interrupción hasta justo antes de leer la primera instrucción de la rutina de atención ala interrupción. Indicar también el contenido de los buses durante este proceso. (0,75 ptos.)

Se sabe que cuando se recibe la interrupción SP = 0F000H y el contenido de las diez primeras posiciones de memoria es:

dirección	contenido
0	58
1	23
2	56
3	5
4	79
5	34
6	21
7	98
8	10
9	12



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **15 de Septiembre de 2003. (Tarde)**

PROBLEMA. 2

(cont.)

SOLUCIÓN

- a) Como vemos, el programa se termina cuando JNZ no cumpla la condición de salto. Esto ocurre cuando $C = 0$. Mientras $C \neq 0$ se va a sumar B consigo mismo un número de veces que vendrá definido por C, es decir, que se va a sumar B consigo mismo tantas veces como indique C. Por lo tanto, la operación es el **Producto del operando (4518H) con el operando (4519H)**
- b) Visto lo que hace el programa el valor final de A será el producto $2 \cdot 5 = 10$ decimal o 0AH
- c) Si el PC = 100AH se está ejecutando la instrucción JNZ BUCLE y como Fz = 0 se cumple la condición de salto. La CPU termina de ejecutar la instrucción en curso (JNZ BUCLE) guarda la dirección de retorno y se va a atender la interrupción. Cuando termina de ejecutar la instrucción BUCLE \longrightarrow PC luego BUCLE será la dirección de retorno. Por lo tanto:

0EFFEH	07
0EFFFH	10

SP = 0EFFEH. La CPU pone en el PC la dirección de la primera instrucción de la rutina de atención que es $(v \cdot 2) = 21$ y $(v \cdot 2 + 1) = 98$ teniendo en cuenta que 21 será el byte menos significativo PC = 9821H

d)

Nº de orden	Tipo de ciclo	ABUS	DBUS
1	Rec.Interrup.	-----	03H
2	w.memory	EFFFH	10H
3	w.memory	EFFEH	07H
4	R. memor	0006H	21H
5	r.memory	0007H	98H



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **15 de Septiembre de 2003. (Tarde)**

PROBLEMA. 3

(2.5 Puntos)

Disponemos de un sistema microprocesador formado por un Indalo 3.0. (Frec. CPU 20 Mhz), una Memoria Principal formada por un bloque de 64Kbytes y los siguientes periféricos:

- Sensor de temperatura:
 - Produce una interrupción cada vez que tiene un valor de temperatura listo para ser leído. El vector de interrupción es el 028H.
 - El resultado se deposita en la dirección (puerto) 060H.
 - El valor obtenido es directamente la temperatura en grados centígrados. El rango de temperatura que es capaz de medir va desde los 0º hasta los 100º.
- Periférico genérico:
 - Esta formado por un registro de salida. En el bit de mayor peso (bit7) esta conectado un ventilador a través de un relé.
 - La dirección del registro (puerto) es 061H.
 - Cuando el bit7 = 1 se enciende el ventilador.
 - Cuando el bit7=0 se apaga el ventilador.

Código del Programa Principal

```
ORG      1000H
;configuración inicial del programa
MOV      SP, 6500H
MOV      C, 61H
MOV      A, 21
Bucle:   CMP      A, (7000H)
JC        Zona1
MOV      A, 0H
JMP      Fin
Zona1:   MOV      A, 80H
Fin:     OUT      C,A
JMP      Bucle
```

Tabla de vectores de interrupción

0H	00H
...	...
50H	50H
51H	80H
52H	00H
53H	70H
54H	00H
55H	65H
56H	3CH
57H	30H
58H	FFH
59H	7FH

Código de la rutina de interrupción

```
ORG      XXXX
PUSH     BC
PUSH     AF
MOV      C, 60H
IN       A, C
MOV      (7000H), A
POP      AF
POP      BC
RET
```



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Prob.).** CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **15 de Septiembre de 2003. (Tarde)**

PROBLEMA. 3

(cont.)

Se pide responder a las siguientes preguntas:

- ¿Dónde se sitúa la pila? ¿Qué valor hay que poner en el ORG de la rutina de interrupción? (0,5 ptos.)
- ¿Qué función tiene el bucle principal del programa (a partir de la etiqueta Bucle)? Razone la respuesta, no se limite a poner el significado de las instrucciones. (0,75 ptos.)
- Traduzca a código máquina la rutina de interrupción y diga cuanto tiempo tarda en ejecutarse. (0,75 ptos.)
- Se pretende optimizar el código de la rutina de interrupción. ¿ Se pueden eliminar las instrucciones PUSH y POP de dicha rutina sin afectar al programa principal? Razone la respuesta. (0,5 ptos.)

SOLUCIÓN

- SP = 6500 H (se obtiene de la instrucción MOV SP,6500H)
 - ORG 8050H (miro las posiciones 50H y 51H de la tabla de vectores)
- Es un bucle infinito en el cual se compara el valor leído del sensor de temperatura con 21, es decir con 21°. Si la temperatura leída es mayor activa el ventilador, si la temperatura es menor apaga el ventilador.

c)

Dirección	Instrucción	Memoria	Ciclos Reloj
8050H	PUSH BC	06H	15
8051H	PUSH AF	05H	15
8052H	MOV C,60H	7CH 60H	10
8054H	IN A,C	0FH	8
8057H	MOV (7000H),A	41H 00H 70H	18
8058H	POP AF	01H	15
8059H	POP BC	02H	15
805AH	RET	08H	13

Ciclos totales = 15 + 15 + 10 + 8 + 18 + 15 + 15 + 13 = 109 ciclos

Tiempo = 109 ciclos * 1/20Mhz = 5,45 µseg

- Tanto el bucle principal del programa como la rutina de interrupción utilizan los registros A y C. Eso significa que tenemos que garantizar la conservación de los valores de A y C, del programa principal, al volver de la rutina de interrupción. La forma más fácil de hacer esto es utilizar las instrucciones POP y PUSH. Por eso, en este caso no se pueden eliminar del programa.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Test)**. CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **15 de Septiembre de 2003. (Mañana)**

TEST

(2.5 Puntos)

En las siguientes preguntas de tipo test, sólo existe una respuesta correcta. Cada pregunta tiene un valor de 0,25 ptos. Cada respuesta incorrecta descuenta 0,1 ptos. La pregunta que deje en blanco no sumará ni restará puntos.

Notas:

- Se debe poner una **X** sobre la letra de la **tabla "SOLUCIÓN"** (que encontrará en la hoja siguiente) correspondiente a la respuesta correcta.
- La tabla "CALIFICACIÓN" no deberá utilizarla, es para su posterior calificación.
- No se tendrán en cuenta las respuestas que no se encuentren en dicha tabla "SOLUCIÓN"

1ª) Un μP funciona con una frecuencia de reloj de 100MHz para acceder a su sistema de memoria D.R.A.M. (100 MHz es la velocidad de su LOCAL BUS). Los chips que integran esta memoria tienen un T_A (tiempo de acceso) de 40 (ns). ¿Cuántos ciclos de reloj necesita el μP para realizar un acceso de lectura en memoria?

- a) 1 ciclo.
- b) 2 ciclos.
- c) 4 ciclos.
- d) Ninguna de las anteriores es correcta.

2ª) En el Indalo 3.0, si $F_c=1$, $A=0C3H$ y $B=3CH$, después de efectuar ADC A,B ...

- a) Si A y B son enteros sin signo, no se produce desbordamiento.
- b) El F_c no cambia de valor después de la operación.
- c) Si A y B son enteros sin signo, se produce desbordamiento.
- d) Ninguna de las anteriores es correcta.

3ª) La instrucción STC tiene como simbólico $F_c \leftarrow 1$, pero, en su fase de ejecución, las microórdenes que es necesario activar para llevar a cabo la instrucción son...

- a) quitfc, ckfc.
- b) ponfc, ckfc.
- c) ponfc.
- d) ckfl.

4ª) Supongamos que $X=08A0H$ y que se ejecuta la instrucción $MOV A,(X+0F0H)$. Entonces...

- a) $A \leftarrow (0890H)$, y $F_0 = '1'$.
- b) $A \leftarrow (0890)$, y $F_0 = '0'$.
- c) $A \leftarrow (0890H)$, y F_0 no se modifica.
- d) Ninguna de las anteriores es correcta.

5ª) Supongamos que $F_c=1$ antes de ejecutar la instrucción $JNC @ETIQUETA$. Entonces, la división en operaciones básicas de la instrucción es:

- a) F, F, I_{T16} .
- b) F, I_{T8} .
- c) F, I_{D16} .
- d) F_{FLAG} , R_{ALU} .



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Test).** CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **15 de Septiembre de 2003. (Mañana)**

CONTINUACIÓN TEST

Pensemos en el siguiente fragmento de código:

	ORG	1000H
	JMP	INICIO
DATO:	DB	?
INICIO:	XOR	A,A
	AND	A, (DATO)
BUCLE:	JNC	FIN
	INC	A
	JMP	BUCLE
FIN:	NOP	

6ª) El bucle formado por las instrucciones comprendidas entre las etiquetas BUCLE y FIN ...

- a) Es un bucle infinito.
- b) El número de veces que se ejecuta depende de (DATO).
- c) No se ejecuta nunca.
- d) Ninguna de las anteriores es correcta.

7ª) El programa ocupa...

- a) 13 Bytes.
- b) 14 Bytes.
- c) 15 Bytes.
- d) 16 Bytes.

8ª) El valor de rel8 en JNC FIN es...

- a) rel8=2.
- b) rel8=5.
- c) rel8=4.
- d) rel8=-5.

9ª) Alguien modifica el programa, cambiando JNC FIN por JNZ FIN. En este caso, el bucle...

- a) No se ejecuta nunca.
- b) Al finalizar el programa, $A \neq 0$.
- c) El bucle se ejecuta 256 veces.
- d) El programa no finaliza nunca.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Test).** CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **15 de Septiembre de 2003. (Mañana)**

CONTINUACIÓN TEST

10ª) ¿Cuántos ciclos de máquina se precisan para leer y ejecutar la instrucción AND A, (DATO)?



- a) Dos.
- b) Tres.
- c) Cuatro.
- d) Seis.

SOLUCIÓN

1	2	3	4	5	6	7	8	9	10
a	a	a	a	a	a	a	a	a	a
b	b	b	b	b	b	b	b	b	b
c	c	c	c	c	c	c	c	c	c
d	d	d	d	d	d	d	d	d	d

La respuesta correcta se indicará tachando la letra correspondiente con una **X**.

Para anular una respuesta dada, se rodeará con una circunferencia \otimes , de modo que se entenderá:

	respuesta dada por el alumno.
	respuesta anulada por el alumno.

CALIFICACIÓN

Correctas		x 0,25 =	
Erróneas		x (- 0,1) =	-
		Total	



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Test).** CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **15 de Septiembre de 2003. (Tarde)**

TEST

(2.5 Puntos)

En las siguientes preguntas de tipo test, sólo existe una respuesta correcta. Cada pregunta tiene un valor de 0,25 ptos. Cada respuesta incorrecta descuenta 0,1 ptos. La pregunta que deje en blanco no sumará ni restará puntos.

Notas:

- Se debe poner una **X** sobre la letra de la **tabla "SOLUCIÓN"** (que encontrará en la hoja siguiente) correspondiente a la respuesta correcta.
- La tabla "CALIFICACIÓN" no deberá utilizarla, es para su posterior calificación.
- No se tendrán en cuenta las respuestas que no se encuentren en dicha tabla "SOLUCIÓN"

1. En una CPU con un bus de direcciones de 20 bits:
 - a. La dirección más alta es la FFFFFh
 - b. El mapa de memoria es de 1MB de RAM
 - c. Sólo se pueden conectar dos chips de RAM y dos chips de ROM
 - d. El bit más significativo (a_{19}) determina el bloque al que se accede
2. Para duplicar la velocidad de funcionamiento de una CPU:
 - a. Hay que poner un reloj del doble de frecuencia
 - b. Hay que duplicar el periodo de la señal de reloj
 - c. Dividir el periodo de la señal de reloj a la mitad y poner unas memorias con un tiempo de acceso que garanticen que no se inserten ciclos de espera.
 - d. Poner más memoria RAM.
3. Si en cada acceso a memoria se activa la señal wait:
 - a. La memoria esperará hasta que el dato se haya escrito
 - b. Se estará insertando al menos un ciclo de espera en cada acceso
 - c. La CPU puede funcionar a su máxima velocidad
 - d. La memoria esperará hasta que se produzca una interrupción
4. Una CPU con una ALU de 8 bits:
 - a. No puede realizar sumas de números de 16 bits
 - b. Puede realizar sumas de números de como máximo 16 bits
 - c. El resultado es un número de 9 bits
 - d. Puede realizar sumas con números de cualquier tamaño
5. En INDALO 3.0, la instrucción CALL
 - a. Deposita el PC en la pila y realiza el salto
 - b. Recupera la dirección de la pila y realiza el salto
 - c. Realiza el salto y guarda el PC en pila
 - d. Realiza el salto y recupera la dirección de la pila



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID

Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Test).** CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **15 de Septiembre de 2003. (Tarde)**

TEST

(cont.)

6. Si se ejecutan las instrucciones AND A,45h, XOR A,01h y JZ bucle
 - a. Se salta a la etiqueta bucle si $a_6=1$, $a_2=1$ y $a_0=0$
 - b. Se salta a la etiqueta bucle si $a_6=0$, $a_2=0$ y $a_0=1$
 - c. Siempre se salta a la etiqueta bucle
 - d. Nunca se salta a la etiqueta bucle

7. En una transferencia por DMA, entre un dispositivo y la CPU
 - a. El dispositivo activa la señal HOLDA para apoderarse del BUS
 - b. El dispositivo envía el vector de interrupción cuando la CPU activa HOLDA
 - c. El dispositivo activa la señal HOLD cuando va a solicitar el BUS
 - d. La CPU activa la señal HOLDA para recuperar el control del BUS

8. En INDA LO 3.0, la instrucción ROL A
 - a. Realiza una rotación a la izquierda del registro A a través del acarreo
 - b. Si A contiene el valor 55h, después de ejecutarla, A tendrá AAH
 - c. Realiza un desplazamiento a la izquierda del registro A
 - d. Realiza una rotación a la derecha del registro A, sin usar el acarreo

9. Si la instrucción CALL 3322h está en la dirección 2233h:
 - a. Después de ejecutarse el PC tendrá el valor 2233h
 - b. Después de ejecutarse se habrá guardado en la pila el valor 2236h
 - c. El puntero de pila se debe inicializar con el valor 3322h
 - d. Ninguna de las anteriores

10. La instrucción CLC
 - a. Ocupa un byte de memoria y tarda 7 ciclos de reloj en ejecutarse
 - b. Ocupa un byte de memoria y es necesaria una operación F para su ejecución
 - c. Ocupa un byte de memoria y es necesaria una operación F_{flag} para su ejecución
 - d. Ninguna de las anteriores.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID
Departamento de Electrónica y Comunicaciones

APELLIDOS Y NOMBRE: _____
ASIGNATURA: **Introducción a las Computadoras (Test).** CURSO: **1º** GRUPO: _____
Nº DE EXPEDIENTE: _____ CONVOCATORIA: **15 de Septiembre de 2003. (Tarde)**

TEST

(cont.)

SOLUCIÓN

1	2	3	4	5	6	7	8	9	10
a	a	a	a	a	a	a	a	a	a
b	b	b	b	b	b	b	b	b	b
c	c	c	c	c	c	c	c	c	c
d	d	d	d	d	d	d	d	d	d

La respuesta correcta se indicará tachando la letra correspondiente con una **X**.

Para anular una respuesta dada, se rodeará con una circunferencia \otimes , de modo que se entenderá:

	respuesta dada por el alumno.
	respuesta anulada por el alumno.

CALIFICACIÓN

Correctas		x 0,25 =	
Erróneas		x (- 0,1) =	-
		Total	